

[기술 비교 보고서] 실리콘 인터포저(Si Interposer)

문서번호 CRSM-AI-2026-AUTO

작성일 2026-05-29

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

[기술 분석 보고서] 실리콘 인터포저(Si Interposer) vs 유기 인터포저(Organic Interposer) 비교 분석 3

- 1. 개요 (Executive Summary) 3
- 2. 기술적 정의 및 역할 3
- 3. 상세 비교 분석 4
- 4. 시장 동향 및 기술 발전 방향 4
- 5. 결론 및 시사점 5

[기술 분석 보고서] 실리콘 인터포저(Si Interposer) vs 유기 인터포저(Organic Interposer) 비교 분석

1. 개요 (Executive Summary)

반도체 패키징 기술이 고성능 컴퓨팅(HPC), AI 가속기, 그리고 고대역폭 메모리(HBM)의 수요 급증에 따라 고도화됨에 따라, 다이(Die) 간의 미세 회로를 연결하는 **인터포저(Interposer)** 기술의 중요성이 증대되고 있습니다. 인터포저는 서로 다른 칩(예: 로직 다이와 HBM) 사이에서 전기적 신호를 전달하는 중간 기판 역할을 수행합니다.

현재 시장은 미세 피치(Fine Pitch) 구현에 유리한 **실리콘 인터포저(Silicon Interposer)**와 비용 효율성 및 대면적화에 유리한 **유기 인터포저(Organic Interposer/Substrate)** 기술이 공존하며, 애플리케이션의 요구 성능에 따라 선택적으로 적용되고 있습니다. 본 보고서는 두 기술의 물리적 특성, 공정, 장단점 및 시장 동향을 비교 분석합니다.

2. 기술적 정의 및 역할

2.1 인터포저(Interposer)의 정의

인터포저는 반도체 칩(Die)과 패키지 기판(Package Substrate) 사이에서 미세한 회로를 통해 데이터를 주고받는 '다리(Bridge)' 역할을 수행합니다 [출처: <https://m.blog.naver.com/PostView.naver?blogId=techref&logNo=223181507710&targetRecommendationCode=1>]. 특히 2.5D 패키징 구조에서 로직 다이와 HBM을 수평적으로 연결하는 핵심 요소입니다 [출처: <https://hongya-world.tistory.com/entry/%EC%8B%A4%EB%A6%AC%EC%BD%98-%EC%9D%B8%ED%84%B0%ED%8F%AC%EC%A0%80%EB%9E%80-%EA%B8%B0%EB%B3%B8-%EC%9B%90%EB%A6%AC%EC%99%80-%EA%B5%AC%EC%A1%B0-%EC%A3%BC%EC%9A%94-%EC%9A%A9%EB%8F%84-%EC%B2%A8%EB%8B%A8-%EB%B0%98%EB%8F%84%EC%B2%B4-%ED%8C%A8%ED%82%A4%EC%A7%95-%EA%B8%B0%EC%88%A013>].

2.2 실리콘 인터포저 (Silicon Interposer)

- **특징:** 반도체 제조 공정(Wafer Process)을 그대로 활용하여 매우 미세한 배선(Fine Line/Space)을 구현할 수 있습니다.
- **주요 용도:** TSMC의 CoWoS(Chip on Wafer on Substrate) 기술과 같이 초고성능 AI 가속기, 하이엔드 서버용 프로세서 연결에 사용됩니다 [출처: <https://hongya-world.tistory.com/entry/%EC%8B%A4%EB%A6%AC%EC%BD%98-%EC%9D%B8%ED%84%B0%ED%8F%AC%EC%A0%80%EB%9E%80-%EA%B8%B0%EB%B3%B8-%EC%9B%90%EB%A6%AC%EC%99%80-%EA%B5%AC%EC%A1%B0-%EC%A3%BC%EC%9A%94-%EC%9A%A9%EB%8F%84-%EC%B2%A8%EB%8B%A8-%EB%B0%98%EB%8F%84%EC%B2%B4-%ED%8C%A8%ED%82%A4%EC%A7%95-%EA%B8%B0%EC%88%A013>].

2.3 유기 인터포저 (Organic Interposer)

- **특징:** PCB(Printed Circuit Board)와 유사한 유기물 기반의 소재(ABF 등)를 사용하며, 실리콘 대비 두껍고 배선 피치가 상대적으로 큼니다.

- **주요 용도:** FC-BGA(Flip Chip Ball Grid Array)와 같은 고성능 패키지 기판이나, 비용 절감이 필요한 대규모 양산형 제품에 적용됩니다.

3. 상세 비교 분석

두 기술의 핵심 차이점을 물리적 특성, 공정, 경제성 측면에서 비교합니다.

비교 항목	실리콘 인터포저 (Si Interposer)	유기 인터포저 (Organic Interposer)
주요 소재	Silicon Wafer	Organic Material (e.g., ABF, Epoxy)
배선 미세도 (Line/Space)	매우 높음 (Sub-micron 수준 가능)	보통 (수 μm 단위)
열팽창 계수 (CTE)	실리콘 칩과 유사 (열 변형 최소화)	실리콘 대비 높음 (Warping 관리 중요)
전기적 특성	우수 (신호 손실 최소화)	보통 (유전율 관리가 핵심)
제조 공정	Wafer Fab Process (Photolithography 등)	PCB/Substrate Process (Build-up 등)
비용 (Cost)	매우 높음 (Wafer 비용 및 공정 복잡도)	상대적 저렴 (대량 생산 유리)
크기 확장성	제한적 (Wafer 크기에 종속)	매우 높음 (대면적 구현 용이)
주요 적용 분야	AI 가속기, HBM-Logic 연결 (CoWoS 등)	고성능 PC, 서버, 모바일 AP 패키지

3.1 열 및 전기적 특성 (Thermal & Electrical Properties)

1. **열팽창 계수(CTE) 정합성:** 실리콘 인터포저는 칩(Die)과 동일한 소재를 사용하므로 온도 변화에 따른 열팽창 계수 차이가 거의 없습니다. 이는 열 사이클링(Thermal Cycling) 시 발생하는 **Warping(휘어짐)** 문제를 억제하여 신뢰성을 높입니다. 반면, 유기 인터포저는 칩과 소재 간의 CTE 차이가 커서 패키징 공정 중 휘어짐 제어가 매우 중요합니다.

2. **신호 무결성(Signal Integrity):** 실리콘 인터포저는 미세 배선을 통해 고속 신호 전달에 유리하며, 최근에는 탄소 나노튜브나 그래핀과 같은 신소재를 활용한 인터커넥트 연구도 진행되고 있습니다 [출처:

<https://www.wiseguyreports.com/ko/reports/3d-interposer-market>].

3.2 경제성 및 확장성 (Cost & Scalability)

- **실리콘 인터포저**는 웨이퍼 기반 공정을 사용하므로 단가가 매우 높고, 웨이퍼 크기(예: 300mm)를 초과하는 대면적 구현에 한계가 있습니다.
- **유기 인터포저**는 대면적 기판 제작 기술이 성숙되어 있어, 더 큰 면적의 패키지를 상대적으로 저렴한 비용으로 제조할 수 있어 경제적 이점이 큼니다.

4. 시장 동향 및 기술 발전 방향

4.1 3D 및 2.5D 패키징의 진화

현재 반도체 산업은 성능 극대화를 위해 3D 인터포저 시장이 확대되는 추세에 있습니다 [출처: <https://www.wiseguyreports.com/ko/reports/3d-interposer-market>]. 특히 로직 다이와 HBM을 수직/수평으로 밀접하게 연결하는 기술이 핵심 경쟁력입니다.

4.2 차세대 기술 트렌드

- Hybrid Bonding:** 실리콘 인터포저의 미세 피치 한계를 극복하기 위해 범프(Bump) 없이 구리(Cu)와 구리를 직접 연결하는 하이브리드 본딩 기술이 도입되고 있습니다.
- Glass Interposer (차세대 후보):** 유기 인터포저의 CTE 문제와 실리콘 인터포저의 비용 문제를 동시에 해결하기 위해 유리(Glass)를 기반으로 한 인터포저 연구가 활발히 진행 중입니다.
- Cost Reduction Strategies:** TSMC와 같은 파운드리 업체들은 CoWoS와 같은 고비용 패키징 공정의 비용을 개선하기 위해 차세대 패키징 솔루션을 지속적으로 개발하고 있습니다 [출처: <https://hongya-world.tistory.com/entry/%EC%8B%A4%EB%A6%AC%EC%BD%98-%EC%9D%B8%ED%84%B0%ED%8F%AC%EC%A0%80%EB%9E%80-%EA%B8%B0%EB%B3%B8-%EC%9B%90%EB%A6%AC%EC%99%80-%EA%B5%AC%EC%A1%B0-%EC%A3%BC%EC%9A%94-%EC%9A%A9%EB%8F%84-%EC%B2%A8%EB%8B%A8-%EB%B0%98%EB%8F%84%EC%B2%B4-%ED%8C%A8%ED%82%A4%EC%A7%95-%EA%B8%B0%EC%88%A013>].

5. 결론 및 시사점

구분	권장 선택 기준
실리콘 인터포저 선택	초미세 배선이 필수적인 경우, HBM과의 극단적인 대역폭 확보가 필요한 경우, 열 신뢰성이 최우선인 고성능 AI/HPC 제품군.
유기 인터포저 선택	비용 효율성이 중요한 대량 양산 제품, 인터포저의 면적이 매우 커야 하는 경우, 중고성능 서버 및 소비자용 가전 제품군.

크레셈(CRESSEM)의 관점:

당사의 검사장비 솔루션은 실리콘 인터포저의 미세 패턴 결함 검사부터 유기 인터포저의 대면적 Warpage 및 기판 불량 검사까지, 각 인터포저의 물리적 특성에 최적화된 **광학 검사(Optical Inspection)** 및 **머신 비전(Machine Vision)** 알고리즘을 적용해야 합니다. 특히 실리콘 인터포저의 미세 피치 검사를 위한 고해상도 이미징 기술과 유기 인터포저의 대면적 스캔 효율성을 높이는 기술이 향후 장비 경쟁력의 핵심이 될 것입니다.