

[기술 분석 보고서] 차세대 반도체 패키징의 게임 체인저: 유리

v1.0 | 2026-05-28 | Cressem 기술연구소

[기술 분석 보고서] 차세대 반도체 패키징의 게임 체인저: 유리기판(Glass Substrate)

1. 개요 및 정의 (Definition)

유리기판(Glass Substrate)이란 기존 반도체 패키징 공정에서 사용되던 플라스틱 기반의 유기 기판(Organic Substrate, 예: FC-BGA)을 대체하기 위해, 유리(Glass)를 핵심 소재로 사용하는 차세대 패키징 기판을 의미합니다.

현재 반도체 산업은 AI(인공지능) 연산량의 폭증으로 인해 HBM(High Bandwidth Memory)과 로직 반도체를 하나로 묶는 2.5D/3D 패키징 기술이 핵심 경쟁력으로 부상했습니다. 기존 유기 기판은 미세 회로 구현의 한계와 열에 의한 변형(Warping) 문제가 있어, 이를 극복하기 위해 물리적·전기적 특성이 우수한 유리를 기판 소재로 채택하려는 시도가 이어지고 있습니다.

2. 유리기판의 핵심 특징 (Key Advantages)

유리기판이 기존 플라스틱(Organic) 기판 대비 가지는 기술적 우위는 다음과 같습니다.

2.1. 표면 평탄도 및 미세 회로 구현 (Surface Planarity & Fine Pitch)

- 평탄도(Flatness):** 유리는 표면이 매우 매끄럽고 평탄하여, 나노미터(nm) 단위의 미세 회로를 형성할 때 오차가 적습니다.
- 미세 피치(Fine Pitch):** 기판의 굴곡이 적기 때문에 범프(Bump) 간격을 좁히는 미세 피치 구현이 용이하며, 이는 더 많은 I/O(Input/Output) 단자를 확보할 수 있음을 의미합니다.

2.2. 열적 안정성 및 변형 방지 (Thermal Stability & Warpage Control)

- 낮은 열팽창계수(Low CTE):** 유리는 열에 의한 팽창과 수축이 적습니다. 기존 유기 기판은 고온 공정 시 휘어짐(Warping) 현상이 발생하여 칩과 기판 사이의 연결이 끊어지는 문제가 있었으나, 유리는 이를 효과적으로 제어할 수 있습니다.
- 두께 감소:** 기판의 강성이 높아 더 얇게 제작할 수 있어, 전체 패키지의 높이를 낮추고 적층(Stacking) 효율을 높일 수 있습니다.

2.3. 전기적 특성 및 신호 무결성 (Electrical Integrity)

- 신호 손실 최소화:** 유리는 유전율(Dielectric Constant)이 낮아 고주파 신호 전송 시 발생하는 신호 손실(Signal Loss)을 줄일 수 있습니다. 이는 초고속 데이터 전송이 필수적인 AI 가속기 및 서버용 반도체에 결정적인 요소입니다.

비교 항목	유기 기판 (Organic Substrate)	유리기판 (Glass Substrate)	비고
주요 소재	에폭시 수지, 유리섬유 (ABF 등)	강화 유리 (Glass)	-
표면 평탄도	상대적으로 낮음	매우 높음	미세 회로 구현 관련

열팽창계수(CTE)	높음 (변형 위험 존재)	낮음 (안정적)	Warping 제어 관련
신호 손실	상대적으로 높음	매우 낮음	고주파 특성 관련
두께 구현	두꺼워지는 경향	박형화 가능	적층 효율 관련

3. 최신 산업 동향 (Market Trends)

유리기판 시장은 현재 '연구 개발' 단계에서 '양산 준비' 단계로 급격히 전환되고 있습니다.

3.1. 주요 플레이어의 움직임

- **인텔(Intel):** 유리기판 도입을 가장 적극적으로 추진하는 기업 중 하나로, 2030년 이전에 유리기판 기반 패키징을 양산하겠다는 로드맵을 발표하며 시장을 선도하고 있습니다.
- **SKC (Absolics):** 자회사 앵솔릭스(Absolics)를 통해 세계 최초로 유리기판 상용화 공장을 건설 중이며, 미국 조지아주를 중심으로 글로벌 공급망 구축을 시도하고 있습니다.
- **삼성전자/삼성전기:** 삼성 그룹 차원에서 유리기판 기술 확보를 위한 연구를 가속화하고 있으며, 차세대 패키징 솔루션의 핵심으로 유리기판을 검토 중입니다.

3.2. 기술적 과제 (Challenges)

- **TGV (Through Glass Via) 공정:** 유리에 미세한 구멍을 뚫어 상하층을 연결하는 TGV 기술이 핵심입니다. 유리는 깨지기 쉬운(Brittle) 성질이 있어, 균열(Crack) 없이 정밀하게 구멍을 뚫는 고난도 공정 기술이 요구됩니다.
- **비용 문제:** 기존 유기 기판 대비 높은 제조 원가를 낮추는 것이 대량 양산의 관건입니다.

4. 미래 전망 (Future Outlook)

유리기판은 향후 반도체 패키징의 표준(Standard)이 될 가능성이 매우 높습니다.

1. **AI 가속기 시장의 필수 요소:** AI 연산을 위한 거대 모델(LLM)이 발전할수록 데이터 전송 속도와 전력 효율이 중요해집니다. 유리기판은 고성능 컴퓨팅(HPC) 및 AI 가속기 시장에서 대체 불가능한 솔루션이 될 것입니다.
2. **칩렛(Chiplet) 구조의 최적화:** 여러 개의 칩을 하나의 기판 위에 올리는 칩렛 기술이 고도화됨에 따라, 이를 안정적으로 지지하고 연결할 수 있는 유리기판의 수요는 폭발적으로 증가할 것입니다.
3. **검사 장비 시장의 확대:** 유리기판은 미세한 균열(Crack)이나 TGV 내부의 결함이 치명적입니다. 따라서 크레셈(CRESSEM)과 같은 반도체 검사 전문 기업들에게는 **고해상도 광학 검사(AOI), TGV 결함 검사, 패키징 후 신뢰성 검사** 등 새로운 고부가가치 검사 장비 수요가 창출될 것으로 전망됩니다.

5. 결론 (Conclusion)

유리기판은 단순한 소재의 교체를 넘어, 반도체의 성능 한계를 돌파하기 위한 **패키징 혁명**의 핵심입니다. 미세화(Scaling)의 한계에 직면한 전공정(Front-end)의 부담을 후공정(Back-end)에서 해결하려는 트렌드에 따라, 유리기판은 AI 시대의 핵심 인프라로 자리 잡을 것입니다. 기업들은 TGV 공정 기술 확보와 더불어, 유리기판 특유의 취성을 관리할 수 있는 정밀 검사 솔루션을 선제적으로 확보해야 합니다.

본 보고서는 일반적인 기술 지식과 최신 산업 트렌드를 바탕으로 작성되었습니다. 특정 기업의 내부 기밀 사항이나 미공개 수치는 포함되어 있지 않습니다.