



차세대 반도체 패키징용 유리기판(Glass Substrate)

문서번호 CRSM-AI-2026-AUTO

작성일 2026-06-02

작성 CresseM AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 반도체 패키징용 유리기판(Glass Substrate) 기술 및 시장 분석 보고서	3
개요 및 유리기판의 정의	3
유리기판의 기술적 특성 및 장점	4
글로벌 시장 동향 및 성장 전망	5
주요 플레이어별 R&D; 및 투자 현황	7
유리기판 제조 공정 프로세스	8
공정별 핵심 검사 항목 및 결함 분석	10
검사 장비 기술 요구사항 및 미래 과제	12
결론 및 시사점	14

차세대 반도체 패키징용 유리기판(Glass Substrate) 기술 및 시장 분석 보고서

반도체 미세화 한계 극복을 위한 차세대 게임 체인저인 유리기판의 정의와 기술적 이점을 분석합니다. 글로벌 시장 동향과 주요 기업의 R&D 현황을 파악하고, 제조 공정별 핵심 검사 항목 및 결함 관리 기준을 심층적으로 다룹니다.

개요 및 유리기판의 정의

1. Post-Moore 시대의 도래와 패키징 기술의 패러다임 전환

반도체 산업은 지난 수십 년간 무어의 법칙(Moore's Law)에 따라 회로 선폭을 미세화하는 전공정(Front-end) 중심의 발전을 거듭해 왔습니다. 그러나 물리적 한계치에 근접한 나노미터(nm) 단위의 미세 공정 기술은 막대한 비용 투자 대비 성능 향상 폭이 점차 감소하는 '수익 체감의 법칙'에 직면하고 있습니다. 이러한 상황에서 반도체 성능 향상을 이끌 새로운 돌파구로 주목받는 것이 바로 '모어 이후(Post-Moore)' 시대의 핵심 기술인 **차세대 패키징(Advanced Packaging)**입니다.

Post-Moore 시대의 패키징은 단순히 개별 칩을 보호하고 외부와 전기적으로 연결하는 단계를 넘어, 서로 다른 기능을 가진 다이(Die)들을 하나로 통합하여 시스템 전체의 성능을 극대화하는 **이종 집적(Heterogeneous Integration)** 기술로 진화하고 있습니다. 특히 AI 가속기, 고성능 컴퓨팅(HPC), 데이터 센터용 프로세서와 같이 방대한 데이터를 초고속으로 처리해야 하는 환경에서는 칩 간의 데이터 전송 대역폭을 넓히고 전력 소모를 줄이는 것이 최우선 과제가 되었습니다. 이에 따라 HBM(High Bandwidth Memory)과 같은 고대역폭 메모리 기술과 더불어, 이를 지원할 수 있는 고성능 기판(Substrate)의 중요성이 그 어느 때보다 강조되고 있습니다.

2. 유리기판(Glass Substrate)의 정의 및 도입 배경

유리기판(Glass Substrate)이란 기존 반도체 패키징 및 기판 공정에서 주류로 사용되던 플라스틱 기반의 **유기 기판(Organic Substrate, 예: FC-BGA)**을 대체하기 위해 등장한 차세대 핵심 소재입니다. 유리기판은 유리(Glass)라는 소재의 물리적, 화학적 특성을 활용하여 반도체 칩과 기판 사이의 전기적 연결을 최적화하고, 대면적화 및 미세 회로 구현을 가능하게 하는 기술적 토대를 제공합니다.

유기 기판은 제조 공정이 성숙되어 있고 비용 측면에서 유리하지만, 소재 자체의 물리적 한계로 인해 다음과 같은 문제점을 안고 있습니다.

- **열적 불안정성:** 고성능 칩에서 발생하는 열로 인해 기판이 휘어지는 **워피지(Warping)** 현상이 심화되어, 미세한 범프(Bump)의 접합 신뢰성을 저하시킵니다.
- **표면 거칠기 및 평탄도:** 유기 소재 특성상 표면이 미세하게 거칠어 초미세 회로를 형성하는 데 제약이 있으며, 이는 신호 손실(Signal Loss)을 유발하는 원인이 됩니다.
- **기계적 강도 부족:** 대면적 기판을 구현할 경우 두께를 얇게 유지하면서도 구조적 강성을 확보하기 어렵습니다.

이러한 한계를 극복하기 위해 유리기판이 도입되는 배경은 명확합니다. 유리는 유기 소재보다 **열팽창 계수(Coefficient of Thermal Expansion, CTE)**를 실리콘(Si) 웨이퍼와 유사하게 정밀하게 제어할 수 있어, 열에 의한 변형을 획기적으로 줄일 수 있습니다. 또한, 극도로 매끄러운 **평탄도(Flatness)**를 제공하여 초미세 회로 패턴을 구현하기에 최적의 환경을 제공하며, 대면적 기판 제작 시에도 높은 강성을 유지할 수 있어 차세대 AI 반도체 공급망의 핵심 요소로 부상하고 있습니다 [출래: <https://m.blog.naver.com/ilkyoo/224146569774>].

3. 유리기판의 기술적 가치와 시장의 기대

유리기판은 단순히 소재의 교체를 넘어, 패키징 공정의 구조적 혁신을 예고합니다. 유리기판은 TGV(Through Glass Via)라 불리는 유리 관통 전극 기술을 통해 칩과 기판 사이의 수직 연결 통로를 더욱 미세하고 조밀하게 형성할 수 있습니다. 이는 데이터 전송 경로를 단축시켜 신호 지연(Latency)을 최소화하고, 전력 효율을 극대화하는 결과를 가져옵니다.

현재 글로벌 IT 기업들과 반도체 제조사들은 유리기판을 차세대 주력 제품으로 육성하기 위해 집중적인 투자를 단행하고 있습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>]. 이는 유리기판이 AI 반도체의 성능을 결정짓는 '게임 체인저(Game Changer)'가 될 것이라는 확신에 기반하고 있습니다. 따라서 본 보고서에서는 유리기판의 기술적 우수성을 심층 분석하고, 급성장하는 시장 동향과 함께 제조 공정에서 필수적인 고정밀 검사 기술의 요구사항을 체계적으로 다루고자 합니다.

유리기판의 기술적 특성 및 장점

반도체 미세화 공정이 물리적 한계에 다다른 '모어 이후(Post-Moore)' 시대에 접어들면서, 개별 소자의 성능 향상만큼이나 중요한 요소가 바로 패키징 기술이 되었습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>]. 특히 AI 가속기, 고성능 컴퓨팅(HPC), 데이터 센터용 칩셋과 같이 막대한 데이터 전송량과 전력 효율을 요구하는 환경에서는 기존의 유기 기판(Organic Substrate, 예: FC-BGA)이 가진 물리적 한계를 극복할 새로운 소재가 절실했습니다. 이러한 배경에서 차세대 게임 체인저로 부상한 유리기판(Glass Substrate)은 기존 소재 대비 압도적인 기술적 우위를 점하며 패키징 기술의 패러다임을 전환하고 있습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>].

유리기판이 기존 유기 기판을 대체할 수 있는 핵심적인 기술적 특성은 크게 평탄도(Flatness), 열팽창 계수(Coefficient of Thermal Expansion, CTE)의 정합성, 그리고 신호 무결성(Signal Integrity)의 세 가지 측면에서 분석할 수 있습니다.

1. 물리적 안정성: 탁월한 평탄도(Flatness) 및 치수 안정성

기존의 유기 기판(Organic Substrate)은 플라스틱 계열의 수지를 기반으로 제작되는데, 이는 재료 자체의 특성상 열이나 습도 변화에 따라 미세하게 변형되거나 휘어지는 현상인 워피지(Warping)에 매우 취약합니다. 특히 적층 단수가 높아지는 HBM(High Bandwidth Memory)이나 고성능 로직 다이가 결합되는 이종 집적(Heterogeneous Integration) 구조에서는 기판의 미세한 휨이 전체 패키지의 신뢰성을 무너뜨리는 치명적인 요인이 됩니다.

반면, 유리기판은 유리 특유의 높은 강성과 물리적 안정성을 바탕으로 매우 우수한 평탄도(Flatness)를 제공합니다.

- **Warping 제어 능력:** 유리는 유기 소재에 비해 탄성 계수가 높고 구조적으로 견고하여, 열처리(Annealing)나 적층(Stacking) 공정 중 발생하는 열 변형에 매우 강합니다. 이는 대면적 기판을 사용할 때 발생하는 휨 문제를 원천적으로 억제할 수 있음을 의미합니다.
- **미세 회로 구현의 용이성:** 기판이 평탄할수록 그 위에 형성되는 미세 회로(Fine Pattern)의 정렬(Alignment) 정밀도가 향상됩니다. 유리기판의 높은 치수 안정성은 초미세 피치(Fine Pitch)의 회로를 구현할 때 발생하는 패턴의 왜곡이나 단선 위험을 최소화하여, 결과적으로 더 높은 집적도를 구현할 수 있게 합니다.

2. 열적 특성: 열팽창 계수(CTE)의 정합성 및 열 관리

반도체 패키징 공정에서 가장 까다로운 문제 중 하나는 서로 다른 재료 간의 열팽창 계수(CTE) 차이로 인해 발생하는 응력(Stress)입니다. 일반적으로 실리콘(Si) 다이의 CTE는 약 2.6 ppm/°C 수준인 반면, 기존 유기 기판의 CTE는 이보다 훨씬 높은 10~20 ppm/°C 범위를 형성합니다. 이 격차로 인해 온도 변화가 발생하는 동작 환경이나 제조 공정 중에 다이와 기판 사이에 강력한 열 응력이 발생하며, 이는 범프(Bump)의 탈락, 크랙(Crack), 혹은 기판 자체의 변형을 초래합니다.

유리기판은 이 CTE 문제를 해결할 수 있는 최적의 소재입니다.

- **CTE Matching:** 유리는 조성 조절을 통해 CTE를 실리콘 다이의 값과 매우 유사하게 맞출 수 있습니다. 실리콘과 유사한 수준의 CTE를 확보함으로써, 열 사이클(Thermal Cycling) 테스트 시 발생하는 열 응력을 획기적으로 줄일 수 있으며, 이는 곧 패키지의 장기적 신뢰성(Reliability) 향상으로 직결됩니다.
- **열 방출 효율:** 고성능 AI 칩셋은 막대한 열을 발생시킵니다. 유리기판은 기존 유기 소재 대비 열적 안정성이 뛰어나며, 이를 통해 고온 환경에서도 물리적 특성을 일정하게 유지할 수 있어 열 관리(Thermal Management) 측면에서 유리한 고지를 점합니다.

3. 전기적 특성: 신호 무결성(Signal Integrity) 및 전력 효율

데이터 전송 속도가 기하급수적으로 빨라지는 AI 시대에는 신호의 손실을 최소화하고 노이즈를 차단하는 신호 무결성(Signal Integrity) 확보가 필수적입니다. 유리기판은 전기적 특성 면에서도 기존 유기 기판보다 우수한 성능을 보입니다.

- **낮은 유전 손실(Low Dielectric Loss):** 유리는 전기적 절연 특성이 매우 우수하며, 신호 전달 과정에서 발생하는 유전 손실(Loss Tangent)이 유기 소재보다 낮습니다. 이는 고주파(High-frequency) 신호 전송 시 신호의 감쇄를 줄이고, 데이터 전송의 정확도를 높이는 데 결정적인 역할을 합니다.
- **TGV(Through Glass Via)를 통한 고속 연결:** 유리기판은 TGV 기술을 통해 기판 내부를 수직으로 관통하는 미세 통로를 형성할 수 있습니다. 이는 기존의 유기 기판 방식인 Via 방식보다 훨씬 작고 조밀한 간격으로 구현이 가능하며, 신호 경로를 단축시키고 기생 인덕턴스(Parasitic Inductance)와 커패시턴스(Capacitance)를 최소화할 수 있습니다. 결과적으로 신호 지연(Latency)을 줄이고 전력 소모를 최적화하는 효과를 가져옵니다.

[요약 비교] 유기 기판(Organic) vs 유리기판(Glass)

특성 항목	유기 기판 (Organic Substrate)	유리기판 (Glass Substrate)	기술적 이점 (Glass Advantage)
평탄도 (Flatness)	낮음 (Warping 발생 가능성 높음)	매우 높음 (치수 안정성 탁월)	대면적/고적층 패키징 정밀도 향상
열팽창 계수 (CTE)	높음 (10~20 ppm/°C 수준)	낮음 (Si 다이와 유사하게 조절 가능)	열 응력 감소 및 신뢰성 확보
신호 무결성 (SI)	보통 (고주파 손실 발생 가능)	매우 우수 (낮은 유전 손실)	고속 데이터 전송 및 저전력 구현
회로 미세화	한계 존재 (재료 변형 영향)	매우 유리 (초미세 패턴 구현 가능)	고집적 이중 집적(Heterogeneous) 구현
주요 응용 분야	일반 소비자용 전자제품, 모바일	AI 가속기, HPC, 고성능 서버	차세대 고부가가치 반도체 시장 주도

결론적으로 유리기판은 단순한 소재의 교체를 넘어, 반도체 패키징의 물리적, 전기적 한계를 돌파할 수 있는 핵심 인프라 기술입니다. 특히 고성능 AI 반도체의 요구 조건인 **초미세 정렬, 열 안정성, 고속 신호 전송**이라는 세 가지 난제를 동시에 해결할 수 있는 유일한 대안으로 평가받고 있습니다. 이러한 기술적 우위는 향후 검사 장비 분야에서도 기존과는 다른 차원의 고해상도 광학 검사 및 초미세 결함(Crack, Void 등) 탐지 기술을 요구하게 될 것입니다.

글로벌 시장 동향 및 성장 전망

반도체 패키징 기술이 미세화의 한계를 극복하기 위해 '모어 이후(Post-Moore)' 시대로 진입함에 따라, 차세대 패키징의 게임 체인저로 주목받는 유리기판(Glass Substrate) 시장은 폭발적인 성장 잠재력을 보유하고 있습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>]. 현재 유리기판 시장은 초기 형성 단계를 지나, AI 가속기 및 고성능 컴퓨팅(HPC) 수요를 중심으로 본격적인 상용화 궤도에 진입하고 있습니다.

1. 시장 규모 및 성장 예측 (Market Size & Growth Forecast)

글로벌 유리기판 시장은 고성능 반도체 수요와 맞물려 향후 10년 내에 비약적인 성장이 예상됩니다. 현재 시장은 기술 개발 및 파일럿 라인 구축 단계에 있으나, 주요 기업들의 양산 계획이 구체화됨에 따라 연평균 성장률(CAGR) 또한 매우 높게 형성될 전망입니다.

구분	2024년 (추정)	2025년 (예상)	2029년 (전망)	2034년 (장기 전망)
시장 규모 (USD)	약 72억 ~ 79억 달러	약 84억 달러	약 108억 달러	약 103억 달러 이상
연평균 성장률 (CAGR)	-	약 6.5% ~ 6.8%	-	-

[출처: <https://research4lab.tistory.com/entry/Report-%EC%9C%A0%EB%A6%AC%EA%B8%B0%ED%8C%90glass-substrate-%EC%8B%9C%EC%9E%A5-%EB%B0%8F-%EC%A3%BC%EC%9A%94-%EA%B8%B0%EC%97%85-%EB%8F%99%ED%96%A5%EC%97%90-%EB%8C%80%ED%95%9C-%EB%B3%B4%EA%B3%A0%EC%84%9C>]

위 데이터에 따르면, 시장 규모는 2025년 약 84억 달러를 기점으로 지속적인 우상향 곡선을 그릴 것으로 보입니다. 특히 2029년에는 108억 달러 규모에 도달할 것으로 예측되며, 이는 AI 반도체의 핵심인 HBM(High Bandwidth Memory)과 로직 다이의 결합이 가속화됨에 따라 유리기판의 채택률이 급격히 상승하기 때문인 것으로 분석됩니다.

2. 시장 성장의 주요 동인 (Key Market Drivers)

유리기판 시장의 급격한 성장을 견인하는 핵심 요소는 다음과 같습니다.

- **AI 가속기 및 HPC 시장의 팽창:** 생성형 AI 기술의 발전으로 인해 데이터 센터용 고성능 프로세서의 수요가 급증하고 있습니다. 기존 유기 기판(Organic Substrate)이 감당하기 어려운 대면적, 고집적, 고속 데이터 전송 요구를 유리기판이 충족할 수 있는 유일한 대안으로 부상하고 있습니다.
- **패키징 기술의 패러다임 변화:** 반도체 공정이 물리적 한계에 다다르면서, 성능 향상의 중심축이 전공정(Front-end)에서 후공정(Back-end, Advanced Packaging)으로 이동하고 있습니다. 2.5D/3D 적층 구조 및 이종 집적(Heterogeneous Integration) 기술이 필수화되면서 유리기판의 가치가 상승하고 있습니다.
- **기술적 우위 확보:** 유리기판은 기존 유기 기판 대비 우수한 평탄도(Flatness)와 낮은 열팽창 계수(CTE, Coefficient of Thermal Expansion)를 제공하여, 고온 공정 및 다단 적층 시 발생하는 Warpage(휨) 문제를 획기적으로 개선할 수 있습니다.

3. 공급망 구성 및 생태계 변화 (Supply Chain Analysis)

유리기판 시장의 성장은 단순히 기판 제조사에 국한되지 않고, 전후방 산업 전반의 생태계 재편을 동반합니다.

1. **소재(Material) 영역:** 고품질의 유리 원판(Glass Panel)을 공급하는 유리 제조사와, TGV(Through Glass Via) 공정에 필요한 식각액 및 코팅 소재 기업들의 역할이 중요해집니다.
2. **장비(Equipment) 영역:** 본 보고서의 핵심 영역인 검사 장비 분야를 포함하여, TGV 형성용 레이저 식각 장비, 미세 회로 형성을 위한 노광 장비, 그리고 유리기판의 특성에 최적화된 고정밀 스테이지 및 광학 검사 장비(AOI) 수요가 급증할 것입니다.

3. **제조(Manufacturer) 영역:** 삼성전기, SKC(Absolics)와 같은 대형 기판 제조사들이 주도권을 잡기 위해 공격적인 R&D와 설비 투자를 단행하고 있으며, 이들의 양산 시점에 따라 시장의 실질적인 매출 발생 규모가 결정될 것입니다.

결론적으로, 유리기판 시장은 AI 반도체 산업의 성장과 궤를 같이하며, 향후 10년 동안 반도체 패키징 산업의 가장 강력한 성장 동력 중 하나가 될 것으로 전망됩니다. 특히 초미세 결함 검출 및 공정 수율 확보를 위한 고도화된 검사 솔루션의 도입은 시장 성장의 필수 전제 조건이 될 것입니다.

주요 플레이어별 R&D 및 투자 현황

반도체 패키징의 패러다임이 유기 기판(Organic Substrate)에서 유리기판(Glass Substrate)으로 전환됨에 따라, 글로벌 반도체 생태계의 핵심 플레이어들은 차세대 주도권을 확보하기 위해 천문학적 규모의 R&D 투자와 생산 라인 구축을 병행하고 있습니다. 현재 유리기판 시장은 삼성전기, SKC(Absolics), 인텔(Intel) 등 선도 기업들이 기술 표준을 정립하기 위해 치열한 속도전을 벌이고 있는 단계입니다.

1. 주요 기업별 기술 로드맵 및 전략 비교

현재 유리기판 시장을 이끄는 주요 기업들은 각기 다른 강점을 바탕으로 차별화된 로드맵을 제시하고 있습니다. 삼성전기는 기존의 고밀도 회로 설계 능력을 바탕으로 한 '수직 계열화된 솔루션'을, SKC(Absolics)는 '선제적 양산 인프라 구축'을, 인텔은 '플랫폼 표준화'를 핵심 전략으로 삼고 있습니다.

구분	삼성전기 (Samsung Electro-Mechanics)	SKC / Absolics	인텔 (Intel)
핵심 전략	고성능 패키지 기판(FC-BGA) 기술 기반의 유리기판 통합 솔루션	글로벌 선도 유리기판 전문 제조사(Absolics)를 통한 조기 양산	차세대 AI 가속기용 패키징 표준으로서의 유리기판 도입
R&D 중점	TGV(Through Glass Via) 형성 기술 및 미세 회로 패턴화	대면적 유리기판의 균일도(Uniformity) 및 열처리 공정 최적화	하이브리드 본딩(Hybrid Bonding) 및 이종 집적(Heterogeneous Integration) 연계
투자 단계	시제품(Prototype) 개발 및 기술 검증 단계	미국 조지아주 공장 건설 및 본격 양산 준비 단계	차세대 프로세서 패키징 공정 내 유리기판 적용 테스트 단계
주요 타겟	AI 가속기, 데이터센터용 고성능 컴퓨팅(HPC)	글로벌 파운드리 및 IDM 고객사	AI 반도체 생태계 전체 (Standardization)

2. 기업별 상세 R&D 및 투자 현황 분석

(1) 삼성전기 (Samsung Electro-Mechanics): 고성능 패키징 기술의 확장

삼성전기는 기존 FC-BGA(Flip Chip Ball Grid Array) 시장에서의 강력한 지배력을 바탕으로, 유리기판을 차세대 핵심 성장 동력으로 육성하고 있습니다. 삼성전기의 R&D는 단순히 소재를 바꾸는 것을 넘어, 유리가 가진 물리적 특성을 제어하여 기존 유기 기판의 한계를 극복하는 데 집중되어 있습니다.

- **기술적 지향점:** 유기 기판 대비 월등한 평탄도(Flatness)를 활용하여, 더 미세한 회로 패턴을 구현하는 기술을 연구하고 있습니다. 특히, 유리기판의 핵심인 TGV(Through Glass Via) 형성 시 발생하는 미세 균열(Micro-crack)을 방지하고, 구리(Cu) 충전(Filling)의 신뢰성을 확보하는 것이 R&D의 핵심 과제입니다.

- **투자 및 로드맵:** 삼성전기는 유리기판 관련 기술 개발을 위해 연구 인력을 대폭 확충하고 있으며, 향후 AI 반도체 시장의 폭발적 성장에 맞춰 양산 라인 구축을 위한 설비 투자를 단계적으로 진행할 것으로 전망됩니다. [출처: 네이버 블로그 - 차세대 반도체 패키징의 혁신]

(2) SKC (Absolics): 선제적 양산 인프라 및 글로벌 공급망 선점

SKC는 자회사인 Absolics를 통해 유리기판 시장에서 가장 공격적인 행보를 보이고 있습니다. 'First Mover' 전략을 채택하여, 기술 개발과 동시에 대규모 양산 시설을 구축함으로써 시장 진입 장벽을 높이는 전략을 구사합니다.

- **기술적 지향점:** Absolics는 미국 조지아주에 대규모 유리기판 생산 거점을 마련하며, 글로벌 빅테크 기업(Hyperscalers)들을 직접 고객사로 확보하기 위한 공정 표준화에 주력하고 있습니다. 특히, 대면적 유리기판 제조 시 발생할 수 있는 Warpage(휨) 제어 기술과 대량 생산 시의 수율(Yield) 안정화 기술에 R&D 역량을 집중하고 있습니다.

- **투자 및 로드맵:** 2025년경 본격적인 양산을 목표로 공장 건설 및 장비 도입을 진행 중이며, 이는 글로벌 반도체 공급망 내에서 유리기판 전용 생산 기지로서의 입지를 굳히기 위한 전략적 선택입니다. [출처: 네이버 블로그 - 차세대 반도체 패키징의 혁신]

(3) 인텔 (Intel): AI 반도체 생태계의 표준화 주도

글로벌 반도체 거물인 인텔은 유리기판을 단순한 소재 변화가 아닌, AI 가속기 성능을 극대화하기 위한 '패키징 아키텍처의 혁신'으로 정의하고 있습니다.

- **기술적 지향점:** 인텔은 유리기판을 활용하여 로직 다이(Logic Die)와 HBM(High Bandwidth Memory)을 더욱 밀접하게 연결하는 이종 집적(Heterogeneous Integration) 기술을 고도화하고 있습니다. 유리기판의 낮은 열팽창 계수(CTE)를 활용하여 열 관리 문제를 해결하고, 신호 전달 경로를 단축함으로써 데이터 전송 효율을 극대화하는 연구를 진행 중입니다.

- **투자 및 로드맵:** 인텔은 자사의 차세대 프로세서 패키징 로드맵에 유리기판 도입을 명시하며, 이를 통해 AI 컴퓨팅 성능의 비약적인 향상을 꾀하고 있습니다. 이는 인텔이 단순한 칩 제조사를 넘어, 차세대 패키징 기술 표준을 정의하는 플랫폼 기업으로 도약하려는 의지를 보여줍니다.

3. 시사점: 기술적 난제와 기업 간 경쟁 구도

현재 주요 플레이어들의 R&D 현황을 종합해 볼 때, 향후 시장의 승패는 다음 세 가지 기술적 난제를 누가 먼저 해결하느냐에 달려 있습니다.

1. **TGV 신뢰성 확보:** 유리 내부에 미세한 구멍을 뚫는 TGV 공정에서 발생하는 Crack(균열)을 최소화하고, 구리 충전의 전기적 연결성을 확보하는 기술.

2. **대면적 균일도 제어:** 기판의 크기가 커짐에 따라 발생하는 미세한 휨(Warpage)과 두께 불균일 문제를 공정 내에서 제어하는 기술.

3. **비용 효율적 양산 공정:** 기존 유기 기판 대비 높은 제조 원가를 낮추기 위해, 고속/고정밀 검사 및 공정 자동화를 구현하는 기술.

결론적으로, 삼성전기와 SKC는 제조 역량을 바탕으로 한 '공급망 선점'에, 인텔은 '기술 표준 설정'에 방점을 두고 경쟁하고 있습니다. 이러한 경쟁은 결과적으로 AI 반도체 성능의 한계를 돌파하는 촉매제가 될 것이며, 검사 장비 분야에서는 초고해상도 광학 기술과 AI 기반의 결함 분석 솔루션에 대한 수요를 폭발적으로 증가시킬 것으로 예상됩니다.

유리기판 제조 공정 프로세스

유리기판(Glass Substrate)은 기존의 유기 기판(Organic Substrate, 예: FC-BGA)이 가진 물리적 한계를 극복하기 위해 등장한 차세대 패키징 핵심 소재입니다. 유리기판의 제조 공정은 일반적인 PCB 공정보다 훨씬 높은 정밀도를 요구하며, 특히 유리의 취성(Brittleness)과 미세한 관통 전극(Via) 형성 기술이 공정의 핵심입니다. 본 섹션에서는 TGV(Through Glass Via) 형성부터 최종 회로 형성 및 적층에 이르는 전체 제조 프로세스를 심층 분석합니다.

1. TGV(Through Glass Via) 형성 공정 (Via Formation)

유리기판 제조의 가장 첫 단계이자 가장 난이도가 높은 공정은 유리를 수직으로 관통하는 미세 홀(Hole)을 형성하는 TGV 공정입니다. 기존의 유기 기판이 드릴링(Drilling)이나 레이저를 이용해 구멍을 뚫는 것과 달리, 유리기판은 유리 내부의 구조적 결함을 최소화하면서 수 마이크로미터(μm) 단위의 정밀한 관통로를 확보해야 합니다.

- **레이저 유도 식각(Laser-Induced Etching, LIE):** 최근 가장 주목받는 기술로, 레이저를 사용하여 유리 내부에 미세한 변질 영역(Modified zone)을 생성한 후, 화학적 에칭(Chemical Etching)을 통해 해당 영역만을 선택적으로 제거하는 방식입니다. 이 방식은 기판에 가해지는 물리적 충격을 최소화하면서도 매우 높은 종횡비(Aspect Ratio)를 가진 Via를 형성할 수 있다는 장점이 있습니다 [일반 지식].
- **기계적 드릴링 및 레이저 가공:** 전통적인 방식이지만, 유리의 특성상 미세한 Crack(균열)이 발생할 위험이 커서 고도의 제어 기술이 필요합니다.

2. 세정 및 표면 처리 (Cleaning & Surface Treatment)

TGV 형성 직후, Via 내부와 기판 표면에 잔류하는 에칭 부산물(Etchant residue) 및 미세 파티클을 제거하는 과정입니다. 유리는 표면 에너지가 낮아 오염물질이 쉽게 부착될 수 있으며, 미세한 오염이 후속 공정인 금속 증착(Metallization) 시 접합 불량(Delamination)의 직접적인 원인이 됩니다. 따라서 초순수(DI Water)를 이용한 세정과 함께 표면의 친수성(Hydrophilicity)을 높이는 플라즈마(Plasma) 처리가 필수적으로 동반됩니다.

3. 금속화 공정 (Metallization / Via Filling)

형성된 TGV 내부를 전기적으로 연결하기 위해 구리(Cu) 등의 금속을 채워 넣는 공정입니다. 이는 유리기판의 전기적 성능을 결정짓는 핵심 단계입니다.

- **Seed Layer 증착:** PVD(Physical Vapor Deposition) 방식을 통해 Via 내벽에 얇은 금속 막을 입혀 후속 도금 공정의 기반을 마련합니다.
- **전해 도금(Electroplating):** Seed layer가 형성된 Via 내부에 구리를 전해 도금하여 완전히 채우는(Void-free filling) 과정입니다. 이때 도금 속도와 전류 밀도 제어가 매우 중요하며, 내부 공간이 비어 있는 Void(공극)가 발생할 경우 전기적 저항 증가 및 열팽창 시 크랙의 기점이 될 수 있습니다 [일반 지식].

4. 회로 형성 및 패턴 형성 (Patterning & RDL)

금속화가 완료된 기판 위에 미세한 회로를 형성하는 단계입니다. 유리기판은 유기 기판보다 표면 평탄도(Flatness)가 매우 우수하기 때문에, 훨씬 더 미세한 선폭(Line Width)과 간격(Space)을 가진 재배선층(RDL, Redistribution Layer)을 구현할 수 있습니다.

- **포토마스크 및 노광(Photolithography):** 감광액(Photoresist)을 도포하고 빛을 조사하여 미세 회로 패턴을 그립니다.
- **에칭(Etching):** 불필요한 금속 부분을 제거하여 최종적인 회로 패턴을 완성합니다. 유리기판의 높은 강성 덕분에 미세 패턴 형성 시 발생하는 패턴 휨(Pattern Shift) 현상이 적다는 이점이 있습니다 [일반 지식].

5. 라미네이션 및 적층 (Lamination & Stacking)

회로가 형성된 유리기판 위에 절연층을 형성하거나, 다른 칩(Die) 또는 기판을 결합하는 공정입니다.

- **Lamination:** 절연 필름(ABF 등)을 열과 압력을 가해 기판에 부착하는 과정입니다. 유리기판은 열팽창 계수(CTE)가 실리콘(Si)과 유사하게 제어될 수 있어, 적층 시 발생하는 Warpage(휨) 문제를 획기적으로 줄일 수 있습니다 [2].
- **Die Attachment:** 최종적으로 HBM이나 로직 다이를 유리기판 위에 배치하고 접합합니다. 이때 Hybrid Bonding 기술이 적용될 경우, 기존 Bump 방식보다 훨씬 정밀한 정렬(Alignment) 기술이 요구됩니다 [4].

[요약] 유리기판 공정 주요 특징 비교

구분	유기 기판 (Organic)	유리기판 (Glass)	비고
표면 평탄도	상대적으로 낮음	매우 높음	미세 패턴 구현 유리
열팽창 계수(CTE)	높음 (제어 어려움)	낮음 (Si와 유사)	Warpage 억제 탁월
Via 형성 방식	Drilling / Laser	TGV (Laser Etching)	고난도 공정
주요 결함	Warpage, Pattern Shift	Crack, Via Void	검사 난이도 상승

유리기판(Glass Substrate) 제조 공정 흐름도



공정별 핵심 검사 항목 및 결함 분석

유리기판(Glass Substrate)은 기존 유기 기판(Organic Substrate) 대비 극도로 높은 평탄도와 미세 회로 구현 능력을 갖추고 있으나, 소재 특성상 충격 및 열 응력에 의한 취성(Brittleness)이 매우 높다는 기술적 난제가 존재합니다. 따라서 유리기판 제조 공정 전반에 걸쳐 초미세 결함(Micro-defect)을 검출하고, 공정 마진을 확보하기 위한 고정밀 검사(Inspection) 기술이 필수적입니다. 본 섹션에서는 유리기판의 주요 제조 단계별 핵심 검사 항목과 발생 가능한 주요 결함 유형, 그리고 이를 제어하기 위한 검사 기준을 심층 분석합니다.

1. TGV(Through Glass Via) 형성 및 Via 충전 공정 검사

TGV 공정은 유리기판의 핵심인 관통 전극을 형성하는 단계로, 레이저를 이용한 가공 및 식각(Etching)을 통해 미세한 구멍을 만드는 과정입니다. 이 단계에서의 결함은 최종 제품의 전기적 연결성과 직결되므로 가장 엄격한 검사 기준이 적용됩니다.

검사 항목 (Inspection Item)	주요 결함 유형 (Defect Types)	결함 상세 설명 및 발생 원인	검사 기준 및 요구사항
-------------------------	-------------------------	------------------	--------------

Via Geometry (형상)	Via Crack (균열)	레이저 가공 시 발생하는 열 충격으로 인해 Via 주변부 또는 기판 전체에 미세 균열 발생	미세 균열(Micro-crack)의 길이 및 폭 측정, 기판 파손 방지
Via Aspect Ratio (종횡비)	Non-uniform Depth (깊이 불균일)	Via의 깊이가 설계치와 다르거나, 바닥면이 평탄하지 않은 현상	설계된 종횡비(Aspect Ratio) 유지 여부 및 깊이 정밀도
Via Filling (충전)	Void (공극)	Via 내부를 채우는 구리(Cu) 등의 금속이 완전히 채워지지 않고 내부에 빈 공간이 남는 현상	내부 Void의 부피 및 위치 분석 (X-ray/CT 활용)
Via Alignment (정렬)	Misalignment (위치 이탈)	Via의 중심축이 설계된 좌표에서 벗어나는 현상	중심축 오차(Center Offset) 및 정렬 정밀도(Alignment Tolerance)

- **핵심 검사 기술:** TGV의 미세한 크기와 깊이를 측정하기 위해 고해상도 3D AOI(Automated Optical Inspection) 및 비파괴 검사인 X-ray/CT 기술이 병행되어야 합니다. 특히, Via 내부의 **Void(공극)**는 전기적 저항을 높이고 열 방출을 방해하므로, 3D 프로파일링을 통한 정밀한 부피 측정이 요구됩니다.

2. 미세 회로 형성(Patterning) 및 금속화(Metallization) 공정 검사

TGV 형성 이후, 유리기판 표면에 미세한 회로 패턴을 형성하고 금속 층을 증착하는 공정입니다. 유리기판은 유기 기판보다 훨씬 미세한 선폭(Line Width)을 구현할 수 있으므로, 검사 장비의 해상도(Resolution) 요구사항이 기하급수적으로 높아집니다.

검사 항목 (Inspection Item)	주요 결함 유형 (Defect Types)	결함 상세 설명 및 발생 원인	검사 기준 및 요구사항
Pattern Continuity (연속성)	Open (단선)	회로 패턴이 중간에 끊겨 전기적 신호 전달이 불가능한 상태	선폭(Line Width)의 연속성 및 단선 여부 확인
Pattern Isolation (격리)	Short (단락/Bridge)	인접한 회로 패턴 간에 금속 물질이 넘어가 연결되어 버리는 현상	패턴 간 간격(Spacing) 및 Bridge 발생 여부
Critical Dimension (CD)	CD Variation (선폭 변이)	설계된 회로의 폭이 공정 변동으로 인해 너무 굵거나 얇아지는 현상	목표 CD 대비 허용 오차 범위(Tolerance) 관리
Surface Integrity (표면)	Particle/Contamination (이물)	회로 형성 과정에서 유입된 미세 먼지나 잔류물	이물질의 크기(Size) 및 패턴 상의 영향도 평가

- **핵심 검사 기술:** Critical Dimension(CD) 측정은 유리기판의 고성능화를 결정짓는 척도입니다. 회로의 폭과 간격이 수 μm 단위 이하로 미세해짐에 따라, 단순 2D 검사를 넘어 패턴의 높이와 프로파일을 동시에 측정할 수 있는 고해상도 머신 비전(Machine Vision) 기술이 필수적입니다. 특히 **Bridge(단락)** 결함은 인접 패턴 간의 미세한 간극을 실시간으로 모니터링하여 검출해야 합니다.

3. 적층(Stacking) 및 최종 조립 공정 검사

최종적으로 칩(Die)을 유리기판 위에 적층하고 범프(Bump)를 통해 연결하는 단계입니다. 이 과정에서는 열팽창 계수(CTE) 차이로 인한 물리적 변형이 주요 관리 대상입니다.

- **Warping (휨) 분석:** 유리기판은 열처리(Annealing) 또는 적층 시 발생하는 열 응력에 의해 **Warping(휨)** 현상이 발생할 수 있습니다. 이는 검사 장비의 초점(Focus)을 흐트러뜨리고 정렬 정밀도를 저하시키는 원인이 됩니다. 따라서 3D 프로파일링 기술을 통해 기판의 평탄도를 실시간으로 측정하고, 변형된 상태에서도 정확한 데이터를 추출할 수 있는 보정 기술이 필요합니다.
- **Bump/Ball Inspection:** 칩과 기판 사이의 연결점인 마이크로 범프(Micro-bump)의 높이, 정렬 상태, 그리고 **Missing Bump(누락)** 여부를 검사합니다. 범프의 높이가 불균일할 경우 적층 시 접촉 불량 발생하여 최종 수율(Yield)에 치명적인 영향을 미칩니다.

4. 결함 분석 및 수율 최적화를 위한 데이터 통합

유리기판 공정의 결함은 단일 공정의 문제라기보다, 전후 공정 간의 상관관계(Correlation)에 의해 발생하는 경우가 많습니다. 예를 들어, TGV 공정에서의 미세한 Crack이 이후 열처리 공정에서 거대한 기판 파손으로 이어질 수 있습니다.

따라서 차세대 검사 솔루션은 다음과 같은 방향으로 진화해야 합니다.

1. **AI 기반 결함 분류(Classification):** 단순 Rule-based 검사를 넘어, Deep Learning 알고리즘을 통해 미세 결함(Defect)과 정상적인 노이즈(Noise)를 명확히 구분하여 과검(Over-kill)률을 최소화해야 합니다. [출출: 분석_크레셈CRESSEM_20260509_001.pdf]
2. **Root Cause Analysis (원인 역추적):** 검사 데이터를 분석하여 특정 공정 단계에서 발생하는 불량률의 근본 원인을 역추적할 수 있는 데이터 분석 플랫폼이 통합되어야 합니다. 이는 고객사의 수율(Yield) 향상에 직접적으로 기여하는 핵심 경쟁력이 됩니다. [출처: 분석_크레셈CRESSEM_20260509_001.pdf]
3. **초고해상도 3D AOI:** 유리기판의 특성인 초미세 회로와 TGV의 깊은 종횡비를 모두 커버할 수 있는 고정밀 광학 엔진과 3D 스캔 기술의 결합이 필수적입니다.

검사 장비 기술 요구사항 및 미래 과제

유리기판(Glass Substrate)은 기존 유기 기판(Organic Substrate) 대비 극도로 높은 평탄도와 우수한 전기적 특성을 제공하지만, 소재 자체의 취성(Brittleness)과 공정 난이도로 인해 검사 기술에 요구되는 스펙은 비약적으로 상승하고 있습니다. 특히 TGV(Through Glass Via)의 미세화와 초미세 회로 패턴의 고집적화가 진행됨에 따라, 기존의 검사 방식으로는 한계가 명확합니다. 따라서 차세대 유리기판 양산 체제를 구축하기 위해서는 초고해상도 광학 시스템과 지능형 AI 비전 알고리즘이 결합된 차세대 검사 솔루션이 필수적입니다.

1. 초미세 결함 검출을 위한 고해상도 광학 기술 요구사항

유리기판 공정은 기판 내부에 수많은 미세 구멍을 형성하는 TGV 공정과 그 내부를 금속으로 채우는 충전(Filling) 공정을 포함합니다. 이 과정에서 발생하는 결함은 나노미터(nm) 단위의 미세한 크기를 가지는 경우가 많아, 이를 잡아내기 위한 광학계의 성능이 핵심입니다.

- **초고해상도 3D 프로파일링(3D Profiling):** 유리기판의 가장 큰 장점인 평탄도를 유지하기 위해서는 미세한 휨(Warping)이나 단차(Step Height)를 정밀하게 측정해야 합니다. 단순한 2D 이미징을 넘어, 백색광 간섭계(WLI)나 공초점(Confocal) 기술을 활용하여 TGV 내부의 깊이와 상단부의 평탄도를 μm 단위 이하의 정밀도로 측정할 수 있는 기술이 요구됩니다.

- **다양한 조명 제어 및 광학 엔진(Optical Engine):** 유리는 빛의 투과(Transmission)와 반사(Reflection) 특성이 매우 독특합니다. 따라서 결함의 종류에 따라 빛의 경로를 제어하는 능력이 중요합니다. 예를 들어, 기판 표면의 Crack이나 Scratch를 검출할 때는 저각 조명(Low-angle Lighting)을, TGV 내부의 Void나 금속 충전 상태를 확인할 때는 투과형 조명 또는 특수 파장의 광원을 활용하는 능동적 조명 제어 기술이 필수적입니다.
- **고속 스캔 및 Tact Time 최적화:** 유리기판은 대면적화되는 추세이며, 공정 효율을 위해 고속 검사가 이루어져야 합니다. 고해상도를 유지하면서도 검사 속도를 높이기 위해서는 고성능 카메라와 정밀 스테이지 제어 기술이 결합된 고속 광학 엔진이 필요합니다.

2. AI 기반 비전 알고리즘 및 데이터 통합 솔루션

검사 장비의 성능은 단순히 '보는 것'에 그치지 않고, '무엇이 불량인지 정확히 판단하는 것'으로 완성됩니다. 유리기판의 복잡한 패턴과 투명한 소재 특성상 발생하는 노이즈는 기존의 Rule-based(규칙 기반) 검사 방식에서 높은 과검(Over-kill)률을 유발합니다.

- **Deep Learning 기반 결함 분류:** AI 알고리즘을 활용하여 미세한 결함(Defect)과 정상적인 소재의 노이즈(Noise)를 구분해야 합니다. 이는 검사 결과의 신뢰도를 높이고, 불량으로 판정되어 버려지는 양품을 최소화하여 최종 수율(Yield)을 극대화하는 핵심 요소입니다.
- **Root Cause Analysis(불량 원인 역추적):** 단순히 Pass/Fail을 판정하는 수준을 넘어, 검사 데이터를 분석하여 전공정(Fab)의 어떤 단계에서 문제가 발생했는지 역추적할 수 있는 데이터 분석 플랫폼이 통합되어야 합니다. 예를 들어, 특정 패턴에서 반복적인 Misalignment가 발생한다면, 이는 노광(Exposure) 공정이나 정렬(Alignment) 장비의 파라미터 문제임을 데이터로 증명할 수 있어야 합니다.
- **스마트 팩토리 구현을 위한 데이터 통합:** 검사 장비에서 추출된 대규모의 시각 데이터를 제조 실행 시스템(MES)과 연동하여, 공정 전체의 수율을 실시간으로 모니터링하고 최적의 공정 조건을 유지하는 지능형 검사 환경 구축이 요구됩니다.

3. 미래 과제 및 기술적 난제

유리기판 시장의 주도권을 확보하기 위해 검사 장비 산업이 해결해야 할 기술적 과제는 다음과 같습니다.

구분	기술적 난제 (Technical Challenges)	대응 방향 및 미래 과제
소재 특성 대응	유리의 투명성 및 반사율로 인한 광학적 노이즈 발생	다파장 조명 및 고성능 편광(Polarization) 제어 기술 개발
결함 미세화	TGV 및 미세 회로의 크기 축소에 따른 검출 한계	초고해상도 3D AOI(Automated Optical Inspection) 고도화
공정 복잡도	Hybrid Bonding 등 차세대 접합 기술 도입에 따른 정렬 정밀도 요구	초정밀 정렬(Alignment) 및 접합부 미세 간극 측정 솔루션 확보
수율 관리	고가의 유리기판 소재 특성상 낮은 수율은 막대한 손실 초래	AI 기반의 실시간 수율 예측 및 공정 피드백(Feedback) 시스템 구축

결론적으로, 미래의 유리기판 검사 장비는 단순한 측정 도구가 아닌, 'AI 기반의 지능형 수율 관리 파트너'로서의 역할을 수행해야 합니다. 초미세 결함을 놓치지 않는 하드웨어적 정밀도와, 방대한 데이터를 분석하여 공정을 최적화하는 소프트웨어적 지능이 결합될 때 비로소 차세대 반도체 패키징 시장의 핵심 플레이어로 자리매김할 수 있을 것입니다.

결론 및 시사점

차세대 반도체 패키징의 게임 체인저로 부상한 유리기판(Glass Substrate) 기술은 '모어 이후(Post-Moore)' 시대의 성능 한계를 극복하기 위한 필수적인 선택지입니다. 본 보고서에서 분석한 바와 같이, 유리기판은 기존 유기기판(Organic Substrate)이 가진 물리적 한계인 낮은 평탄도와 열팽창 계수(CTE) 불일치 문제를 해결함으로써, 고성능 AI 가속기 및 차세대 컴퓨팅 환경을 위한 이종 집적(Heterogeneous Integration)의 핵심 기반이 될 것입니다.

유리기판 시장에서 기술적 주도권을 확보하고 지속 가능한 경쟁력을 유지하기 위한 전략적 로드맵(Strategic Roadmap)은 다음과 같습니다.

1. 기술적 난제 극복을 위한 고정밀 검사 솔루션 확보

유리기판은 소재 특성상 미세한 충격에도 Crack(균열)이 발생하기 쉽고, TGV(Through Glass Via) 형성 과정에서 Void(공극)나 Misalignment(정렬 오류) 등 고난도 결함이 발생할 가능성이 높습니다. 따라서 단순한 불량 검출을 넘어, 초고해상도 3D AOI(Automated Optical Inspection) 기술과 비파괴 방식의 X-ray/CT 검사 기술을 통합하여 미세 결함을 실시간으로 모니터링할 수 있는 검사 체계 구축이 최우선 과제입니다.

2. AI 기반의 지능형 수율 관리(Yield Management) 체계 전환

유리기판 공정은 기존 공정보다 훨씬 높은 정밀도를 요구하므로, 검사 데이터의 양이 기하급수적으로 증가합니다. 단순히 Pass/Fail을 판정하는 Rule-based 방식을 탈피하여, AI 비전 알고리즘을 통해 결함의 근본 원인을 역추적(Root Cause Analysis)하고 공정 파라미터를 피드백(Feedback)하는 스마트 팩토리 솔루션을 구현해야 합니다. 이는 고객사의 수율(Yield) 향상에 직접적으로 기여하여 장비의 시장 점유율을 높이는 핵심 경쟁력이 될 것입니다.

3. 고객 맞춤형 모듈화 전략을 통한 시장 선점

유리기판 도입 초기 단계에서는 제조사(삼성전기, SKC/Absolics 등) 및 패키징 업체(TSMC 등)마다 상이한 공정 프로세스를 채택할 가능성이 매우 높습니다. 따라서 기성 제품 중심의 공급이 아닌, 고객사의 특정 공정(예: TGV 형성 방식, Hybrid Bonding 도입 여부)에 최적화된 맞춤형 모듈화 장비(Customized Modular Equipment)를 신속하게 공급할 수 있는 유연한 설계 역량이 시장 주도권 확보의 관건이 될 것입니다.

결론적으로, 유리기판 기술의 성공적인 안착은 소재의 혁신뿐만 아니라, 그 혁신을 뒷받침할 수 있는 '초정밀 검사 및 데이터 분석 기술'의 완성도에 달려 있습니다. 고도화되는 패키징 기술의 흐름에 맞춰 광학계, 기구부, AI 소프트웨어를 통합하는 토탈 솔루션 역량을 강화함으로써 차세대 반도체 공급망 내에서 대체 불가능한 위치를 선점해야 합니다.