

차세대 반도체 패키징을 위한 유리기판(Glass Substrat

문서번호 CRSM-AI-2026-AUTO

작성일 2026-06-03

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 반도체 패키징을 위한 유리기판(Glass Substrate) 기술 및 검사 공정 분석 보고서	3
개요 및 배경	3
유리기판의 기술적 특성 및 장점	4
글로벌 시장 동향 및 전망	5
주요 산업 플레이어 분석	7
유리기판 핵심 제조 공정	8
공정별 핵심 검사 항목 및 기술 요구사항	10
차세대 검사 솔루션 제언	12
결론 및 시사점	13

차세대 반도체 패키징을 위한 유리기판(Glass Substrate) 기술 및 검사 공정 분석 보고서

반도체 미세화 한계 극복을 위한 차세대 게임 체인저인 유리기판의 정의, 시장 규모 및 성장 전망을 분석합니다. 주요 플레이어의 동향과 TGV 등 핵심 공정 기술을 살펴보고, 각 공정 단계별 필수 검사 항목 및 수율 확보를 위한 검사 전략을 제안합니다.

개요 및 배경

1. Post-Moore 시대의 도래와 패키징 기술의 패러다임 전환

반도체 산업은 지난 수십 년간 무어의 법칙(Moore's Law)에 따라 전공정(Front-end)에서의 회로 미세화(Scaling)를 통해 성능 향상을 달성해 왔습니다. 그러나 물리적 한계에 직면한 나노미터(nm) 단위의 공정 미세화는 막대한 비용 상승과 기술적 난제(Quantum Tunneling, Leakage Current 등)를 야기하고 있습니다. 이러한 상황에서 반도체 성능을 극대화하기 위한 대안으로 'More than Moore' 전략, 즉 후공정(Back-end) 기술의 고도화가 핵심적인 동력으로 부상하였습니다.

최근 AI(Artificial Intelligence) 가속기 및 고성능 컴퓨팅(HPC) 시장의 폭발적인 성장으로 인해, 단일 칩의 성능 향상만으로는 데이터 처리 속도와 전력 효율 문제를 해결하기 어려워졌습니다. 이에 따라 서로 다른 기능을 가진 다이(Die)들을 하나의 패키지 안에 통합하여 데이터 전송 경로를 단축하고 대역폭을 극대화하는 **이종 집적(Heterogeneous Integration)** 기술이 필수적인 요소가 되었습니다. 특히 HBM(High Bandwidth Memory)과 같은 고대역폭 메모리는 수십 개의 TSV(Through Silicon Via)와 다이를 적층하는 3D 구조를 채택하며, 패키징 기술이 곧 반도체의 경쟁력을 결정짓는 시대에 진입하였습니다.

2. Advanced Packaging의 진화와 유리기판(Glass Substrate)의 정의

기존의 반도체 패키징은 주로 플라스틱 기반의 유기 기판(Organic Substrate, 예: FC-BGA)을 사용해 왔습니다. 유기 기판은 공정 비용이 저렴하고 유연하다는 장점이 있으나, 미세 회로 구현의 한계, 열팽창 계수(CTE) 차이로 인한 휨(Warp) 현상, 그리고 고주파 신호 전달 시의 손실(Signal Loss) 문제 등 차세대 고성능 반도체를 수용하기에는 구조적 취약성을 드러내고 있습니다.

이러한 한계를 극복하기 위해 등장한 차세대 게임 체인저(Game Changer)가 바로 **유리기판(Glass Substrate)**입니다. 유리기판은 말 그대로 유리를 기판의 코어(Core) 소재로 사용하는 차세대 패키징 기술을 의미합니다. 이는 기존 유기 기판의 물리적·전기적 한계를 뛰어넘어, 더 미세한 회로 패턴을 형성할 수 있고, 열적 안정성이 뛰어나며, 전기적 신호 손실을 최소화할 수 있는 특성을 지닙니다.

3. 유리기판 도입의 필연성 및 기술적 가치

유리기판의 도입은 단순한 소재의 교체를 넘어, 반도체 패키징의 설계 자유도를 근본적으로 변화시킵니다. 유리기판이 차세대 표준으로 주목받는 이유는 다음과 같은 기술적 필연성에 기인합니다.

- **초미세 회로 구현 능력:** 유리는 표면이 매우 매끄럽고(Smoothness) 균일하여, 기존 유기 기판보다 훨씬 높은 밀도의 회로 패턴을 형성할 수 있습니다. 이는 데이터 전송 효율을 극대화해야 하는 AI 반도체 환경에서 결정적인 이점을 제공합니다.
- **열적·구조적 안정성(Warpage 제어):** 반도체 적층 단수가 높아짐에 따라 발생하는 심한 휨(Warp) 현상은 검사 정밀도를 저하시키고 제품의 신뢰성을 위협하는 주요 요인입니다. 유리기판은 높은 강성과 낮은 열팽창 계수를 보유하고 있어, 고온 공정이나 다단 적층 시에도 구조적 안정성을 유지하는 데 유리합니다. [출처:

분석_HBM4세대전환에따른크레셈CRESSEM의검사장_20260509_001.pdf]

- **전기적 특성 최적화:** 고주파 대역에서의 신호 손실을 줄임으로써 차세대 통신 및 AI 가속기에서 요구되는 초고속 데이터 전송을 가능하게 합니다.

결론적으로, 유리기판 기술은 반도체 미세화 공정이 한계에 다다른 'Post-Moore' 시대에 성능, 전력, 면적(PPA: Power, Performance, Area)을 동시에 개선할 수 있는 핵심적인 **Advanced Packaging** 솔루션입니다. 본 보고서에서는 이러한 유리기판의 기술적 메커니즘을 상세히 분석하고, 제조 공정에서 요구되는 고난도 검사 기술 및 시장의 흐름을 심도 있게 다루고자 합니다.

유리기판의 기술적 특성 및 장점

반도체 패키징 기술이 '모어 이후(Post-Moore)' 시대로 진입함에 따라, 기존의 유기 기판(Organic Substrate)은 미세 공정의 한계와 물리적 안정성 문제에 직면해 있습니다. 이에 대한 근본적인 해결책으로 부상한 유리기판(Glass Substrate)은 유리 특유의 물리적·전기적 우수성을 바탕으로 차세대 고성능 컴퓨팅(HPC) 및 AI 가속기용 패키징의 핵심 소재로 주목받고 있습니다. 본 섹션에서는 기존 유기 기판과 대비하여 유리기판이 가지는 기술적 차별점을 열팽창계수(CTE), 휨(Warpage) 제어, 신호 무결성(Signal Integrity) 측면에서 심층 분석합니다.

1. 열팽창계수(CTE) 정합성을 통한 열적 안정성 확보

유리기판의 가장 핵심적인 기술적 우위는 실리콘(Si) 다이(Die)와 유사한 열팽창계수(Coefficient of Thermal Expansion, CTE)를 구현할 수 있다는 점에 있습니다.

기존의 유기 기판(FC-BGA 등)은 에폭시 수지(Epoxy Resin)와 유리 섬유(Glass Fiber)를 기반으로 제작됩니다. 유기 소재는 열에 의한 팽창과 수축이 매우 큰 특성을 가지며, 이는 실리콘 다이($CTE \approx 2.6 \text{ ppm}/^{\circ}\text{C}$)와 상당한 격차를 발생시킵니다. 반면, 유리기판은 조성 조절을 통해 CTE를 실리콘과 매우 유사한 수준으로 정밀하게 제어할 수 있습니다.

이러한 CTE 정합성은 다음과 같은 기술적 이점을 제공합니다.

- **열적 스트레스 완화:** 반도체 작동 시 발생하는 급격한 온도 변화(ΔT) 환경에서도 다이와 기판 사이의 열팽창 차이로 인한 기계적 스트레스가 최소화됩니다.
- **계면 신뢰성 향상:** 다이와 기판을 연결하는 마이크로 범프(Micro-bump) 또는 솔더 볼(Solder Ball) 부위에 가해지는 전단 응력(Shear Stress)을 줄여, 열 사이클링(Thermal Cycling) 중 발생할 수 있는 크랙(Crack)이나 접합부 박리를 방지합니다.

2. Warpage(휨) 제어 및 구조적 평탄도 유지

고단 적층(High-stacking) 구조를 갖는 HBM(High Bandwidth Memory)이나 대면적 AI 가속기 패키징에서는 기판의 평탄도 유지가 수율(Yield)을 결정짓는 결정적 요소입니다.

유기 기판은 소재의 이방성(Anisotropy)으로 인해 열처리 공정(Reflow, Curing 등) 중에 기판이 휘어지는 휨(Warpage) 현상이 심하게 발생합니다. 특히 기판의 면적이 커질수록, 그리고 적층 단수가 높아질수록 내부 응력(Internal Stress)에 의한 변형은 기하급수적으로 증가합니다. 이는 검사 장비의 초점(Focus) 이탈을 유발하거나, 다이 본딩(Die Bonding) 시 정렬(Alignment) 오류를 일으키는 주된 원인이 됩니다.

유리기판은 다음과 같은 메커니즘을 통해 Warpage 문제를 해결합니다.

- **높은 강성(Stiffness)과 탄성 계수:** 유리는 유기 소재보다 훨씬 높은 탄성 계수를 보유하고 있어, 물리적인 하중이나 열적 변형에 저항하는 능력이 탁월합니다.
- **치수 안정성(Dimensional Stability):** 공정 중 발생하는 열 변형이 매우 적어, 대면적 기판에서도 극도로 낮은 Warpage 값을 유지할 수 있습니다. 이는 고정밀 광학 검사(Optical Inspection) 및 초정밀 스테이지 제어를

용이하게 하여, 검사 장비의 데이터 추출 정확도를 높이는 기반이 됩니다. [출처: 분석_HBM4세대전환에따른크레셈CRESSEM의검사장_20260509_001.pdf]

3. 신호 무결성(Signal Integrity) 및 전기적 특성 최적화

AI 및 데이터센터용 반도체는 초고속 데이터 전송을 요구하며, 이는 기판 내 신호 손실(Signal Loss)을 최소화하는 기술력을 요구합니다.

유리기판은 전기적 손실 측면에서 유기 기판 대비 압도적인 성능을 보여줍니다.

- **낮은 유전 손실(Low Dielectric Loss):** 유리는 유전율(Dielectric Constant, Dk)과 유전 손실(Dissipation Factor, Df)이 매우 낮은 특성을 가집니다. 이는 고주파(High-frequency) 신호가 기판의 절연층을 통과할 때 발생하는 신호 감쇠를 획기적으로 줄여, 데이터 전송 속도(Data Rate)를 극대화할 수 있게 합니다.
- **TGV(Through Glass Via)를 통한 고밀도 배선:** 유리기판은 TGV 공정을 통해 유기 기판의 TSV(Through Silicon Via)보다 훨씬 미세하고 조밀한 수직 통로를 형성할 수 있습니다. 이는 신호 경로를 단축시키고 기생 인덕턴스(Parasitic Inductance) 및 커패시턴스(Capacitance)를 감소시켜, 신호 무결성(Signal Integrity)을 개선하는 데 기여합니다.
- **미세 회로 구현 용이성:** 유리의 매끄러운 표면(Surface Roughness)은 미세 회로 패턴 형성 시 임피던스(Impedance) 불연속성을 최소화하여, 고속 신호의 반사(Reflection) 및 왜곡(Distortion)을 방지합니다.

4. 유기 기판 vs 유리기판 기술 비교 요약

아래 표는 차세대 패키징의 핵심 요구사항을 기준으로 유기 기판과 유리기판의 기술적 특성을 비교한 결과입니다.

비교 항목	유기 기판 (Organic Substrate)	유리기판 (Glass Substrate)	기술적 시사점
열팽창계수 (CTE)	높음 (Si와 격차 큼)	낮음 (Si와 유사 제어 가능)	열적 신뢰성 및 접합 안정성 직결
휨 (Warpage)	높음 (대면적/고단 적층 시 취약)	매우 낮음 (우수한 평탄도)	검사 정밀도 및 본딩 수율 향상
신호 손실 (Loss)	상대적으로 높음	매우 낮음 (Low Df/Dk)	고주파/초고속 데이터 전송 유리
배선 밀도	중간 (Via 크기 제한적)	매우 높음 (TGV 활용 가능)	I/O 밀도 극대화 및 소형화 가능
표면 거칠기	상대적으로 높음	매우 낮음 (Smooth Surface)	미세 패턴 형성 및 신호 무결성 우수

결론적으로, 유리기판은 단순히 소재를 교체하는 것을 넘어, 반도체 패키징의 물리적 한계를 돌파하기 위한 '구조적 플랫폼의 전환'을 의미합니다. Warpage 제어를 통한 공정 안정성 확보와 CTE 정합성을 통한 신뢰성 향상, 그리고 저손실 특성을 통한 전기적 성능 극대화는 AI 반도체 시대의 핵심 요구사항을 충족하는 유리기판만의 독보적인 경쟁력입니다. [출처: 차세대 반도체 패키징의 혁신: 유리기판 (Glass Substrate)의 모든 것]

글로벌 시장 동향 및 전망

반도체 패키징 기술의 패러다임이 기존 유기 기판(Organic Substrate)에서 유리기판(Glass Substrate)으로 전환됨에 따라, 관련 시장은 폭발적인 성장 국면에 진입하고 있습니다. 특히 AI 가속기, 고성능 컴퓨팅(HPC), 데이터

센터용 반도체의 수요가 급증하면서, 미세 회로 구현과 신호 무결성(Signal Integrity) 확보를 위한 유리기판의 도입은 선택이 아닌 필수가 되고 있습니다.

1. 시장 규모 추이 및 성장 전망

글로벌 유리기판 시장은 2024년을 기점으로 본격적인 상용화 단계에 진입할 것으로 예측됩니다. 현재 시장은 초기 도입 단계에 있으나, 주요 반도체 제조사 및 패키징 기업들의 대규모 설비 투자(CAPEX)가 맞물리며 가파른 우상향 곡선을 그릴 것으로 전망됩니다.

시장 규모에 대한 구체적인 추정치는 다음과 같습니다. 2024년 전 세계 유리기판 시장 규모는 약 72억 달러에서 79억 달러 사이를 형성할 것으로 추정됩니다 [출처: 유리기판(glass substrate) 시장 및 주요 기업 동향에 대한 보고서]. 이후 AI 반도체 공급망의 확장에 따라 2025년에는 약 84억 달러 규모로 성장할 것이며, 연평균 성장률(CAGR)은 약 6.5%에서 6.8% 수준을 기록할 것으로 예상됩니다 [출처: 유리기판(glass substrate) 시장 및 주요 기업 동향에 대한 보고서].

장기적인 관점에서 유리기판 시장의 성장 잠재력은 매우 강력합니다. 시장 분석 데이터에 따르면, 2029년에는 시장 규모가 108억 달러를 돌파할 것으로 보이며, 2034년에는 103억 달러 이상의 규모를 유지하거나 그 이상의 폭발적인 성장을 이어갈 것으로 전망됩니다 [출처: 유리기판(glass substrate) 시장 및 주요 기업 동향에 대한 보고서]. 이러한 성장은 단순한 시장 확대를 넘어, 기존 FC-BGA 시장의 상당 부분을 유리기판이 대체하며 고부가가치 패키징 시장의 중심축이 이동함을 의미합니다.

2. 주요 성장 동력 및 시장 지표 요약

유리기판 시장의 성장을 견인하는 핵심 동력은 AI 반도체의 고성능화와 그에 따른 패키징 기술의 한계 극복입니다. 시장의 주요 지표를 정리하면 다음과 같습니다.

구분	2024년 (추정)	2025년 (전망)	2029년 (전망)	2034년 (전망)
시장 규모 (USD)	72억 ~ 79억 달러	약 84억 달러	약 108억 달러	103억 달러+
연평균 성장률 (CAGR)	-	약 6.5% ~ 6.8%	-	-
주요 수요처	AI 가속기, HPC	데이터 센터, 클라우드	차세대 서버, 자율주행	초고성능 AI 인프라

[출처: 유리기판(glass substrate) 시장 및 주요 기업 동향에 대한 보고서]

3. 시장 성장의 핵심 배경 및 맥락

유리기판 시장이 이토록 가파른 성장세를 보이는 배경에는 'Post-Moore' 시대의 도래와 패키징 기술의 중요성 증대가 자리 잡고 있습니다. 반도체 소자의 미세화 공정이 물리적 한계에 다다름에 따라, 개별 칩의 성능 향상보다는 여러 칩을 어떻게 효율적으로 연결하고 적층하느냐는 '어드밴스드 패키징(Advanced Packaging)' 기술이 반도체 경쟁력을 결정짓는 핵심 요소가 되었습니다 [출처: 차세대 반도체 패키징의 혁신: 유리기판 (Glass Substrate)의 모든 것].

특히 AI 모델의 규모가 거대화되면서 대규모 데이터를 초고속으로 처리하기 위한 대역폭(Bandwidth) 확보가 필수적입니다. 유리기판은 기존 유기 기판 대비 표면 거칠기가 낮고 평탄도가 우수하여, 더 미세한 회로를 형성할 수 있으며 신호 손실을 최소화할 수 있는 최적의 매질로 평가받습니다. 이러한 기술적 우위는 AI 가속기 시장의 폭발적인 성장과 결합하여 유리기판 시장의 강력한 수요를 창출하고 있습니다.

또한, 삼성전기를 비롯한 국내 주요 IT 기업들이 유리기판을 차세대 주력 제품으로 낙점하고 집중적인 투자를 단행하고 있다는 점도 시장 성장을 가속화하는 중요한 요인입니다 [출처: 차세대 반도체 패키징의 혁신: 유리기판 (Glass Substrate)의 모든 것]. 이러한 기업들의 선제적인 기술 확보 경쟁은 유리기판 생태계(Ecosystem)의 조기

구축을 유도하며, 이는 곧 검사 장비 및 소재·부품 기업들에게도 거대한 시장 기회로 작용하고 있습니다.

주요 산업 플레이어 분석

차세대 반도체 패키징의 게임 체인저로 부상한 유리기판(Glass Substrate) 시장은 현재 기술 선점과 양산 체제 구축을 위한 글로벌 기업들의 치열한 주도권 싸움이 전개되고 있습니다. 특히 AI 가속기 및 고성능 컴퓨팅(HPC) 수요의 폭증에 따라, 기존 유기 기판(Organic Substrate)의 물리적 한계를 극복할 수 있는 유리기판 제조 역량을 확보하려는 움직임이 가속화되고 있습니다. 본 섹션에서는 유리기판 시장을 이끄는 핵심 플레이어인 삼성전기와 SKC(Absolics)를 중심으로 투자 현황 및 산업 밸류체인(Value Chain)을 심층 분석합니다.

1. 핵심 기업별 전략 및 투자 현황

유리기판 시장의 선두 주자들은 단순한 제품 개발을 넘어, 대규모 설비 투자(CAPEX)와 독자적인 공정 기술 확보를 통해 시장 진입 장벽을 구축하고 있습니다.

구분	삼성전기 (Samsung Electro-Mechanics)	SKC / 애플릭스 (Absolics)
주요 전략	차세대 패키지 기판 주력 제품 육성 및 기술 고도화	글로벌 선도 유리기판 전문 기업(Absolics)을 통한 시장 선점
투자 특징	R&D 및 생산 라인 구축을 위한 집중 투자 단행 [4]	미국 조지아주 등에 대규모 생산 거점 확보 및 양산 준비
핵심 역량	기존 FC-BGA 기술력 기반의 유리기판 전환 기술	유리기판 전용 공정 및 글로벌 고객사 대응 인프라
목표 시장	AI 반도체, 고성능 서버용 패키지 기판	AI 가속기 및 데이터센터용 차세대 패키징 솔루션

삼성전기는 반도체 미세화 공정이 한계에 다다른 '모어 이후(Post-Moore)' 시대에 대응하기 위해 유리기판을 차세대 주력 제품으로 선정하고 집중적인 투자를 진행하고 있습니다 [4]. 삼성전기는 기존에 보유한 고성능 패키지 기판(FC-BGA) 기술력을 바탕으로, 유리기판의 물리적·전기적 이점을 극대화할 수 있는 공정 기술을 내재화하는 데 주력하고 있습니다. 특히 AI 반도체 시장의 급격한 성장에 발맞추어, 고성능 컴퓨팅(HPC) 환경에 최적화된 유리기판 솔루션을 조기에 상용화하는 것을 목표로 하고 있습니다.

SKC의 자회사인 애플릭스(Absolics)는 유리기판 분야에서 가장 앞선 행보를 보이는 기업 중 하나입니다. 애플릭스는 유리기판 전문 기업으로서 미국 조지아주에 대규모 생산 시설을 구축하며 글로벌 공급망(Supply Chain)의 중심지로 자리매김하려는 전략을 취하고 있습니다. 이는 엔비디아(NVIDIA) 등 글로벌 빅테크 기업들의 수요에 즉각적으로 대응하기 위한 전략적 포석으로 풀이됩니다. 애플릭스는 유리기판의 핵심 공정인 TGV(Through Glass Via) 형성 및 미세 회로 형성 기술을 바탕으로 양산 수율을 확보하는 데 총력을 기울이고 있습니다.

2. 유리기판 산업 밸류체인(Value Chain) 분석

유리기판 산업은 원소재 공급부터 핵심 공정 장비, 기판 제조, 그리고 최종 반도체 패키징에 이르는 긴밀한 밸류체인으로 구성됩니다. 유리기판의 특성상 기존 유기 기판과는 다른 새로운 장비 및 소재 수요가 발생하며, 이는 산업 생태계 전반의 재편을 의미합니다.

유리기판 밸류체인의 핵심 구조는 다음과 같이 분류할 수 있습니다.

- **원소재(Raw Material):** 고품질의 유리 코어(Glass Core)를 제조할 수 있는 기업들이 핵심적인 역할을 수행합니다. 유리기판의 평탄도와 강도를 결정짓는 기초 단계입니다. [1]
- **핵심 공정 장비(Equipment):** 유리기판 제조의 난이도를 결정짓는 핵심 요소입니다.
- **TGV(Through Glass Via) 장비:** 유리 기판에 미세한 구멍을 뚫는 공정으로, 레이저 기술 등을 활용한 고정밀 TGV 형성 장비가 필수적입니다. [1]
- **검사 및 계측 장비(Inspection & Metrology):** 미세한 회로 패턴, TGV 정렬 상태, Warpage(휨) 등을 검출하기 위한 고해상도 광학 검사 장비 및 AI 비전 솔루션이 요구됩니다.
- **기판 제조(Substrate Manufacturing):** TGV 형성, 회로 형성(Patterning), 금속화(Metallization) 공정을 거쳐 최종 유리기판을 완성하는 단계입니다. 삼성전기와 애플릭스가 이 영역의 핵심 플레이어입니다.
- **후공정/패키징(OSAT & Foundry):** 완성된 유리기판 위에 로직 다이(Logic Die)와 메모리 다이(DRAM 등)를 적층하여 최종 반도체 패키지를 구현하는 단계입니다.

유리기판 밸류체인 확장은 기존 유기 기판 중심의 공급망을 변화시키고 있습니다. 특히 TGV 공정과 같은 신규 공정이 도입됨에 따라, 이를 지원할 수 있는 고정밀 레이저 장비 및 초정밀 검사 장비 기업들의 역할이 증대될 것으로 전망됩니다. [1] 이러한 변화는 반도체 후공정(Back-end) 내에서 유리기판의 점유율이 확대됨에 따라 관련 장비 및 소재 기업들에게 새로운 성장 동력을 제공할 것입니다.

유리기판 핵심 제조 공정

유리기판(Glass Substrate)은 기존의 플라스틱 기반 유기 기판(Organic Substrate)이 가진 물리적 한계를 극복하기 위해 등장한 차세대 패키징 소재입니다. 유리기판의 제조 공정은 일반적인 PCB 공정과는 차별화된 고도의 정밀도를 요구하며, 특히 유리라는 소재의 취성(Brittleness)과 미세 패턴 형성의 난이도를 제어하는 것이 핵심입니다. 유리기판 제조의 핵심은 유리 코어(Glass Core)를 기반으로 전기적 신호 통로인 TGV(Through Glass Via)를 형성하고, 그 위에 미세 회로를 구축하는 일련의 과정으로 구성됩니다.

1. Glass Core 준비 및 세정 (Glass Core Preparation & Cleaning)

모든 공정의 시작은 고품질의 유리기판 코어를 준비하는 단계입니다. 유리기판은 표면의 평탄도(Flatness)와 거칠기(Roughness)가 매우 균일해야 하며, 미세한 이물질(Particle)이나 스크래치조차도 후속 공정인 TGV 형성 시 균열(Crack)을 유발하는 치명적인 결함이 될 수 있습니다. 따라서 초정밀 세정 공정을 통해 표면의 유기물 및 파티클을 완전히 제거하는 것이 필수적입니다.

2. TGV(Through Glass Via) 형성 공정

유리기판 기술의 가장 핵심적인 단계이자 기술적 진입장벽이 가장 높은 구간입니다. TGV는 유리 기판의 상부와 하부를 전기적으로 연결하는 수직 관통 전극 통로를 의미합니다. 기존 유기 기판의 Through-Hole 방식과는 달리, 유리는 열과 물리적 충격에 민감하므로 특수한 Via 형성 기술이 적용됩니다.

- **Laser Ablation (레이저 어블레이션):** 초단파 레이저(Ultrafast Laser, 예: Picosecond 또는 Femtosecond 레이저)를 사용하여 유리의 국부적인 영역을 정밀하게 가공하여 구멍을 뚫는 방식입니다. 열 영향부(HAZ, Heat Affected Zone)를 최소화하면서 미세한 직경의 Via를 형성할 수 있는 장점이 있습니다.
- **Etching (식각):** 레이저 가공 후 또는 레이저와 병행하여 화학적 식각(Chemical Etching)을 통해 Via 내부의 거칠기를 조절하고 벽면을 매끄럽게 다듬습니다. 이는 후속 금속 증착 공정에서 전도성 물질이 균일하게 채워질 수 있도록 돕습니다.
- **TGV의 중요성:** TGV의 직경이 미세해질수록 신호 전달 속도는 빨라지고 기생 커패시턴스(Parasitic Capacitance)는 감소하지만, 가공 중 발생하는 유리 미세 균열(Micro-crack) 제어는 극도로 어려워집니다. 따라서

TGV 형성 공정 직후에는 반드시 비파괴 검사나 고해상도 광학 검사를 통한 결함 분석이 수반되어야 합니다. [출처: 교보증권]

3. 금속 증착 및 Via Filling (Metallization & Via Filling)

형성된 TGV 내부를 전기적으로 전도성을 갖도록 금속으로 채우는 과정입니다.

- **Seed Layer Deposition:** TGV 내부 벽면에 미세한 금속 씨앗층을 증착합니다. 주로 PVD(Physical Vapor Deposition) 방식이 사용됩니다.
- **Electroplating (전해 도금):** 씨앗층이 형성된 TGV 내부에 구리(Cu) 등을 전기 도금 방식으로 채워 넣습니다. 이때 Via 내부가 빈 공간(Void) 없이 완전히 채워지는 'Void-free Filling'이 수율 확보의 관건입니다. 만약 Void가 발생할 경우, 고주파 신호 전달 시 저항 증가 및 열 발생의 원인이 됩니다.

4. 미세 회로 형성 (Fine Patterning / RDL 형성)

TGV가 완성된 유리 코어 상부에 칩과 연결될 미세 회로를 형성하는 단계입니다. 유리기판은 유기 기판보다 표면이 훨씬 단단하고 평탄하므로, 더 미세한 선폭(Line Width)과 간격(Space)을 구현할 수 있습니다.

- **RDL (Redistribution Layer, 재배선층) 공정:** 칩의 입출력(I/O) 단자를 기판의 패드로 재배치하기 위한 회로층을 형성합니다. 주로 포토레지스트(Photoresist)를 이용한 노광(Photolithography) 공정과 에칭(Etching) 공정을 반복하여 구현합니다.
- **High Aspect Ratio 대응:** 유리기판의 두께 대비 미세한 회로를 구현해야 하므로, 공정 중 발생하는 Warpage(휨)를 제어하면서도 높은 종횡비(Aspect Ratio)를 유지하는 정밀한 공정 제어가 요구됩니다.

5. 유리기판 공정 핵심 기술 비교

구분	유기 기판 (Organic Substrate)	유리기판 (Glass Substrate)	비고
주요 소재	ABF, PI (Polyimide) 등 고분자	Glass Core	소재 특성 차이
표면 평탄도	상대적으로 낮음 (Warpage 취약)	매우 높음 (High Flatness)	고밀도 실장 유리
열팽창 계수(CTE)	소재에 따라 변동폭 큼	실리콘(Si)과 유사하게 조절 가능	이종 집적 유리
Via 형성 방식	드릴링(Drilling) 및 레이저	TGV (Laser/Etching)	공정 난이도 차이
미세 회로 구현	한계 존재 (Line/Space 제약)	초미세 패턴 구현 가능	고성능 AI 반도체 대응

6. 공정 통합 및 검사 요구사항 (Inspection Requirements)

유리기판 제조 공정은 각 단계가 매우 긴밀하게 연결되어 있습니다. TGV 단계에서의 미세한 결함이 회로 형성 단계에서는 대규모 단락(Short)이나 단선(Open)으로 이어지기 때문입니다. 특히, 유리의 특성상 열처리(Annealing) 과정에서 발생하는 열팽창 계수 차이에 의한 휨(Warpage) 현상은 검사 장비가 반드시 정밀하게 측정해야 할 핵심 항목입니다. 크레셈의 고정밀 스테이지 제어 및 3D 프로파일링 기술은 이러한 유리기판 공정의 물리적 변형을 실시간으로 감지하고 데이터를 추출하는 데 핵심적인 역할을 수행할 수 있습니다. [출처: 분석_HBM4세대전환에따른크레셈CRESSEM의검사장_20260509_001.pdf]

유리기판(Glass Substrate) 핵심 제조 공정 흐름도



공정별 핵심 검사 항목 및 기술 요구사항

유리기판(Glass Substrate)은 기존 유기 기판(Organic Substrate) 대비 표면 평탄도가 매우 높고 열팽창 계수(CTE, Coefficient of Thermal Expansion) 제어가 용이하다는 강점이 있으나, 소재 특성상 취성(Brittleness)이 강해 공정 중 미세 균열(Micro-crack)이나 파손이 발생할 위험이 매우 높습니다. 따라서 유리기판 제조 공정 전반에 걸쳐 초고해상도 광학 검사(AOI, Automated Optical Inspection)와 3D 프로파일링(3D Profiling) 기술을 결합한 고도화된 검사 솔루션이 필수적으로 요구됩니다. 본 섹션에서는 유리기판의 핵심 공정 단계별로 반드시 수행되어야 하는 검사 항목과 이를 구현하기 위한 기술적 요구사항을 심층 분석합니다.

1. TGV(Through Glass Via) 형성 및 정렬 검사

TGV 공정은 유리기판의 핵심 기술로, 유리에 미세한 구멍을 뚫어 상하층의 전기적 연결을 확보하는 과정입니다. 이 과정에서 발생하는 결함은 전체 기판의 전기적 특성을 결정짓는 치명적인 요소가 됩니다.

• 핵심 검사 항목

- **Via 위치 및 정렬(Alignment) 정밀도:** 레이저 식각 또는 드릴링을 통해 형성된 TGV의 중심 좌표가 설계된 패턴의 중심과 일치하는지 검사합니다. 미세한 정렬 오차는 후속 금속 증착(Metallization) 공정에서 Void(빈 공간)를 유발하거나 Short(단락)의 원인이 됩니다.
- **Via 직경 및 종횡비(Aspect Ratio) 측정:** TGV의 입구와 출구의 직경이 균일한지, 설계된 깊이 대비 직경 비율이 적절한지를 측정합니다. 불균일한 직경은 전기적 임피던스 불일치를 초래합니다.
- **Via 내부 결함(Wall Roughness & Crack):** Via 내벽의 거칠기나 식각 과정에서 발생한 미세한 균열을 검출해야 합니다. 유리의 취성 특성으로 인해 식각 시 발생하는 열응력이 미세 균열을 유발할 수 있으며, 이는 신뢰성 저하의 핵심 원인이 됩니다.

• 기술적 요구사항

- **초고해상도 3D AOI:** Via의 깊이와 직경을 정확히 측정하기 위해 2D 이미지를 넘어선 3D 프로파일링 기술이 필수적입니다.
- **고속 스캔 및 AI 결함 분류:** 수만 개에 달하는 TGV를 전수 조사하기 위해 고속 광학 엔진과 함께, 정상적인 식각 흔적과 실제 결함을 구분할 수 있는 Deep Learning 기반의 AI 알고리즘이 적용되어야 합니다.

2. 미세 회로 형성 및 패턴 검사 (Pattern Inspection)

TGV 형성 이후, 유리기판 표면에 구리(Cu) 등을 이용해 미세 회로를 형성하는 단계입니다. 유리기판은 기존 기판보다 훨씬 미세한 회로 구현이 가능하므로 검사 난이도가 기하급수적으로 상승합니다.

• 핵심 검사 항목

- **회로 단선(Open) 및 단락(Short):** 미세 회로 패턴이 끊어지거나, 인접한 회로 간에 금속 잔여물이 남아 연결되는 결함을 검출합니다.
- **패턴 선평(Line Width) 및 간격(Space) 측정:** 설계된 L/S(Line/Space) 값이 공정 오차 범위 내에 있는지 확인합니다. 유리기판의 고밀도 패키징 특성상 나노미터(nm) 단위의 정밀도가 요구됩니다.
- **이물질(Foreign Material) 및 잔류물 검출:** 회로 형성 과정에서 유입된 미세 입자나 세정 공정 후 남은 잔류물을 검출합니다. 이는 신호 간섭(Crosstalk)이나 절연 파괴를 유발할 수 있습니다.
- **기술적 요구사항**
- **고배율 광학 시스템:** 미세 회로를 관찰하기 위해 고해상도 렌즈와 정밀 조명 제어(Coaxial/Dark-field Lighting) 기술이 결합되어야 합니다.
- **멀티 스펙트럼/다파장 검사:** 회로의 재료와 패턴의 깊이에 따라 빛의 반사 특성이 다르므로, 다양한 파장의 광원을 사용하여 검사 신뢰도를 높여야 합니다.

3. 적층 및 구조적 안정성 검사 (Warpage & Tilt)

유리기판을 활용한 2.5D/3D 패키징 공정에서는 여러 층의 기판과 다이(Die)를 적층하게 됩니다. 이때 발생하는 물리적 변형은 검사 장비의 정밀도를 저하시킬 뿐만 아니라 제품 자체의 불량률도 야기합니다.

- **핵심 검사 항목**
- **Warpage(휨) 측정:** 열처리(Annealing) 또는 적층 과정에서 발생하는 기판의 전체적인 휨 정도를 측정합니다. 과도한 Warpage는 후속 본딩(Bonding) 공정의 불균형을 초래합니다.
- **Tilt(기울기) 및 평탄도(Flatness):** 다이가 기판 위에 안착될 때 수평이 맞지 않고 기울어지는 현상을 검사합니다. 이는 인터포저(Interposer)와의 연결 신뢰성에 직결됩니다.
- **Delamination(층간 분리) 검사:** 적층된 층 사이가 벌어지는 현상을 검출합니다. 이는 주로 열팽창 계수 차이나 접합 불량에서 기인합니다.
- **기술적 요구사항**
- **고정밀 3D 프로파일링 기술:** 기판의 표면 곡률을 실시간으로 스캔하여 3차원 데이터로 변환하는 기술이 필요합니다.
- **고정밀 스테이지 제어:** 변형된(Warpage가 발생한) 기판 위에서도 초점을 유지하며 정밀한 스캔을 수행할 수 있는 동적 초점(Dynamic Focus) 및 고정밀 스테이지 기술이 뒷받침되어야 합니다.

[요약] 유리기판 공정별 검사 항목 및 기술 요구사항 비교

공정 단계	주요 검사 항목 (Inspection Items)	핵심 요구 기술 (Key Technologies)	결함 발생 시 영향 (Impact)
TGV 형성	Via 정렬(Alignment), 직경, 내벽 균열(Crack)	3D AOI, 초고해상도 광학, AI 분류	전기적 연결 불량, 신뢰성 저하
미세 회로 형성	단선/단락, 선평(L/S), 이물질(Foreign Material)	고배율 광학, 정밀 조명, AI 비전	신호 간섭, 기능 작동 불능
적층/후공정	Warpage(휨), Tilt(기울기), Delamination	3D 프로파일링, Dynamic Focus	본딩 불량, 구조적 파손

유리기판 공정은 기존 유기 기판 공정보다 훨씬 미세하고 정밀한 제어를 요구하며, 특히 소재의 취성으로 인한 물리적 손상을 조기에 발견하는 것이 수율(Yield) 확보의 핵심입니다. 따라서 단순한 불량 검출을 넘어, 검사

데이터를 기반으로 공정의 원인을 역추적(Root Cause Analysis)할 수 있는 AI 기반의 스마트 검사 솔루션 도입이 필수적입니다.

차세대 검사 솔루션 제언

유리기판(Glass Substrate) 기술의 도입은 반도체 패키징의 미세화 수준을 비약적으로 높이는 동시에, 기존 유기기판(Organic Substrate) 기반 공정에서는 경험하지 못한 새로운 차원의 검사 난제를 야기합니다. 유리기판은 매우 얇고 평탄하며, TGV(Through Glass Via)와 같은 미세 구조를 포함하고 있어 미세한 결함이 전체 패키지의 신뢰성에 치명적인 영향을 미칩니다. 따라서 차세대 유리기판 양산 체제에서는 단순한 결함 검출(Defect Detection)을 넘어, AI 비전(AI Vision)과 고정밀 광학 기술(High-Precision Optical Technology)을 결합한 지능형 검사 솔루션이 필수적입니다.

1. AI 비전 기반의 지능형 결함 분류 및 과검(Over-kill) 방지 전략

유리기판 공정은 매우 높은 해상도를 요구하며, 이 과정에서 발생하는 미세한 표면 스크래치, 이물(Particle), 또는 TGV 내부의 미세한 균열(Crack)을 구분하는 것이 핵심입니다. 기존의 Rule-based(규칙 기반) 검사 방식은 정해진 알고리즘에 따라 검사를 수행하므로, 정상적인 패턴 노이즈를 결함으로 오인하는 과검(Over-kill) 문제가 빈번하게 발생하며 이는 곧 수율(Yield) 저하로 직결됩니다.

이를 해결하기 위해 **Deep Learning 기반 결함 분류(Deep Learning-based Defect Classification)** 기술이 도입되어야 합니다. AI 알고리즘을 통해 미세 결함(Defect)과 정상적인 공정 노이즈를 실시간으로 학습하고 구분함으로써, 과검률을 획기적으로 낮추고 검사 데이터의 신뢰도를 높일 수 있습니다. 특히, 유리기판의 투명한 특성으로 인해 발생하는 빛의 굴절 및 반사 문제를 AI가 학습함으로써, 광학적 간섭에 의한 가상 결함을 효과적으로 제거할 수 있습니다.

2. 고정밀 광학 기술을 활용한 초미세 구조 정밀 측정

유리기판의 핵심인 TGV 및 미세 회로 패턴의 품질을 확보하기 위해서는 초고해상도 광학 엔진이 뒷받침되어야 합니다. 유리기판은 기존 기판 대비 훨씬 미세한 피치(Pitch)를 가지므로, 다음과 같은 고정밀 측정 솔루션이 요구됩니다.

- **3D AOI (Automated Optical Inspection):** 평면적인 2D 검사를 넘어, TGV의 깊이(Depth), 내부 Void(공극), 그리고 범프(Bump)의 높이와 정렬 상태를 3차원적으로 측정해야 합니다. 이는 적층 구조의 안정성을 판단하는 결정적인 데이터가 됩니다.
- **Warpage 및 Tilt 제어 솔루션:** 유리기판은 열팽창 계수(CTE) 특성이 우수하지만, 공정 중 발생하는 미세한 휨(Warpage) 현상은 검사 정밀도를 저하시키는 주요 원인입니다. 고정밀 스테이지 제어 기술과 3D 프로파일링(3D Profiling) 기술을 결합하여, 변형된 상태에서도 정확한 결함 위치를 추출할 수 있는 능력이 필수적입니다.
- **고속 광학 엔진(High-speed Optical Engine):** 양산 라인의 Tact Time(생산 주기)을 극대화하기 위해, 고해상도 카메라와 정밀 조명 제어 기술을 결합하여 초고속 스캔 중에도 데이터 손실 없이 결함을 검출하는 기술이 요구됩니다.

3. 수율(Yield) 최적화를 위한 데이터 통합 및 스마트 팩토리(Smart Factory) 구현

차세대 검사 솔루션의 궁극적인 지향점은 단순한 '불량 판정'에서 '수율 개선을 위한 피드백'으로 진화하는 것입니다. 이를 위해 검사 장비는 독립적인 기기가 아닌, 전체 제조 공정과 연결된 데이터 플랫폼의 일부가 되어야 합니다.

구분	기존 검사 방식 (Conventional)	차세대 AI 기반 검사 솔루션 (Next-Gen)
검사 목적	Pass/Fail 판정 및 불량 선별	결함 원인 분석 및 공정 최적화(Feedback)
데이터 활용	개별 검사 결과의 단편적 저장	공정 간 데이터 통합 및 상관관계 분석
분석 방식	Rule-based (정해진 수치 기준)	AI-Driven (학습 기반 패턴 분석)
수율 기여	불량품 유출 방지 (수동적)	전공정 결함 역추적을 통한 수율 향상 (능동적)

AI-Driven 검사 자동화 및 데이터 통합을 통해, 검사 과정에서 수집된 결함 데이터를 분석하여 전공정(Fab)이나 후공정의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 솔루션을 제공해야 합니다. 예를 들어, 특정 구간에서 TGV 정렬 오류(Misalignment)가 반복된다면, 이를 장비의 데이터 분석 플랫폼이 즉시 감지하여 노광 또는 식각 공정의 파라미터 조정을 제안하는 방식입니다. 이러한 데이터 기반의 선제적 대응은 고객사의 수율(Yield) 향상에 직접적으로 기여하며, 이는 장비의 교체 주기를 단축시키고 고객사와의 파트너십을 강화하는 핵심 경쟁력이 됩니다.

결론적으로, 유리기판 시장의 선점은 단순히 기판을 만드는 기술뿐만 아니라, 그 미세한 공정을 완벽하게 통제할 수 있는 **AI 비전 및 고정밀 광학 기반의 검사 솔루션**을 확보하느냐에 달려 있습니다. 크레셈은 이러한 기술적 요구사항에 맞춰 고난도 패키징 검사 기술을 고부가가치의 데이터 분석 솔루션으로 확장해 나가야 합니다.

결론 및 시사점

차세대 반도체 패키징의 게임 체인저(Game Changer)로 부상한 유리기판(Glass Substrate) 기술은 반도체 미세화 공정의 한계를 극복하고 AI 가속기 및 고성능 컴퓨팅(HPC) 시장의 폭발적인 수요를 충족하기 위한 필수적인 전환점입니다. 본 보고서에서 분석한 바와 같이, 유리기판은 기존 유기 기판(Organic Substrate)이 가진 물리적·전기적 한계를 극복할 수 있는 우수한 특성을 보유하고 있으나, 이를 양산 수준으로 구현하기 위해서는 해결해야 할 기술적 난제들이 산재해 있습니다.

유리기판 시장의 선점을 위해서는 다음과 같은 핵심 기술적 과제에 대한 선제적 대응이 필요합니다.

첫째, **TGV(Through Glass Via) 공정의 정밀도 및 수율 확보**입니다. 유리기판의 핵심인 TGV 형성 과정에서 발생하는 미세 균열(Crack)을 제어하고, 초미세 비아(Via)의 정렬(Alignment) 정확도를 극대화하는 것이 제조 경쟁력의 핵심입니다. 이는 곧 고해상도 광학 검사 및 TGV 전용 검사 솔루션의 고도화로 이어져야 합니다.

둘째, **재료의 취성(Brittleness)에 따른 Warpage(휨) 및 파손 제어**입니다. 유리는 기계적 충격과 열 변형에 민감하므로, 공정 중 발생하는 휨 현상을 실시간으로 측정하고 제어할 수 있는 3D 프로파일링 기술과 정밀한 열처리(Annealing) 프로파일 설계가 필수적입니다.

셋째, **초미세 회로 및 접합부의 결함 검출 능력**입니다. 유리기판 상에 형성되는 미세 회로 패턴의 단선/단락 및 Hybrid Bonding(구리 직접 접합) 도입 시 요구되는 극미세 간극(Gap) 검출을 위해, 기존의 Rule-based 검사를 넘어선 **AI 기반의 지능형 비전 솔루션**이 반드시 통합되어야 합니다.

결론적으로, 유리기판 산업은 단순한 소재의 교체를 넘어 패키징 공정 전체의 패러다임을 바꾸는 과정에 있습니다. 향후 시장의 주도권은 TGV 형성부터 최종 신뢰성 테스트에 이르기까지, '**초고해상도 광학 기술**'과 '**AI 기반의 데이터 분석 플랫폼**'을 결합하여 결함의 근본 원인(Root Cause)을 역추적하고 수율(Yield)을 극대화할 수 있는 기업에게 돌아갈 것입니다. 크레셈(CRESSEM)과 같은 검사 장비 전문 기업은 이러한 기술적 난제를 해결할 수 있는 고정밀·고속 검사 모듈을 선제적으로 확보함으로써, 급변하는 AI 반도체 공급망 내에서 대체 불가능한 핵심 파트너로 자리매김해야 합니다.