



# 차세대 반도체 패키징 혁신: 유리기판(Glass Substrat

문서번호 CRSM-AI-2026-AUTO

작성일 2026-06-02

작성 CresseM AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

# 목 차

<b>차세대 반도체 패키징 혁신: 유리기판(Glass Substrate) 기술 및 검사 공정 분석 보고서</b>	<b>3</b>
개요 및 배경	3
유리기판의 기술적 특성 및 장점	4
글로벌 시장 동향 및 전망	6
주요 산업 플레이어 분석	7
유리기판 핵심 제조 공정 흐름도	8
공정 단계별 핵심 검사 항목(Inspection Items)	10
크레셈(CRESSEM)의 기술적 대응 전략	12
결론 및 시사점	13

# 차세대 반도체 패키징 혁신: 유리기판(Glass Substrate) 기술 및 검사 공정 분석 보고서

반도체 미세화 한계 극복을 위한 차세대 게임 체인저인 유리기판의 정의와 기술적 이점을 분석합니다. 글로벌 시장 동향과 주요 플레이어를 파악하고, TGV 등 핵심 공정 단계별 필수 검사 항목을 제안하여 수율 확보 전략을 제시합니다.

## 개요 및 배경

### 1. Post-Moore 시대의 도래와 패키징 기술의 패러다임 전환

반도체 산업은 지난 수십 년간 미세 공정(Scaling)을 통해 성능 향상과 전력 효율 개선을 달성해 왔습니다. 그러나 물리적 한계점에 다다른 '무어의 법칙(Moore's Law)'이 약화됨에 따라, 단순히 트랜지스터의 크기를 줄이는 것만으로는 연산 능력의 비약적인 향상을 기대하기 어려운 **Post-Moore(무어 이후)** 시대에 진입하였습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>].

이러한 기술적 임계점을 극복하기 위한 핵심 돌파구로 부상한 것이 바로 **첨단 패키징(Advanced Packaging)** 기술입니다. 과거의 패키징이 단순히 개별 반도체 칩을 외부 환경으로부터 보호하고 전기적 신호를 연결하는 '보호 및 연결'의 역할에 국한되었다면, 현재의 패키징은 여러 개의 서로 다른 기능적 칩(Heterogeneous Integration, 이종 집적)을 하나의 시스템처럼 동작하게 만드는 '성능 결정의 핵심 요소'로 그 역할이 완전히 변화하였습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>]. 특히 AI 가속기, 고성능 컴퓨팅(HPC), 데이터 센터용 프로세서 시장이 폭발적으로 성장함에 따라, 데이터 전송 속도를 극대화하고 전력 소모를 최소화할 수 있는 고대역폭 메모리(HBM)와 같은 고사양 패키징 솔루션에 대한 수요가 급증하고 있습니다 [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf].

### 2. 차세대 패키징의 게임 체인저: 유리기판(Glass Substrate)의 정의

기존의 반도체 패키징은 주로 플라스틱 기반의 **유기 기판(Organic Substrate, 예: FC-BGA)**을 사용해 왔습니다. 유기 기판은 공정 비용이 저렴하고 유연하다는 장점이 있으나, 미세 회로 구현의 한계, 열에 의한 변형(Warping), 그리고 고속 신호 전달 시 발생하는 신호 손실(Signal Loss) 등의 물리적·전기적 취약점을 안고 있습니다.

이러한 한계를 근본적으로 해결하기 위해 등장한 차세대 소재가 바로 **유리기판(Glass Substrate)**입니다. 유리기판은 말 그대로 반도체 칩과 이를 연결하는 인터포저(Interposer) 역할을 수행하는 기판의 핵심 소재(Core)를 유리(Glass)로 대체한 것을 의미합니다. 유리는 표면이 매우 매끄럽고(Ultra-smooth), 치수 안정성이 뛰어나며, 전기적 절연 특성이 우수합니다. 이를 통해 기존 유기 기판보다 훨씬 더 미세한 회로 패턴을 형성할 수 있고, 더 많은 수의 입출력 단자(I/O)를 배치할 수 있어 고성능 컴퓨팅 환경에 최적화된 구조를 제공합니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>].

### 3. 유리기판 도입의 필연성 및 기술적 필요성

유리기판의 도입은 단순한 소재의 교체를 넘어, 반도체 패키징의 구조적 혁신을 요구합니다. 유리기판이 차세대 표준으로 자리 잡기 위해서는 다음과 같은 기술적 요구사항을 충족해야 합니다.

구분	기존 유기 기판 (Organic Substrate)	차세대 유리기판 (Glass Substrate)	비고
----	------------------------------	----------------------------	----

표면 조도 (Roughness)	상대적으로 높음 (미세 회로 한계)	매우 낮음 (초미세 패턴 가능)	신호 무결성 향상
열팽창 계수 (CTE)	실리콘(Si) 대비 차이가 커서 휨 발생	실리콘(Si)과 유사하게 조절 가능	Warping 제어 용이
기계적 강도	유연하나 대면적화 시 변형 취약	높은 강성으로 대면적 구현 유리	대형 패키지 적합
신호 손실 (Loss)	유전 손실이 상대적으로 높음	매우 낮은 유전 손실	고주파/고속 신호 최적화

이러한 특성 덕분에 유리기판은 AI 반도체의 핵심인 **이종 집적(Heterogeneous Integration)** 기술을 구현하는 데 있어 최적의 플랫폼을 제공합니다. 로직 다이(Logic Die)와 메모리 다이(DRAM/HBM)를 더욱 밀접하게 연결하고, 데이터 전송 경로를 단축함으로써 시스템 전체의 에너지 효율(Performance per Watt)을 극대화할 수 있기 때문입니다.

결론적으로, 반도체 미세화 공정이 물리적·경제적 한계에 직면한 현 시점에서, 유리기판은 **'모어 이후(Post-Moore)'** 시대의 컴퓨팅 성능을 견인할 가장 강력한 기술적 도구이며, 이를 구현하기 위한 제조 공정의 고도화와 결함 검사(Inspection) 기술의 확보는 반도체 공급망 전체의 핵심 과제로 부상하고 있습니다.

### 유리기판의 기술적 특성 및 장점

반도체 미세화 공정이 물리적 한계에 다다름에 따라, 개별 칩의 성능 향상보다는 여러 개의 칩을 하나의 패키지로 효율적으로 통합하는 '모어 이후(Post-Moore)' 시대의 패키징 기술이 핵심 경쟁력으로 부상하였습니다 [출처: m.blog.naver.com/ilkyoo/224146569774]. 기존의 유기 기판(Organic Substrate, 예: FC-BGA)은 고집적화 및 고성능화되는 AI 가속기와 HPC(High-Performance Computing) 시장의 요구사항을 충족하는 데 있어 구조적 한계를 드러내고 있습니다. 이러한 맥락에서 유리기판(Glass Substrate)은 기존 유기 기판의 물리적·전기적 취약점을 극복할 수 있는 차세대 게임 체인저로 주목받고 있습니다.

#### 1. 물리적 특성: 열팽창 계수(CTE) 정합성 및 구조적 안정성

유리기판이 기존 유기 기판 대비 가지는 가장 압도적인 기술적 우위는 열팽창 계수(Coefficient of Thermal Expansion, CTE)의 제어 능력에 있습니다.

##### 1.1. CTE 정합성(CTE Matching)을 통한 Warpage 제어

기존 유기 기판은 열에 의한 변형이 크고, 실리콘(Si) 다이(Die)와 기판 사이의 열팽창 계수 차이가 매우 큽니다. 실리콘의 CTE는 약 2.6 ppm/°C 수준인 반면, 유기 소재는 이보다 훨씬 높은 수치를 보입니다. 이 차이는 패키징 공정 중 고온의 리플로우(Reflow)나 열처리(Annealing) 과정에서 기판이 휘어지는 워피지(Warpage) 현상을 유발하며, 이는 결국 Bump의 탈락이나 회로 단선으로 이어집니다 [출처: 매뉴얼\_HBMAdvancedInspectionSyst\_20260509\_001.pdf].

우리는 실리콘과 유사한 수준으로 CTE를 정밀하게 설계하고 제어할 수 있습니다. 이를 통해 적층 단수가 높아지는 HBM(High Bandwidth Memory)이나 대면적 패키지 환경에서도 구조적 안정성을 유지할 수 있으며, 열 변형으로 인한 불량률을 획기적으로 낮출 수 있습니다.

##### 1.2. 표면 거칠기(Surface Roughness) 및 평탄도(Flatness)

우리는 분자 구조가 매우 치밀하여 유기 소재에 비해 표면 거칠기(Surface Roughness)를 극도로 낮게 유지할 수 있습니다. 이는 다음과 같은 이점을 제공합니다:

- **미세 회로 구현:** 극도로 평탄한 표면은 미세한 회로 패턴(Fine Pitch Pattern)을 형성할 때 기판의 굴곡으로 인한 신호 왜곡을 방지합니다.
- **Hybrid Bonding 대응:** 차세대 공정인 하이브리드 본딩(Hybrid Bonding, Cu-to-Cu)은 원자 단위의 평탄도가 요구되는데, 유리기판은 이러한 초미세 접합을 위한 최적의 기반을 제공합니다 [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검장\_20260509\_001.pdf].

**2. 전기적 특성: 신호 무결성(Signal Integrity) 및 고속 전송**

AI 반도체의 성능은 데이터 전송 속도와 대역폭(Bandwidth)에 의해 결정됩니다. 유리기판은 고주파 대역에서의 전기적 손실을 최소화하여 신호 무결성(Signal Integrity)을 극대화합니다.

**2.1. 낮은 유전 손실(Low Dielectric Loss)**

우리는 유기 소재에 비해 유전율(Dielectric Constant, Dk)과 유전 손실(Dielectric Loss, Df)이 매우 낮습니다. 고주파 신호가 기판을 통과할 때 발생하는 에너지 손실을 줄여주기 때문에, 데이터 전송 시 신호의 감쇠(Attenuation)를 최소화하고 더 높은 대역폭을 확보할 수 있습니다. 이는 초고속 데이터 통신이 필수적인 AI 가속기 및 데이터 센터용 프로세서에 결정적인 요소입니다.

**2.2. 고밀도 배선(High-Density Interconnect) 구현**

유리기판은 TGV(Through Glass Via) 기술을 통해 수직 관통 전극을 형성할 수 있습니다. 유기 기판의 유기물 기반 Via보다 훨씬 미세하고 조밀한 Via 형성이 가능하며, I/O(Input/Output) 밀도를 극대화할 수 있습니다. 이는 칩과 칩 사이의 거리를 줄이고 전기적 경로를 최적화하여 신호 지연(Latency)을 줄이는 결과로 이어집니다.

**3. 유기 기판 vs 유리기판 기술 비교 분석**

기존 기술과 차세대 기술의 핵심 차이점을 정리하면 다음과 같습니다.

비교 항목	유기 기판 (Organic Substrate)	유리기판 (Glass Substrate)	기술적 이점 (Advantage)
열팽창 계수 (CTE)	높음 (실리콘과 격차 큼)	낮음 (실리콘과 유사 제어 가능)	Warping 감소 및 신뢰성 향상
표면 거칠기 (Roughness)	상대적으로 높음	극도로 낮음 (매우 매끄러움)	미세 회로 및 Hybrid Bonding 최적화
신호 무결성 (SI)	고주파 손실 발생 가능성 높음	매우 우수 (저손실 특성)	고속 데이터 전송 및 대역폭 확대
구조적 강성 (Stiffness)	유연하여 힘에 취약함	높고 단단함	대면적 패키징 시 형태 유지 유리
Via 형성 기술	유기물 관통 (상대적 저밀도)	TGV (초미세/고밀도 가능)	I/O 밀도 극대화 및 전력 효율 개선

**4. 종합 분석: 기술적 패러다임의 변화**

결론적으로 유리기판의 도입은 단순한 소재의 교체가 아닌, 패키징 공정의 패러다임을 바꾸는 혁신입니다.

첫째, **열적 안정성** 측면에서 유기 기판이 가진 고질적인 문제인 Warpage와 Thermal Stress 문제를 해결함으로써, 적층 단수가 높아지는 HBM4 및 차세대 2.5D/3D 패키징의 구조적 한계를 돌파할 수 있게 합니다 [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검장\_20260509\_001.pdf].

둘째, **전기적 성능** 측면에서 고주파 신호 손실을 최소화하여 AI 가속기가 요구하는 극한의 데이터 처리 속도를 뒷받침합니다.

셋째, **제조 공정의 정밀도** 측면에서 유리의 평탄도와 강성은 초미세 공정(Fine Pitch) 및 하이브리드 본딩 기술의 상용화를 가능케 하는 필수 전제 조건입니다.

따라서 유리기판은 반도체 성능을 결정짓는 '모어 이후(Post-Moore)' 시대의 핵심 인프라로서, 향후 AI 반도체 공급망 내에서 그 가치가 기하급수적으로 상승할 것으로 전망됩니다.

## 글로벌 시장 동향 및 전망

반도체 산업이 전공정(Front-end)의 미세화 한계에 직면함에 따라, 후공정(Back-end)에서의 패키징 기술이 성능 향상을 결정짓는 핵심 변수로 부상하였습니다. 특히 AI 가속기, 고성능 컴퓨팅(HPC), 데이터 센터용 칩의 수요가 폭증하면서, 기존 유기 기판(Organic Substrate)의 물리적 한계를 극복할 수 있는 유리기판(Glass Substrate) 시장은 단순한 차세대 기술을 넘어 산업의 패러다임을 바꿀 게임 체인저(Game Changer)로 주목받고 있습니다 [출처: m.blog.naver.com/ilkyoo/224146569774].

### 1. 시장 규모 및 성장 예측 (Market Size & Forecast)

글로벌 유리기판 시장은 AI 반도체 시장의 급격한 성장과 궤를 같이하며 가파른 상승 곡선을 그릴 것으로 전망됩니다. 현재 유리기판은 초기 도입 단계에 있으나, 주요 빅테크 기업들의 채택이 가시화됨에 따라 향후 수년간 폭발적인 시장 확대가 예상됩니다.

관련 시장 조사 자료에 따르면, 전 세계 유리기판 시장의 규모와 성장 전망은 다음과 같습니다.

구분	2024년 (추정)	2025년 (예측)	2029년 (전망)	2034년 (장기 전망)
시장 규모 (USD)	약 72억 ~ 79억 달러	약 84억 달러	약 108억 달러	103억 달러 이상
연평균 성장률 (CAGR)	-	약 6.5% ~ 6.8%	-	-

[출처: research4lab.tistory.com]

위 수치는 유리기판이 고성능 컴퓨팅 및 AI 가속기 분야의 표준 기판으로 자리 잡는 과정에서 발생하는 수요를 반영합니다. 특히 2025년을 기점으로 주요 반도체 제조사들의 양산 라인 적용이 본격화될 경우, 실제 시장 성장 속도는 위 예측치보다 상회할 가능성이 높습니다.

### 2. 주요 성장 동력 (Key Growth Drivers)

유리기판 시장의 성장을 견인하는 핵심 동력은 크게 세 가지 측면에서 분석할 수 있습니다.

**첫째, AI 반도체 및 HPC 시장의 폭발적 수요입니다.**

LLM(Large Language Model)의 발전으로 인해 초대형 AI 가속기 수요가 급증하고 있습니다. AI 가속기는 수천 개의 I/O(Input/Output)를 처리해야 하며, 이는 기판의 대면적화와 미세 회로 구현을 동시에 요구합니다. 유리기판은 기존 유기 기판 대비 평탄도(Flatness)가 뛰어나고 열팽창 계수(CTE) 제어가 용이하여, 대면적 패키징 시에도 정밀한 신호 전달이 가능합니다 [출처: m.blog.naver.com/ilkyoo/224146569774].

**둘째, 패키징 기술의 고도화(Advanced Packaging) 추세입니다.**

반도체 성능 향상을 위해 칩과 칩을 수직 또는 수평으로 연결하는 2.5D/3D 적층 기술이 필수적입니다. 유리기판은 TGV(Through Glass Via) 공정을 통해 매우 미세한 전극 통로를 형성할 수 있어, 고밀도 상호 연결(High-density Interconnect)을 가능하게 합니다. 이는 데이터 전송 속도를 극대화하고 전력 소모를 줄이는 데 결정적인 역할을

합니다.

**셋째, 기존 유기 기판의 물리적 한계 극복입니다.**

기존 FC-BGA 등 유기 기판은 칩의 크기가 커지고 적층 단수가 높아질수록 기판이 휘어지는 Warpage 현상이 심화됩니다. 이는 검사 정밀도를 저하시키고 수율(Yield)을 떨어뜨리는 주요 원인이 됩니다. 유리기판은 높은 강성(Rigidity)을 바탕으로 이러한 휨 문제를 근본적으로 해결할 수 있는 대안으로 평가받습니다.

**3. 시장 전망 및 시사점**

향후 유리기판 시장은 단순한 소재의 변화를 넘어, 공급망(Value Chain) 전체의 재편을 동반할 것입니다. 유리기판 코어를 제조하는 기업과 핵심 공정인 TGV(Through Glass Via) 장비를 공급하는 기업들이 시장의 주도권을 쥐게 될 것이며, 이에 따른 정밀 검사 장비의 중요성 또한 기하급수적으로 증가할 전망입니다 [출처: www.iprovest.com].

결론적으로, 유리기판 시장은 AI 반도체 성능 극대화를 위한 필수 인프라로서 강력한 성장 모멘텀을 보유하고 있습니다. 기업들은 유리기판 도입에 따른 공정 난이도 상승(예: TGV 미세 결함, Glass Crack 등)에 대비하여, 고해상도 광학 검사 및 AI 기반의 지능형 검사 솔루션을 선제적으로 확보하는 것이 시장 선점의 핵심 과제가 될 것입니다.

**주요 산업 플레이어 분석**

유리기판(Glass Substrate) 산업은 기존 유기 기판(Organic Substrate) 시장의 패러다임을 전환할 만큼 강력한 파괴력을 지니고 있으며, 이에 따라 글로벌 반도체 및 소재·부품·장비(소부장) 기업들의 가치사슬(Value Chain) 재편이 가속화되고 있습니다. 유리기판 밸류체인은 크게 1) 유리기판 코어(Glass Core) 제조사, 2) 핵심 공정 장비사(특히 TGV 관련), 그리고 3) 최종 패키징 솔루션을 보유한 OSAT 및 종합 반도체 기업(IDM)으로 구분됩니다. [출처: 교보증권]

**1. 유리기판 밸류체인 구조 및 핵심 영역**

유리기판의 상용화를 결정짓는 핵심 요소는 고품질의 유리 코어를 안정적으로 공급할 수 있는 제조 역량과, 유리 기판에 미세 구멍을 형성하는 TGV(Through Glass Via) 공정의 정밀도입니다. 현재 시장은 기술 선점 및 양산 체계 구축을 위해 다음과 같은 구조로 형성되어 있습니다.

구분	주요 역할	핵심 기술 요소	주요 플레이어 (예시)
Glass Core 제조	고투명·저굴절·고강도 유리 원판 공급	화학적 강화(Chemical Strengthening), 평탄도 제어	Corning, SCHOTT, AGC, 삼성전기(내재화 추진)
TGV 공정 장비	유리 기판에 수만 개의 미세 관 형성	레이저 드릴링(Laser Drilling), 식각(Etching)	Applied Materials, Lam Research, 국내 장비사
회로 및 적층	구리(Cu) 배선 및 회로 패턴 형성	Fine Patterning, Metallization, L/S(Line/Space) 미세화	삼성전기, SKC(Absolics), Intel
검사 및 측정	공정 중 결함(Crack, Void) 및 정렬 검사	3D AOI, 고해상도 광학 검사, AI 비전	CRESSEM(크레셈), KLA

**2. 핵심 플레이어별 전략 및 현황**

#### 2.1. 종합 반도체 및 기판 제조사 (IDM & Substrate Manufacturers)

이들은 유리기판을 차세대 주력 제품으로 육성하기 위해 대규모 투자를 단행하고 있으며, 직접 제조하거나 핵심 공정을 내재화하려는 움직임을 보이고 있습니다.

- **삼성전기 (Samsung Electro-Mechanics):** 국내 주요 IT 기업 중 하나로서 유리기판을 차세대 주력 제품으로 육성하기 위해 집중적인 투자를 진행하고 있습니다. 특히 AI 가속기 및 고성능 컴퓨팅(HPC) 시장을 겨냥하여 유리기판 기술 고도화에 박차를 가하고 있습니다. [출처: 네이버 블로그]
- **SKC (Absolics):** 자회사 앵솔릭스(Absolics)를 통해 세계 최초로 유리기판 양산 공장을 건설하는 등 가장 공격적인 행보를 보이고 있습니다. 미국 조지아주를 중심으로 글로벌 공급망을 구축하여 인텔(Intel) 등 주요 고객사를 공략하고 있습니다.
- **Intel:** 유리기판 기술 도입을 가장 적극적으로 검토하고 있는 글로벌 선두 플레이어 중 하나로, 차세대 패키징 솔루션의 핵심 기술로 유리기판을 채택하여 로드맵을 제시하고 있습니다.

#### #### 2.2. 장비 및 소재 공급망 (Equipment & Material Providers)

유리기판 공정의 난이도는 기존 기판보다 훨씬 높기 때문에, 이를 구현할 수 있는 특화된 장비사의 역할이 매우 중요합니다.

- **TGV(Through Glass Via) 장비사:** 유리기판의 핵심은 유리 내부를 관통하는 미세 통로인 TGV 형성입니다. 이 과정에서 유리의 파손(Crack) 없이 정밀하게 구멍을 뚫는 레이저 기술과, 이후 구리를 채우는 식각(Etching) 기술이 핵심입니다. [출처: 교보증권] 현재 글로벌 노광 및 식각 장비 기업들이 주도권을 쥐고 있으나, 고정밀 검사와 연계된 국산 장비의 진입 기회가 열려 있습니다.
- **광학 및 검사 솔루션 기업:** 유리기판은 투명한 특성을 가지므로, 기존 유기 기판 검사 방식과는 다른 광학 설계가 요구됩니다. 미세한 균열(Micro-crack)이나 TGV 내부의 보이드(Void)를 잡아낼 수 있는 고해상도 3D 검사 장비의 수요가 급증할 전망입니다.

### 3. 시장의 기술적 요구사항 및 시사점

유리기판 플레이어들이 공통적으로 직면한 과제는 '**대면적화(Large-area)**'와 '**미세화(Miniaturization)**'를 동시에 달성하는 것입니다. 유리는 유기 기판에 비해 평탄도가 우수하여 미세 회로 구현에 유리하지만, 공정 중 발생하는 물리적 충격에 의한 깨짐(Fracture) 위험이 큼니다.

따라서 향후 시장은 단순히 기판을 만드는 제조사를 넘어, **TGV 형성 과정의 정밀도를 보장하는 장비사와 공정 중 발생하는 미세 결함을 실시간으로 검출하여 수율을 방어하는 검사 솔루션 기업**이 가치사슬의 중심축으로 이동할 것입니다. 특히 크레셈(CRESSEM)과 같이 고정밀 광학 및 AI 비전 기술을 보유한 기업에게는 유리기판이라는 새로운 기술 패러다임이 고부가가치 시장으로 진입할 수 있는 결정적인 기회가 될 것입니다.

## 유리기판 핵심 제조 공정 흐름도

유리기판(Glass Substrate)은 기존의 유기 기판(Organic Substrate)이 가진 물리적 한계를 극복하기 위해 도입되는 차세대 패키징 기술의 핵심 요소입니다. 유리기판 제조 공정은 일반적인 PCB 제조 공정과는 근본적으로 다르며, 유리라는 소재의 특성인 취성(Brittleness)을 제어하면서도 초미세 회로를 구현하기 위한 고도의 정밀 공정을 요구합니다. 유리기판 제조의 핵심은 유리 코어(Glass Core)의 안정적인 확보와, 전기적 신호 통로 역할을 하는 TGV(Through Glass Via)를 얼마나 정밀하고 결함 없이 형성하느냐에 달려 있습니다 [출처: <https://m.blog.naver.com/ilkyoo/224146569774>].

본 섹션에서는 유리기판의 탄생부터 최종 금속화(Metallization) 단계까지의 핵심 제조 공정 흐름을 심층 분석합니다.

### 1. Glass Core 준비 및 세정 공정 (Glass Core Preparation & Cleaning)

모든 공정의 시작은 고품질의 유리 원판(Glass Sheet)을 준비하는 단계입니다. 유리기판의 성능은 코어가 되는 유리의 평탄도(Flatness)와 표면 거칠기(Roughness)에 의해 결정됩니다.

- **소재 선정:** 열팽창 계수(CTE, Coefficient of Thermal Expansion)가 실리콘(Si) 다이와 유사하게 제어될 수 있는 특수 유리 소재를 선정합니다.
- **세정(Cleaning):** 유리 표면의 미세 파티클(Particle)이나 유기 오염물은 이후 진행될 TGV 식각 및 금속 증착 공정에서 치명적인 결함(Void, Delamination)을 유발하므로, 초순수(DI Water)와 화학 용액을 이용한 고정밀 세정 공정이 수행됩니다.

## 2. TGV(Through Glass Via) 형성 공정 (TGV Formation)

유리기판 공정에서 가장 난도가 높고 핵심적인 단계입니다. 기존 유기 기판의 Through-Hole 방식과 달리, 유리는 기계적 드릴링 시 균열(Crack)이 발생하기 매우 쉽기 때문에 특수한 식각 기술이 적용됩니다.

- **식각 방식(Etching Methods):**
  - **레이저 식각(Laser Etching):** 초단파 레이저(Ultrafast Laser, 예: Femtosecond Laser)를 사용하여 유리 내부의 미세한 영역을 국부적으로 가열하거나 물리적으로 타격하여 미세한 구멍을 만듭니다. 이 방식은 정밀도가 매우 높지만, 열 영향부(HAZ, Heat Affected Zone) 관리가 필수적입니다.
  - **화학적 식각(Chemical Etching):** 레이저로 형성된 미세 홀을 화학 용액을 통해 확장하거나, 레이저 없이 화학적 반응만을 이용하여 구멍을 형성합니다.
  - **공정 핵심:** TGV의 직경(Diameter)은 수십  $\mu\text{m}$  단위로 매우 작으며, 구멍의 종횡비(Aspect Ratio)를 높이면서도 측벽(Sidewall)의 거칠기를 최소화하여 금속 충전(Filling)이 원활하게 이루어지도록 하는 것이 기술적 관건입니다 [출처: 교보증권].

## 3. TGV 측벽 및 내부 세정 (Via Cleaning & Descumming)

TGV 형성 직후, 식각 과정에서 발생한 잔류물(Debris)이나 미세한 유리 파편을 제거하는 단계입니다.

- **Descumming:** 플라즈마(Plasma) 처리를 통해 TGV 내부의 미세 잔류물을 제거하여, 이후 진행될 금속 도금 공정에서 전기적 연결성이 확보되도록 합니다. 이 단계에서 불순물이 남을 경우, 최종 제품에서 저항(Resistance) 상승이나 단선(Open) 결함이 발생합니다.

## 4. 금속화 공정 (Metallization & Seed Layer Deposition)

형성된 TGV 내부와 유리 표면에 전기적 통로를 형성하는 과정입니다.

- **Seed Layer 증착:** PVD(Physical Vapor Deposition, 물리적 기상 증착) 또는 CVD(Chemical Vapor Deposition, 화학적 기상 증착) 방식을 사용하여 구리(Cu)와 같은 금속을 TGV 내벽과 유리 표면에 얇고 균일하게 입힙니다.
- **전해 도금(Electroplating):** Seed Layer가 형성된 상태에서 전해 도금을 통해 TGV 내부를 구리로 가득 채웁니다(Copper Filling). 이때 구리가 내부를 빈틈없이 채우지 못하고 중간에 갇히는 현상(Seam/Void)을 방지하는 것이 수율 확보의 핵심입니다.

## 5. 회로 형성 및 절연층 형성 (Patterning & Dielectric Layering)

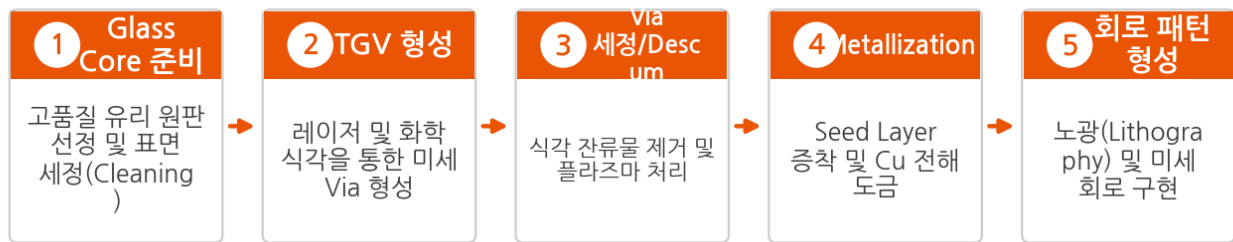
금속화된 유리 코어 위에 미세한 회로 패턴을 형성하고, 층간 절연을 위한 공정을 진행합니다.

- **Photolithography (노광 공정):** 감광액(Photoresist)을 도포하고 빛을 조사하여 미세한 회로 패턴을 형성합니다. 유리기판은 기존 기판보다 훨씬 미세한 회로 구현이 가능하므로, 초정밀 노광 장비가 요구됩니다.
- **Dielectric Layering:** 층간 절연을 위해 유기물 또는 무기물 기반의 절연층을 형성하여 신호 간 간섭(Crosstalk)을 방지합니다.

### 유리기판 주요 공정 기술 비교

공정 단계	핵심 기술 요소	주요 관리 지표 (KPI)	발생 가능한 결함
Glass Core 준비	CTE 제어, 평탄도 확보	Surface Roughness, Flatness	Warping, Surface Contamination
TGV 형성	Femtosecond Laser, Chemical Etching	Via Diameter, Aspect Ratio	Micro-crack, Sidewall Roughness
Metallization	PVD/CVD, Electroplating	Copper Filling Ratio, Void-free	Void, Seam, High Resistance
Patterning	High-resolution Lithography	Line Width (L/S), Overlay Accuracy	Misalignment, Pattern Shift

### 유리기판(Glass Substrate) 핵심 제조 프로세스 흐름도



### 공정 단계별 핵심 검사 항목(Inspection Items)

유리기판(Glass Substrate)은 기존 유기 기판(Organic Substrate) 대비 표면 평탄도가 매우 높고 열팽창 계수(CTE) 조절이 용이하여 차세대 패키징의 핵심 소재로 주목받고 있습니다. 그러나 유리의 취성(Brittleness)과 TGV(Through Glass Via) 공정의 난이도로 인해 제조 과정에서 미세한 균열(Crack)이나 결함이 발생할 위험이 매우 높습니다. 따라서 고수율(Yield) 확보를 위해서는 공정 단계별로 고도화된 자동 광학 검사(AOI, Automated Optical Inspection) 및 3D 프로파일링(3D Profiling) 기술이 필수적으로 요구됩니다.

본 섹션에서는 유리기판 제조의 핵심인 TGV 형성, 회로 형성(Patterning), 그리고 최종 적층(Stacking) 단계에서 발생할 수 있는 주요 결함과 이를 검출하기 위한 기술적 요구사항을 심층 분석합니다.

#### 1. TGV(Through Glass Via) 형성 및 Via 충전 단계 검사

TGV 공정은 유리기판 내부에 미세한 구멍을 뚫고 이를 전도성 물질로 채워 전기적 통로를 만드는 과정입니다. 유리기판의 가장 큰 특징이자 공정 난이도가 가장 높은 구간입니다.

##### 1.1 주요 검사 항목 및 결함 유형

- **Via 정렬 및 위치 정밀도(Via Alignment & Positioning):** 레이저 식각(Laser Ablation) 또는 식각 공정 시 설계된 좌표에서 TGV가 벗어나는 현상을 검출합니다. 미세한 오차는 후속 회로 형성 시 단락(Short)이나 단선(Open)의 원인이 됩니다.

- **Via 내부 균열 및 미세 파손(Micro-crack & Chipping):** 레이저 가공 시 발생하는 열적 응력(Thermal Stress)으로 인해 TGV 주변부에 미세한 균열이 발생할 수 있습니다. 이는 기판 전체의 구조적 신뢰성을 저하시키는 치명적인 결함입니다.
- **Via 충전 결함(Via Filling Defects):** 전도성 물질(Cu 등)이 Via 내부를 완전히 채우지 못해 발생하는 보이드(Void)나 부분 충전(Partial Fill) 현상을 검사합니다. 이는 전기적 저항을 높이고 신호 전달 성능을 저하시킵니다.

## 1.2 적용 검사 기술

- **고해상도 3D AOI (Automated Optical Inspection):** 비접촉 방식으로 Via의 입구와 내부 형상을 정밀 스캔하여 형상(Shape)과 깊이(Depth)를 측정합니다.
- **X-ray / CT 기반 비파괴 검사:** 유리의 불투명한 특성과 내부 구조를 고려하여, 내부의 보이드(Void)나 충전 상태를 3차원적으로 시각화하여 분석합니다.

## 2. 회로 형성(Patterning) 및 미세 배선 단계 검사

TGV 상부에 미세 회로를 형성하고 층간 연결을 수행하는 단계로, 유리기판의 전기적 특성을 결정짓는 매우 정밀한 공정입니다.

### 2.1 주요 검사 항목 및 결함 유형

- **회로 패턴 결함(Pattern Defects):** 미세 회로의 단선(Open), 단락(Short), 또는 패턴의 굵기 불균일(Width Variation)을 검출합니다.
- **이물질 및 오염(Contamination & Particle):** 노광(Lithography) 또는 식각 공정 중 유입된 미세 입자가 회로 패턴을 가리거나 변형시키는 현상을 확인합니다.
- **층간 절연막 결함(Dielectric Layer Defects):** 회로 사이를 절연하는 층의 두께 불균일이나 박리(Delamination) 현상을 검사합니다.

### 2.2 적용 검사 기술

- **Deep Learning 기반 결함 분류:** 단순 Rule-based 검사로는 구분하기 어려운 미세 패턴의 노이즈와 실제 결함을 AI 알고리즘을 통해 정밀하게 구분하여 과검(Over-kill)률을 낮춥니다. [출처: 기업 분석 보고서 (주)크레셈]
- **고속 광학 엔진(High-speed Optical Engine):** 대면적 유리기판의 미세 회로를 생산 라인의 Tact Time(생산 주기)에 맞춰 실시간으로 스캔하기 위해 고해상도 카메라와 정밀 조명 제어 기술이 결합된 시스템을 활용합니다. [출처: 기업 분석 보고서 (주)크레셈]

## 3. 적층(Stacking) 및 최종 조립 단계 검사

반도체 다이(Die)를 유리기판 위에 적층하고 전기적으로 연결하는 최종 단계입니다. HBM4와 같은 고성능 메모리 패키징에서는 이 단계의 정밀도가 제품의 성패를 좌우합니다.

### 3.1 주요 검사 항목 및 결함 유형

- **Warping(휨) 및 Tilt(기울기) 제어:** 적층 단수가 높아짐에 따라 발생하는 기판 및 Die의 물리적 변형(Warping)을 측정합니다. 이는 검사 정밀도를 저하시키고 접합 불량률 야기합니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]
- **Misalignment(정렬 오류):** Bump 또는 TSV의 위치가 설계치에서 벗어나는 현상을 검사합니다. 이는 Die Bonding 압력 불균형이나 정렬 오류에 의해 발생할 수 있습니다. [출처: 매뉴얼\_HBMAdvancedInspectionSyst\_20260509\_001.pdf]

- **Bridge (Short):** 인접한 Bump 간에 의도치 않은 금속 연결이 발생하는 현상을 검출합니다. [출처: 매뉴얼\_HBMAdvancedInspectionSyst\_20260509\_001.pdf]
- **Missing Bump:** 특정 위치에 Bump가 형성되지 않거나 누락된 상태를 확인합니다. [출처: 매뉴얼\_HBMAdvancedInspectionSyst\_20260509\_001.pdf]

### 3.2 적용 검사 기술

- **3D 프로파일링(3D Profiling):** 고정밀 스테이지 제어 기술과 결합하여, 변형된(Warpage 발생) 상태에서도 Die의 표면 형상과 높이를 정확하게 추출합니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]
- **Hybrid Bonding 대응 초고해상도 AOI:** HBM4 등에서 도입될 Hybrid Bonding(Cu-to-Cu) 공정은 기존 Bump 방식보다 훨씬 미세한 정렬을 요구하므로, 접합부의 미세 간극 및 이물질을 검출할 수 있는 초고해상도 솔루션이 필수적입니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]

### [요약] 유리기판 공정별 검사 항목 비교표

공정 단계	핵심 검사 대상	주요 결함 (Defects)	권장 검사 기술
TGV 형성	Via Hole, Via Filling	Crack, Chipping, Void, Misalignment	3D AOI, X-ray / CT
회로 형성	Micro Pattern, Insulation	Open, Short, Width Variation, Particle	AI-driven AOI, High-speed Vision
적층/조립	Die-to-Substrate, Bump	Warpage, Tilt, Bridge, Missing Bump	3D Profiling, Hybrid Bonding AOI

## 크레셈(CRESSEM)의 기술적 대응 전략

반도체 패키징 기술이 기존 유기 기판(Organic Substrate)의 한계를 넘어 유리기판(Glass Substrate) 시대로 전환됨에 따라, 검사 장비의 난이도 또한 기하급수적으로 상승하고 있습니다. 유리기판은 극도로 미세한 회로 패턴과 TGV(Through Glass Via) 구조를 포함하며, 매우 높은 평탄도(Flatness)와 정밀한 정렬(Alignment)을 요구합니다. 이에 크레셈(CRESSEM)은 자사가 보유한 고성능 머신비전(Machine Vision) 및 AI 알고리즘 기술을 바탕으로, 유리기판 공정의 수율(Yield)을 극대화할 수 있는 차세대 검사 솔루션 대응 전략을 다음과 같이 수립하고 있습니다.

### 1. 초고해상도 3D AOI(Automated Optical Inspection) 및 AI 비전 기술 고도화

유리기판은 기존 FC-BGA 대비 훨씬 미세한 회로와 TGV를 포함하므로, 단순한 2D 이미징만으로는 결함을 판별하는 데 한계가 있습니다. 크레셈은 이를 극복하기 위해 **초고해상도 3D AOI 기술**을 핵심 전략으로 채택하고 있습니다.

- **Deep Learning 기반 결함 분류(Defect Classification):** 기존의 Rule-based 검사 방식은 미세한 회로의 노이즈를 결함으로 오인하는 과검(Over-kill) 발생률이 높습니다. 크레셈은 딥러닝(Deep Learning) 알고리즘을 내재화하여, 실제 결함(Defect)과 정상적인 패턴의 미세한 노이즈를 명확히 구분합니다. 이를 통해 과검률을 획기적으로 낮추고 검사 신뢰성을 확보합니다. [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM)]
- **미세 결함 검출 솔루션:** 유리기판의 핵심인 TGV 내부의 Void(빈 공간), Crack(균열), 또는 접합부의 미세한 이물질을 실시간으로 감지할 수 있는 고속 광학 엔진을 개발하여, 생산 라인의 Tact Time(생산 주기)을 유지하면서도 높은 정밀도를 구현합니다. [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM)]

## 2. 고정밀 스테이지 제어 및 3D 프로파일링 기술을 통한 Warpage 대응

유리기판은 물리적 특성상 매우 단단하지만, 공정 중 열처리(Annealing)나 적층 단계에서 발생하는 열팽창 계수 차이로 인해 미세한 휨(Warpage) 현상이 발생할 수 있습니다. 이는 검사 정밀도를 저하시키는 치명적인 요소입니다.

- **Warpage 및 Tilt 제어 솔루션:** 크레셈의 장비는 고정밀 스테이지 제어 기술과 3D 프로파일링(3D Profiling) 기술을 결합하여, 기판이 미세하게 휨 상태에서도 초점을 유지하며 정확한 데이터를 추출할 수 있는 능력을 갖추고 있습니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]
- **고정밀 정렬(Alignment) 기술:** 유리기판 기반의 이종 집적(Heterogeneous Integration) 공정에서는 Die와 Substrate 간의 극도로 미세한 정렬이 요구됩니다. 크레셈은 기존 FC-BGA 및 2.5D 기판 검사에서 축적된 Interposer 검사 기술을 유리기판의 미세 정렬 검사 영역으로 확장하여 적용합니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]

## 3. 수율(Yield) 개선을 위한 데이터 분석 플랫폼 통합 전략

크레셈은 단순한 '불량 검출 장비 공급자'를 넘어, 고객사의 생산 수율을 직접적으로 관리하는 '데이터 솔루션 파트너'로서의 입지를 강화하고 있습니다.

- **Root Cause Analysis(원인 분석) 지원:** 검사 과정에서 수집된 방대한 데이터를 분석하여, 전공정(Fab) 또는 특정 패키징 공정에서 발생하는 결함의 근본 원인을 역추적(Feedback)할 수 있는 데이터 분석 플랫폼을 장비에 통합합니다. [출처: 분석\_크레셈CRESSEM\_20260509\_001.pdf]
- **고객 맞춤형(Customized) 모듈화 장비 공급:** 유리기판 제조 공정은 고객사(삼성전자, SK하이닉스 등) 및 패키징 업체(TSMC 등)마다 상이한 프로세스를 가질 수 있습니다. 크레셈은 모듈형 장비 설계를 통해 고객사의 특정 공정(예: TGV 형성 후 세정, 회로 형성 후 AOI 등)에 최적화된 맞춤형 검사 모듈을 신속하게 공급하는 전략을 취합니다. [출처: 분석\_HBM4세대전환에따른크레셈CRESSEM의검사장\_20260509\_001.pdf]

[요약: 크레셈의 유리기판 대응 기술 로드맵]

구분	핵심 기술 요소	기대 효과
비전/AI	Deep Learning 기반 결함 분류, 고속 광학 엔진	과검(Over-kill) 방지, Tact Time 극대화
기구/정밀	고정밀 스테이지, 3D 프로파일링, Warpage 제어	휨 발생 시에도 정밀 검사 가능, 정렬 오차 최소화
소프트웨어	AI 기반 데이터 분석 플랫폼, Root Cause 분석	고객사 수율(Yield) 개선, 장비 교체 주기 단축

## 결론 및 시사점

차세대 반도체 패키징의 게임 체인저로 부상한 유리기판(Glass Substrate) 기술은 반도체 미세화 공정이 물리적 한계에 직면한 '모어 이후(Post-Moore)' 시대에 성능을 결정짓는 핵심 요소가 될 것입니다 [2]. 유리기판은 기존 유기 기판(Organic Substrate)이 가진 열팽창 계수(CTE) 불일치 문제와 미세 회로 구현의 한계를 극복할 수 있는 최적의 솔루션으로 평가받으며, AI 가속기 및 고성능 컴퓨팅(HPC) 시장의 폭발적 성장과 맞물려 그 중요성이 더욱 증대되고 있습니다 [2, 4].

본 보고서에서 분석한 바와 같이, 유리기판 시장의 성공적인 안착과 상용화를 위해서는 다음과 같은 세 가지 핵심 과제 해결이 선행되어야 합니다.

첫째, **기술적 난제 극복을 통한 공정 안정화**입니다. 유리기판의 핵심 공정인 TGV(Through Glass Via) 형성 과정에서의 균열(Crack) 방지, 미세 구멍의 정밀도 확보, 그리고 유리 소재 특유의 취성(Brittleness)을 제어할 수 있는 고도화된 제조 기술이 필수적입니다 [1]. 특히, 대면적 유리기판을 처리하기 위한 장비의 대형화와 공정 정밀도를 동시에 확보하는 것은 제조 원가 경쟁력과 직결되는 문제입니다.

둘째, **초정밀 검사 기술을 통한 수율(Yield) 확보**입니다. 유리기판은 기존 기판보다 훨씬 미세한 회로 패턴과 고밀도 적층 구조를 가집니다. 따라서 TGV의 위치 및 깊이, 미세 회로의 단선/단락, 적층 시 발생하는 휨(Warping) 등을 실시간으로 탐지할 수 있는 초고해상도 3D AOI(Automated Optical Inspection) 및 비파괴 검사 기술이 수율 확보의 성패를 가를 것입니다.

셋째, **데이터 기반의 스마트 팩토리 구현**입니다. 단순히 결함을 검출하는 단계를 넘어, 검사 데이터를 분석하여 전공정의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 AI 기반 데이터 분석 플랫폼이 통합되어야 합니다. 이는 고객사의 수율 개선에 직접적으로 기여하며, 장비 공급사의 경쟁력을 결정짓는 핵심 요소가 될 것입니다 [2, 8].

결론적으로, 유리기판 시장은 초기 진입 단계에서 높은 기술적 진입장벽을 형성할 것이나, 이를 선점하는 기업은 차세대 AI 반도체 공급망 내에서 대체 불가능한 위치를 차지하게 될 것입니다. 크레셈(CRESSEM)은 이미 확보한 고정밀 광학 기술과 AI 비전 알고리즘을 바탕으로, 유리기판 공정의 핵심인 미세 결함 검사 및 수율 최적화 솔루션을 선제적으로 제공함으로써 글로벌 패키징 검사 시장의 리더로 도약해야 합니다 [2, 8].