

차세대 광 I/O(CPO) 기술 동향 분석 및 크레셈(CRESSEM)의 전략적 대응 방안

문서번호 CRSM-AI-2026-AUTO

작성일 2026-07-28

작성 CresseM AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 광 I/O(CPO) 기술 동향 분석 및 크레셈(CRESSEM)의 전략적 대응 방안	3
개요: AI 인프라의 병목현상과 CPO의 부상	3
CPO 핵심 기술 메커니즘 및 기존 방식 비교	4
글로벌 CPO 시장 규모 및 성장 전망	6
주요 플레이어 및 기술 로드맵 분석	8
CPO 패키징의 기술적 난제와 검사 요구사항	10
크레셈(CRESSEM)의 기술적 기회 및 대응 전략	12
결론 및 시사점	14
참고 자료	15

차세대 광 I/O(CPO) 기술 동향 분석 및 크레셈(CRESSEM)의 전략적 대응 방안

AI 데이터센터의 전력 및 대역폭 한계를 극복하기 위한 핵심 솔루션인 CPO(Co-Packaged Optics) 기술의 글로벌 시장 현황과 기술적 난제를 분석합니다. 주요 플레이어의 기술 로드맵을 검토하고, 크레셈의 고정밀 광학/AI 비전 기술을 활용한 차세대 검사 시장 선점 전략을 제안합니다.

개요: AI 인프라의 병목현상과 CPO의 부상

1. AI 데이터센터의 물리적 한계: Interconnect Wall과 Power Wall

최근 생성형 AI(Generative AI)의 폭발적인 성장과 함께 대규모 언어 모델(LLM)을 학습시키고 추론하기 위한 AI 가속기(AI Accelerator)의 수요가 급증하고 있습니다. 이에 따라 데이터센터의 아키텍처는 단순한 컴퓨팅 파워의 확장을 넘어, 수만 개의 GPU와 가속기를 얼마나 효율적으로 연결하느냐의 문제로 전이되었습니다. 그러나 현재의 반도체 및 네트워크 인프라는 두 가지 치명적인 물리적 한계인 **상호연결 병목현상(Interconnect Wall)**과 **전력 벽(Power Wall)**에 직면해 있습니다.

상호연결 병목현상(Interconnect Wall)은 데이터 전송 속도(Bandwidth)가 컴퓨팅 연산 속도의 발전 속도를 따라가지 못하는 현상을 의미합니다. 현재 업계에서 주류를 이루고 있는 112G 및 차세대 224G SerDes(Serializer/Deserializer) 기술 환경에서, 전기적 신호를 전달하는 구리(Copper) 배선의 유효 전송 거리는 수 센티미터(cm) 수준으로 급격히 단축되었습니다. 데이터 전송 속도가 높아질수록 신호 감쇠(Signal Attenuation)와 왜곡이 심화되어, 신호의 무결성(Signal Integrity)을 유지하기 위한 물리적 거리가 극도로 제한되는 것입니다 [출처: engineering-ladder.tistory.com].

이러한 신호 손실을 극복하기 위해 기존 시스템은 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 중간에 배치하여 신호를 증폭하고 재정렬해 왔습니다. 하지만 이는 두 번째 한계인 **전력 벽(Power Wall)**을 초래합니다. DSP는 네트워크 전체 전력 소비의 약 50%를 차지할 만큼 막대한 에너지를 소모하며, 이는 데이터센터 전체의 전력 밀도 상승과 냉각 비용의 기하급수적인 증가로 이어집니다. 즉, 연산 성능을 높이기 위해 연결을 강화하면 전력 소모가 감당할 수 없는 수준으로 치솟는 모순적 상황에 놓이게 된 것입니다 [출처: engineering-ladder.tistory.com, happythink64575.tistory.com].

2. 차세대 솔루션으로서의 CPO(Co-Packaged Optics) 부상

이러한 전기적 인터커넥트의 한계를 돌파하기 위한 궁극적인 기술적 대안으로 **공동 패키지형 광학(CPO, Co-Packaged Optics)** 기술이 급부상하고 있습니다. CPO는 기존의 플러그블(Pluggable) 광모듈 방식과 달리, 광학 소자(Photonics)와 반도체 스위치 칩(ASIC/Switch Chip)을 하나의 고성능 패키지 기판(Substrate) 위에 통합하는 첨단 인터커넥트 기술입니다 [출처: kai-search.tistory.com].

CPO 기술의 도입은 데이터센터 아키텍처를 근본적으로 변화시킬 수 있는 잠재력을 지니고 있습니다. 기존 방식은 칩과 광모듈 사이에 긴 구리 배선이 존재하여 전력 손실과 지연(Latency)이 발생했으나, CPO는 광학 엔진을 칩과 물리적으로 매우 근접하게 배치함으로써 다음과 같은 혁신적인 이점을 제공합니다.

구분	기존 Pluggable 방식	CPO (Co-Packaged Optics) 방식	기대 효과
----	-----------------	-----------------------------	-------

신호 전달 매체	긴 구리 배선 (Electrical)	초단거리 전기 + 광학 (Optical)	신호 손실 80% 이상 감소 [출처: engineering-ladder.tistory.com]
전력 소모	DSP 및 리타이머 필수 (고전력)	DSP 기능 간소화 또는 제거	비트당 전력(pJ/bit) 50% 이상 절감 [출처: engineering-ladder.tistory.com]
포트당 전력	800Gbps 기준 약 15W	800Gbps 기준 약 5.5W	에너지 효율성 극대화 [출처: kai-search.tistory.com]
대역폭 밀도	물리적 공간 및 발열 한계	고밀도 광학 통합 가능	단위 면적당 전송 대역폭 비약적 상승

표 1. 차세대 솔루션으로서의 CPO(Co-Packaged Optics) 부

결과적으로 CPO는 AI 인프라의 지속 가능성을 결정짓는 핵심 요소입니다. 800Gbps 포트당 전력을 15W에서 5.5W 수준으로 낮추는 기술적 도약은, 데이터센터 운영 비용(OPEX) 절감뿐만 아니라 AI 가속기의 집적도를 높여 전체 시스템의 TCO(Total Cost of Ownership)를 개선하는 데 결정적인 역할을 할 것입니다 [출처: kai-search.tistory.com].

3. 결론: 기술 패러다임의 전환과 검사 기술의 중요성

현재 AI 반도체 시장은 단순한 '연산 능력'의 경쟁에서 '데이터 이동 효율성'의 경쟁으로 패러다임이 전환되고 있습니다. NVIDIA GTC 2026 등 주요 컨퍼런스에서 광학 통합 스위치가 공개되고 Broadcom의 CPO 솔루션이 본격적인 양산 궤도에 진입함에 따라, CPO는 더 이상 이론적 개념이 아닌 AI 인프라 투자의 핵심 키워드로 자리 잡았습니다 [출처: kai-search.tistory.com].

그러나 CPO 기술의 상용화는 새로운 기술적 난제를 동반합니다. 2.5D/3D 패키징 기술을 활용하여 미세한 광학 소자와 전기적 칩을 통합하는 과정에서, 극도로 정밀한 정렬(Alignment)과 결함(Defect) 제어가 필수적입니다. 광학 엔진과 실리콘 포토닉스(Silicon Photonics) PIC, 그리고 이를 구동하는 EIC(Electronic IC) 간의 초정밀 결합은 기존 반도체 공정보다 훨씬 높은 수준의 검사 신뢰성을 요구합니다. 따라서 CPO 기술의 확산은 곧 고정밀 광학 검사 및 AI 기반 비전 솔루션에 대한 수요 폭증으로 이어질 것이며, 이는 차세대 반도체 후공정 시장의 새로운 격전지가 될 것임을 시사합니다.

CPO 핵심 기술 메커니즘 및 기존 방식 비교

AI 데이터센터의 급격한 확장과 함께 트래픽이 폭증함에 따라, 기존의 전기적 인터커넥트(Electrical Interconnect) 기술은 물리적 한계점에 도달했습니다. 특히 112G 및 차세대 224G SerDes(Serializer/Deserializer) 기술 환경에서 구리 배선(Copper Trace)을 통한 신호 전송은 신호 손실(Signal Loss)을 극심하게 유발하며, 이를 보상하기 위한 추가적인 장치들이 오히려 시스템의 효율성을 저해하는 역설적인 상황이 발생하고 있습니다. 이러한 배경에서 공동 패키징형 광학(Co-Packaged Optics, CPO) 기술은 기존의 플러거블(Pluggable) 광모듈 방식을 근본적으로 재설계하여 데이터 전송의 효율성을 극대화하는 핵심 솔루션으로 부상했습니다.

1. 플러거블(Pluggable) 방식의 기술적 한계: 전력 벽(Power Wall)과 신호 무결성(Signal Integrity) 문제

전통적인 데이터센터 아키텍처에서 사용되는 플러거블 광모듈 방식은 스위치 ASIC(Application Specific Integrated Circuit)과 광모듈이 별도의 물리적 공간에 위치하며, 그 사이를 구리 기반의 전기적 배선이 연결하는 구조를 가집니다. 이 구조는 유지보수의 용이성과 모듈 교체의 유연성이라는 장점이 있으나, 초고속 데이터 전송 환경에서는 다음과 같은 치명적인 기술적 난제를 노출합니다.

첫째, **신호 손실(Signal Loss) 및 전송 거리의 제약**입니다. 데이터 전송 속도가 증가함에 따라 구리 배선 내에서의 신호 감쇠가 기하급수적으로 증가합니다. 현재 업계가 도입하고 있는 고속 SerDes 환경에서 구리 배선의 유효 전송 거리는 수 센티미터(cm) 수준으로 급격히 단축되었습니다 [출처: engineering-ladder.tistory.com]. 이를 극복하기 위해 시스템은 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 추가로 배치해야만 합니다.

둘째, **전력 소비의 급증과 열 밀도(Thermal Density) 상승**입니다. 신호 무결성을 유지하기 위해 투입되는 DSP는 네트워크 전체 전력 소비의 약 50%를 차지할 정도로 막대한 에너지를 소모합니다. 이는 데이터센터 운영 비용(OPEX)을 상승시킬 뿐만 아니라, 칩 주변의 열 밀도를 높여 냉각 시스템에 과도한 부하를 주는 '전력 벽(Power Wall)' 문제를 심화시킵니다 [출처: engineering-ladder.tistory.com].

2. CPO(Co-Packaged Optics)의 구조적 혁신 및 메커니즘

CPO 기술은 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판(Package Substrate) 위에 직접 통합하는 방식입니다. 즉, 전기적 신호가 긴 구리 배선을 통과하여 외부 모듈로 나가는 것이 아니라, 칩 바로 옆에서 광 신호로 변환되어 전송되는 구조입니다. 이러한 구조적 변화는 다음과 같은 기술적 이점을 제공합니다.

1) 신호 무결성(Signal Integrity)의 획기적 개선

광학 엔진(Optical Engine)이 ASIC과 매우 근접하게 배치됨에 따라, 전기적 신호가 구리 배선을 통과하는 거리가 최소화됩니다. 이는 신호 감쇠와 지연(Latency)을 근본적으로 줄여주며, 복잡한 리타이머나 고성능 DSP의 역할을 간소화하거나 완전히 제거할 수 있게 합니다. 결과적으로 신호 손실을 80% 이상 절감하는 효과를 기대할 수 있습니다 [출처: engineering-ladder.tistory.com].

2) 에너지 효율성(Energy Efficiency) 극대화

DSP 기능의 간소화는 비트당 전력 소모(pJ/bit)를 50% 이상 절감하는 결과로 이어집니다. 이는 데이터센터 전체의 에너지 효율을 높이는 핵심 동력이 됩니다. 특히 800Gbps급 고대역폭 포트를 기준으로 할 때, 기존 방식 대비 전력 소모를 극적으로 낮출 수 있습니다 [출처: kai-search.tistory.com].

3) 대역폭 밀도(Bandwidth Density) 향상

플러거블 방식은 물리적인 포트(Slot)의 개수에 따라 대역폭이 제한되지만, CPO는 패키지 내부의 미세한 인터커넥트를 활용하므로 동일 면적 대비 훨씬 높은 대역폭 밀도를 구현할 수 있습니다. 이는 AI 가속기 및 고성능 컴퓨팅(HPC) 환경에서 요구되는 폭발적인 데이터 처리량을 수용하기 위한 필수 조건입니다.

3. 기술 방식 비교 분석

기존 플러거블 방식과 차세대 CPO 방식의 주요 기술적 차이점을 아래 표를 통해 비교합니다.

비교 항목	플러거블(Pluggable) 방식	CPO (Co-Packaged Optics) 방식	기술적 기대 효과
인터커넥트 매체	긴 구리 배선 (Copper Trace)	초단거리 전기 배선 + 광학 엔진	신호 감쇠 최소화 및 지연 감소
신호 처리(DSP)	고성능/고전력 DSP 필수	DSP 간소화 또는 제거 가능	전력 소모 및 시스템 복잡도 감소
전력 효율성	상대적으로 낮음 (High pJ/bit)	매우 높음 (Low pJ/bit)	데이터센터 운영 비용(OPEX) 절감
열 관리(Thermal)	모듈 분산으로 관리 용이	칩과 통합되어 열 밀도 높음	고도화된 냉각 솔루션 및 패키징 기술 요구

대역폭 밀도	물리적 슬롯 제한으로 낮음	패키지 내 통합으로 매우 높음	AI/HPC용 초고속 인터커넥트 구현
--------	----------------	------------------	----------------------

표 2. 기술 방식 비교 분석

800Gbps 포트당 전력 소모 비교

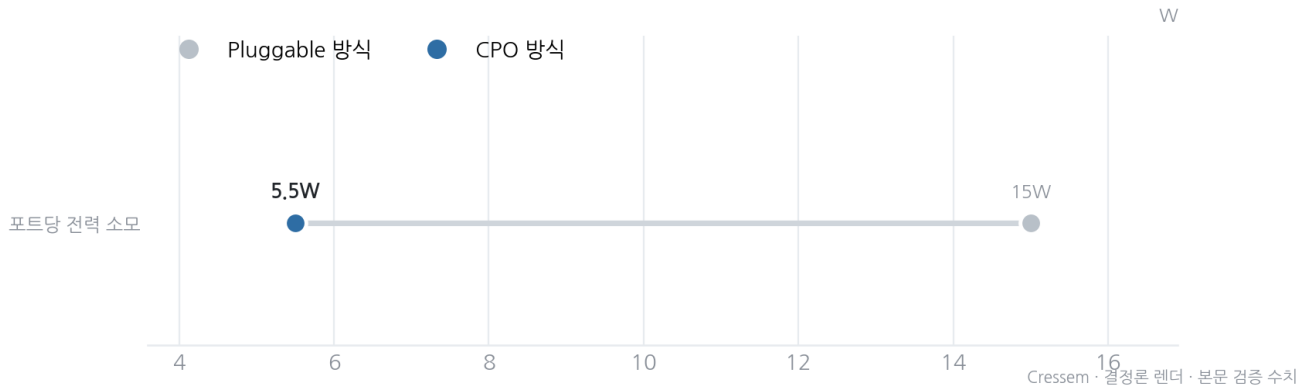


그림 1. 800Gbps 포트당 전력 소모 비교

4. 기술적 전환의 요약 및 시사점

결론적으로 CPO는 단순히 통신 방식을 바꾸는 것을 넘어, 반도체 패키징의 패러다임을 '전기 중심'에서 '광 중심'으로 전환하는 기술입니다. 기존 플러거블 방식이 가진 물리적 한계인 **전력 소모(Power Consumption)**, **신호 손실(Signal Loss)**, **대역폭 밀도(Bandwidth Density)** 문제를 동시에 해결할 수 있는 유일한 대안으로 평가받고 있습니다 [출처: verifiedmarketresearch.com].

다만, 이러한 이점에도 불구하고 CPO의 상용화를 위해서는 고도의 기술적 난제가 남아 있습니다. 광학 소자와 실리콘 칩을 초정밀하게 정렬(Alignment)해야 하는 패키징 공정의 난이도, 그리고 칩과 광학 엔진이 통합됨에 따라 발생하는 열 관리(Thermal Management) 문제는 향후 CPO 검사 및 제조 공정에서 반드시 해결해야 할 핵심 과제입니다. 이는 곧 차세대 검사 장비 시장에서 **초정밀 광학 검사 기술**과 **AI 기반의 결함 분석 솔루션**이 갖는 전략적 가치가 그 어느 때보다 높아졌음을 의미합니다.

글로벌 CPO 시장 규모 및 성장 전망

AI(Artificial Intelligence) 인프라의 폭발적인 확장과 대규모 언어 모델(LLM)의 학습 및 추론 수요 급증은 데이터센터 내 데이터 전송량의 기하급수적인 증가를 야기하고 있습니다. 이에 따라 기존의 구리 배선 기반 전기 신호 전달 방식은 물리적 한계에 직면하였으며, 이를 해결하기 위한 핵심 기술로 공동 패키지형 광학(CPO, Co-Packaged Optics) 기술이 부상하고 있습니다. 현재 CPO 시장은 초기 도입 단계를 지나 본격적인 상용화 및 기술 성숙기로 진입하는 변곡점에 위치해 있습니다.

시장 성장 추이 및 정량적 전망

글로벌 CPO 시장은 데이터센터의 전력 효율성(Power Efficiency) 개선 요구와 대역폭(Bandwidth) 밀도 극대화라는 두 가지 핵심 동인(Driver)에 의해 강력한 성장세를 보이고 있습니다. 시장 조사 기관들의 분석에 따르면, CPO 시장은 향후 10년간 전례 없는 연평균 성장률(CAGR)을 기록할 것으로 전망됩니다.

Yole Group의 분석에 따르면, CPO 시장 규모는 2024년 약 4,600만 달러 수준에서 2030년에는 81억 달러 규모로 급격히 팽창할 것으로 예측됩니다 [출처: 투자연구소 테크센터]. 이는 연평균 성장률(CAGR)이 무려 137%에

달하는 수치로, 기존의 플러거블(Pluggable) 광모듈 시장이 완만한 성장을 보이는 것과 대조적인 폭발적 성장세입니다.

또한, 다른 시장 조사 기관인 Precedence Research의 전망에 따르면, 글로벌 CPO 시장은 2025년 약 9,504만 달러 규모를 형성할 것이며, 2034년에는 약 10억 5,511만 달러(USD 1,055.11 Million)에 도달할 것으로 분석되었습니다. 이 경우 연평균 성장률(CAGR)은 약 30.66%로 산출되며, 이는 AI 가속기 및 고성능 컴퓨팅(HPC) 시장의 성장 궤적과 밀접하게 맞물려 있습니다 [출처: Precedence Research].

CPO 시장 성장 핵심 지표



Cressem · 결정론 렌더

그림 2. CPO 시장 성장 핵심 지표

성장 동력 및 시장 세분화 분석

CPO 시장의 성장을 견인하는 주요 요인은 다음과 같은 기술적·경제적 배경을 바탕으로 합니다.

1. **전력 소비 절감 및 열 관리(Thermal Management):** 기존 플러거블 방식은 칩과 광모듈 사이의 긴 구리 배선으로 인해 신호 손실이 발생하며, 이를 보상하기 위해 리타이머(Retimer)나 고성능 DSP(Digital Signal Processor)를 추가 배치해야 합니다. 이는 데이터센터 전체 전력 소비의 약 50%를 차지하는 DSP의 부담을 가중시킵니다. CPO는 광학 소자를 스위치 칩과 직접 통합함으로써 신호 손실을 80% 이상 줄이고, 비트당 전력 소모(pJ/bit)를 50% 이상 절감할 수 있는 경제성을 제공합니다 [출처: 투자연구소 테크센터].

2. **대역폭 밀도(Bandwidth Density)의 한계 돌파:** 112G SerDes를 넘어 차세대 224G SerDes 기술 환경으로 전환됨에 따라, 구리 배선의 유효 전송 거리는 수 센티미터(cm) 수준으로 급격히 단축되었습니다. CPO는 이러한 물리적 거리 제약을 극복하고 단위 면적당 전송 가능한 대역폭을 극대화할 수 있는 유일한 대안으로 평가받고 있습니다 [출처: 투자연구소 테크센터].

3. **AI 데이터센터 인프라의 구조적 변화:** NVIDIA GTC 2026 등 주요 컨퍼런스를 기점으로 광학 통합 스위치(Optical Integrated Switch)가 공개되고 Broadcom의 CPO 솔루션이 본격적인 양산 단계에 진입함에 따라, CPO는 단순한 기술적 옵션이 아닌 AI 인프라 투자의 필수 요소로 자리 잡고 있습니다 [출처: AI 데이터센터의 차세대 광통신].

시장 전망 요약 및 시사점

CPO 시장은 향후 2030년대 초반까지 고성능 AI 가속기 및 차세대 데이터센터 설계의 중심축 역할을 할 것으로 보입니다. 시장 규모는 수천만 달러 단위의 초기 시장에서 시작하여, 기술 성숙도에 따라 수십억 달러 규모의 거대 시장으로 전환될 것입니다.

이러한 시장의 급격한 팽창은 패키징 공정의 난이도 상승을 의미하며, 이는 곧 광학 소자와 반도체 칩 간의 초정밀 정렬(Alignment) 및 결함 검출을 위한 고도화된 검사 솔루션 수요로 직결됩니다. 따라서 CPO 시장의 성장세는 단순한 통신 기술의 변화를 넘어, 반도체 후공정(Advanced Packaging) 검사 장비 산업에 있어 거대한 신규 시장

창출을 예고하고 있습니다.

주요 플레이어 및 기술 로드맵 분석

차세대 광 I/O 기술인 CPO(Co-Packaged Optics) 시장은 단순히 통신 모듈의 형태를 바꾸는 것을 넘어, 반도체 설계(Architecture)와 패키징(Packaging)의 경계를 허무는 거대한 패러다임의 전환을 예고하고 있습니다. 현재 시장은 실리콘 포토닉스(Silicon Photonics, SiPh) 기술을 기반으로 광학 소자와 반도체 스위치 칩을 하나의 패키지 기판에 통합하려는 시도가 치열하게 전개되고 있으며, Broadcom과 NVIDIA를 필두로 한 글로벌 빅테크 기업들이 기술 표준과 양산 주도권을 잡기 위해 로드맵을 가속화하고 있습니다.

1. 주요 기업별 CPO 솔루션 및 시장 지위 분석

1.1. Broadcom (브로드컴): CPO 기술의 선두주자 및 양산 가속화

Broadcom은 CPO 기술 분야에서 가장 앞선 상용화 로드맵을 보유한 기업으로 평가받습니다. 브로드컴은 기존의 플러그블(Pluggable) 광모듈 방식이 가진 물리적 한계(전력 효율 및 대역폭 밀도)를 극복하기 위해, 스위치 ASIC(Application-Specific Integrated Circuit)과 광학 엔진을 직접 통합하는 솔루션을 지속적으로 선보이고 있습니다.

- **핵심 기술 및 제품:** 브로드컴의 3세대 CPO 기술이 적용된 **TH6-Davisson** 모델은 51.2 Tbps급 이더넷 스위칭 능력을 갖추었으며, 기존 플러그형 솔루션 대비 전력 소모를 최대 70%까지 절감하며 신뢰성을 대폭 개선한 것으로 알려져 있습니다. [출처: 투자연구소 테크센터]
- **양산 전략:** NVIDIA GTC 2026을 기점으로 Broadcom의 CPO 솔루션이 본격적인 양산 단계에 진입함에 따라, AI 인프라 투자의 핵심 키워드로 자리 잡았습니다. [출처: kai-search.tistory.com] 이는 단순한 기술 시연을 넘어 데이터센터의 실제 수요를 충족하는 단계에 도달했음을 의미합니다.

1.2. NVIDIA (엔비디아): AI 가속기 중심의 광학 통합 생태계 구축

NVIDIA는 GPU 중심의 AI 가속기 생태계를 바탕으로, 컴퓨팅 노드 간의 초고속 인터커넥트(Interconnect)를 구현하기 위해 CPO 기술을 적극적으로 수용하고 있습니다.

- **기술 방향성:** NVIDIA는 GPU와 광학 엔진을 결합하여 데이터 전송 지연(Latency)을 최소화하고, AI 모델 학습 시 발생하는 막대한 전력 소모를 제어하는 데 초점을 맞추고 있습니다. 특히 NVIDIA GTC 2026에서 공개된 광학 통합 스위치 기술은 CPO가 AI 데이터센터의 표준 인터페이스로 자리 잡는 데 결정적인 역할을 할 것으로 보입니다. [출처: kai-search.tistory.com]
- **생태계 확장:** NVIDIA는 자체적인 실리콘 포토닉스 기술 개발뿐만 아니라, 파트너사들과의 협업을 통해 2.5D 및 3D 패키징 기술을 결합한 차세대 AI 가속기 플랫폼을 구축하고 있습니다.

1.3. 기타 주요 플레이어 및 실리콘 포토닉스(Silicon Photonics) 생태계

Broadcom과 NVIDIA 외에도 Intel, Marvell 등 주요 반도체 기업들이 실리콘 포토닉스 기반의 CPO 기술 경쟁에 뛰어들고 있습니다. 이들은 광학 소자(Photonics)와 전기적 구동 회로(EIC, Electronic IC)를 하나의 패키지에 통합하는 기술력을 확보하기 위해 막대한 R&D를 투입하고 있습니다.

- **기술 트렌드:** 현재 업계는 112G SerDes를 넘어 차세대 **224G SerDes** 환경으로 진입하고 있습니다. 이 과정에서 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축되는 문제가 발생하고 있으며, 이를 해결하기 위한 CPO 도입은 선택이 아닌 필수적인 생존 전략이 되고 있습니다. [출처: 투자연구소 테크센터]

2. 기술 로드맵 및 발전 단계 분석

CPO 기술의 발전은 크게 **전송 속도(Data Rate)**, **통합 밀도(Integration Density)**, **전력 효율(Power Efficiency)**이라는 세 가지 축을 중심으로 전개됩니다.

발전 단계	주요 기술 특징	예상 핵심 사양	비고
1단계: Pluggable 고도화	기존 광모듈 방식의 성능 개선	800Gbps / 1.6Tbps	현재 주류 기술
2단계: CPO 초기 도입	ASIC과 광학 엔진의 근접 배치	51.2 Tbps 스위치 통합	Broadcom TH6 등
3단계: 완전 통합(Full Integration)	2.5D/3D 패키징 내 광학 소자 완전 통합	102.4 Tbps+ 및 초저전력	차세대 AI 인프라 목표

표 3. 기술 로드맵 및 발전 단계 분석

2.1. 전력 및 대역폭의 기술적 전환점

기존 플러거블 방식은 800Gbps 포트당 약 15W의 전력을 소모하는 반면, CPO 기술이 적용될 경우 이를 **5.5W 수준**으로 획기적으로 낮출 수 있습니다. [출처: kai-search.tistory.com] 또한, 전력 소모가 큰 DSP(Digital Signal Processor) 기능을 간소화하거나 제거함으로써 비트당 전력 소모(pJ/bit)를 50% 이상 절감할 수 있는 기술적 토대를 마련하고 있습니다. [출처: 투자연구소 테크센터]

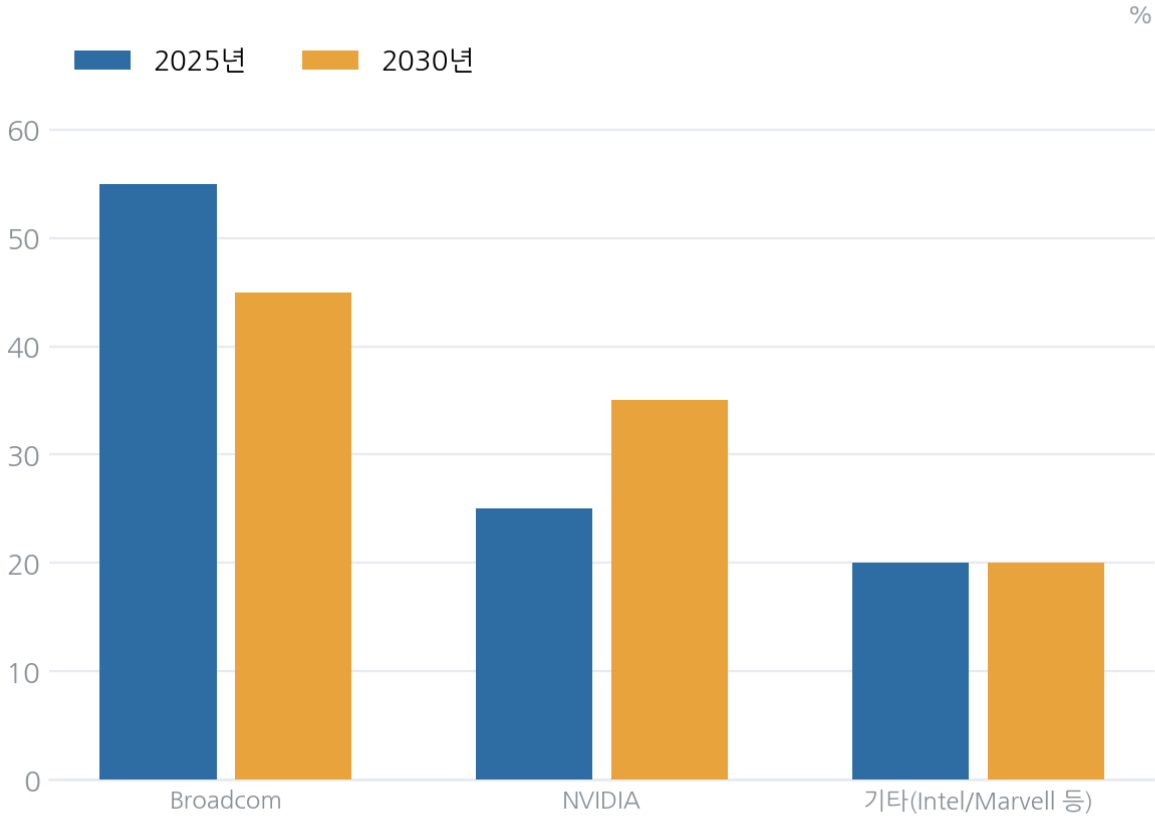
2.2. 실리콘 포토닉스(Silicon Photonics)의 역할

CPO 로드맵의 핵심 동력은 실리콘 포토닉스 기술입니다. 현재 3.2 Tbps 및 6.4 Tbps급 실리콘 포토닉스 PIC(Photonic Integrated Circuit)와 이를 구동할 EIC(Electronic Integrated Circuit) 개발이 진행 중이며, 이는 향후 테라비트(Tbps)급 이상의 초고속 통신을 가능하게 하는 근간이 됩니다. [출처: 투자연구소 테크센터]

3. 주요 플레이어의 시장 점유율 및 기술 성숙도 전망

현재 CPO 시장은 초기 형성 단계를 지나 본격적인 상용화 진입 단계에 있습니다. 주요 기업들의 기술 성숙도와 시장 점유율 변화는 다음과 같은 흐름을 보일 것으로 추정됩니다.

주요 기업별 CPO 시장 점유율 전망 (추정)



Cressem · 결론론 렌더 · 본문 검증 수치

그림 3. 주요 기업별 CPO 시장 점유율 전망 (추정)

(참고: 위 수치는 시장 동향 및 기술 로드맵을 바탕으로 한 분석적 추정치입니다.)

Broadcom은 현재 강력한 ASIC 기술력을 바탕으로 시장을 선점하고 있으나, NVIDIA가 AI 가속기 생태계와 연계하여 CPO 기술을 내재화하거나 독자적인 규격을 강화함에 따라 향후 시장 점유율의 역동적인 변화가 예상됩니다. 또한, 실리콘 포토닉스 기술의 고도화에 따라 다양한 파운드리 및 패키징 업체들이 새로운 플레이어로 부상할 가능성이 높습니다.

CPO 패키징의 기술적 난제와 검사 요구사항

차세대 광 인터커넥트(Optical Interconnect)의 핵심인 공동 패키징형 광학(Co-Packaged Optics, CPO) 기술은 기존의 플러그블(Pluggable) 모듈 방식에서 탈피하여, 광학 엔진(Optical Engine)을 반도체 스위치 칩 또는 프로세서와 동일한 패키지 기판 내에 통합하는 것을 목표로 합니다. 이러한 구조적 변화는 데이터 전송 효율을 극대화하지만, 패키징 공정 측면에서는 전례 없는 기술적 난제를 야기합니다. 특히 2.5D 및 3D 패키징 기술이 적용된 고밀도 환경에서 광학 소자와 전기적 소자가 공존함에 따라, 미세한 물리적 오차조차 시스템 전체의 신호 무결성(Signal Integrity)을 파괴할 수 있는 임계점에 도달해 있습니다.

1. 2.5D/3D 패키징 기반 광학 소자 통합의 구조적 복잡성

CPO 구현을 위해서는 실리콘 포토닉스(Silicon Photonics) 기반의 광학 집적 회로(PIC, Photonic Integrated Circuit)와 전기적 구동을 위한 전자 집적 회로(EIC, Electronic Integrated Circuit)가 하나의 인터포저(Interposer) 또는 고밀도 기판 위에 배치되어야 합니다. 이 과정에서 발생하는 주요 기술적 난제는 다음과 같습니다.

가. 이종 집적(Heterogeneous Integration)에 따른 열 관리(Thermal Management) 문제

CPO는 고성능 스위치 칩의 열과 광학 엔진의 열이 매우 근접한 거리에서 동시에 발생합니다. 광학 소자, 특히 레이저 다이오드(Laser Diode)와 같은 발광 소자는 온도 변화에 매우 민감하며, 온도 드리프트(Temperature Drift)가 발생할 경우 파장(Wavelength)의 변동이나 광 출력(Optical Power)의 저하를 초래합니다. 2.5D 패키징 구조 내에서 전기적 소자의 열이 광학 경로로 전이되는 것을 차단하면서도, 전체 시스템의 열 밀도를 관리하는 것은 매우 어려운 과제입니다.

나. 고밀도 인터커넥트의 물리적 한계

CPO는 칩과 광학 엔진 사이의 거리를 최소화하여 신호 손실을 줄여야 하므로, 매우 짧은 경로 내에 수천 개의 미세한 전기적/광학적 통로가 형성됩니다. 이는 기존의 패키징 공정보다 훨씬 높은 수준의 평탄도(Flatness)와 정밀도를 요구하며, 미세한 물리적 변형(Warping)만으로도 광학적 정렬이 어긋나는 결과를 초래합니다.

2. 초정밀 정렬(Alignment) 이슈 및 광학적 결함 메커니즘

CPO 패키징에서 가장 치명적인 기술적 난제는 광학적 정렬(Optical Alignment)입니다. 전기적 연결은 Bump를 통한 접촉으로 어느 정도의 오차 허용 범위가 존재하지만, 광학적 연결은 빛의 회절(Diffraction)과 굴절 특성상 마이크로미터(μm) 단위 이하의 오차에서도 광 손실(Insertion Loss)이 기하급수적으로 증가합니다.

가. 정렬 오차(Alignment Error)의 유형과 영향

광학 엔진과 인터포저, 그리고 외부 광섬유(Fiber)가 결합되는 과정에서 다음과 같은 정렬 오차가 발생할 수 있습니다.

정렬 오차 유형	설명	시스템 영향
Axial Misalignment	광축(Optical Axis)의 중심이 일치하지 않는 경우	광 삽입 손실(Insertion Loss) 급증
Angular Misalignment	광축의 기울기(Tilt)가 발생하는 경우	모드 결합 효율(Mode Coupling Efficiency) 저하 및 신호 왜곡
Lateral Misalignment	수평 방향(X-Y축)으로 중심이 어긋나는 경우	광 출력 저하 및 신호 대 잡음비(SNR) 악화

표 4. 초정밀 정렬(Alignment) 이슈 및 광학적 결함 메커니즘

나. 미세 결함(Micro-Defect)의 발생 원인

2.5D/3D 패키징 공정 중 발생하는 미세 결함은 광학적 경로를 직접적으로 방해합니다.

- **Void 및 Particle:** Hybrid Bonding 또는 Micro-bump 공정 시 발생하는 미세한 기포(Void)나 이물질(Particle)은 광학적 경로 상의 산란(Scattering)을 유발합니다.
- **Surface Roughness:** 광학 소자의 표면 거칠기가 제어되지 않을 경우, 빛의 산란이 발생하여 신호의 위상(Phase)이 변질될 수 있습니다.
- **Interfacial Contamination:** EIC와 PIC가 결합되는 계면의 오염은 전기적 저항 증가뿐만 아니라 광학적 투과율을 저하시키는 원인이 됩니다.

3. 차세대 CPO 검사를 위한 핵심 요구사항

CPO의 복잡성으로 인해, 기존의 단순 외관 검사(Visual Inspection) 방식으로는 양불 판정이 불가능합니다. 따라서 다음과 같은 고도화된 검사 역량이 필수적으로 요구됩니다.

가. Sub-micron 급 초정밀 3D 광학 검사 (3D AOI)

CPO 패키징은 Bump가 없는 Hybrid Bonding 기술이나 초미세 Micro-bump 기술을 수반하는 경우가 많습니다. 따라서 접합부의 미세한 정렬 오차(Misalignment)와 접합면의 Void를 검출하기 위해, 나노미터(nm) 단위의 분해능을 가진 초고해상도 3D 광학 검사 기술이 필요합니다. 이는 단순한 2D 이미지를 넘어, 결함의 깊이(Depth)와 입체적인 형상을 분석할 수 있는 능력을 의미합니다.

나. 광-전기 통합 검사 (Opto-Electrical Co-Testing)

CPO는 전기 신호가 광 신호로 변환되는 지점을 검사해야 하므로, 전기적 특성(Signal Integrity)과 광학적 특성(Optical Power/Wavelength)을 동시에 검증할 수 있는 통합 검사 솔루션이 요구됩니다. 칩 수준에서의 전기적 테스트(Pre-stacking Test)와 패키징 완료 후의 광학적 테스트(Post-packaging Test) 간의 데이터 정합성을 확보하는 것이 수율 관리의 핵심입니다.

다. AI 기반의 실시간 결함 분류 및 데이터 분석

CPO 패키징 공정은 고속으로 진행되며, 검사해야 할 데이터의 양 또한 폭증합니다. 단순한 Rule-based 검사로는 미세한 결함과 정상적인 공정 노이즈를 구분하기 어렵기 때문에, 딥러닝(Deep Learning) 알고리즘을 활용하여 결함의 종류(Bridge, Missing, Misalignment, Void 등)를 실시간으로 분류하고, 이를 통해 공정상의 근본 원인(Root Cause)을 역추적할 수 있는 AI 비전 솔루션이 필수적입니다.

결론적으로, CPO 기술의 상용화는 단순히 광학 소자를 칩 옆에 두는 것을 넘어, '**광학적 정밀도**'와 '**반도체 패키징의 신뢰성**'을 완벽하게 결합하는 데 있습니다. 따라서 향후 CPO 시장의 주도권은 이러한 극한의 정렬 오차와 미세 결함을 얼마나 정밀하고 빠르게 검출해낼 수 있는가 하는 '**검사 기술의 고도화**'에 달려 있다고 할 수 있습니다.

크레셈(CRESSEM)의 기술적 기회 및 대응 전략

차세대 광 I/O 기술인 공동 패키징형 광학(CPO, Co-Packaged Optics)의 부상은 반도체 후공정(OSAT) 및 패키징 생태계에 근본적인 패러다임 변화를 요구하고 있습니다. 기존의 전기적 신호 전달 방식이 가진 물리적 한계를 극복하기 위해 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 CPO 기술은, 필연적으로 극도로 높은 수준의 정밀 검사 기술을 동반해야 합니다. 크레셈(CRESSEM)은 그동안 FC-BGA 및 2.5D/3D 기판 검사 분야에서 축적해 온 고정밀 광학 기술과 AI 비전 알고리즘을 바탕으로, CPO 시장의 기술적 난제를 해결할 핵심 솔루션 프로바이더로 도약할 수 있는 전략적 위치에 있습니다.

1. CPO 공정 진입을 위한 기술적 교두보: 이종 집적(Heterogeneous Integration) 역량

CPO의 핵심은 실리콘 포토닉스(Silicon Photonics) PIC(Photonic Integrated Circuit)와 구동을 위한 EIC(Electronic Integrated Circuit)를 하나의 패키지 내에 정밀하게 통합하는 것입니다. 이는 단순한 적층을 넘어, 광학적 경로(Optical Path)의 정렬과 전기적 연결이 동시에 완벽하게 이루어져야 함을 의미합니다.

크레셈은 이미 FC-BGA 및 2.5D 기판 검사 장비를 통해 Interposer 및 Substrate 검사 기술을 확보하고 있으며, 이를 HBM4와 같은 차세대 고밀도 패키징 검사 영역으로 확장할 수 있는 기술적 교두보를 마련하고 있습니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf]. 특히 CPO 패키징에서 요구되는 Die-to-Die 정렬 및 이종 소자 간의 인터페이스 검사는 크레셈이 보유한 고정밀 스테이지 제어 기술과 3D 프로파일링 기술을 통해 즉각적인 대응이 가능합니다.

2. 핵심 대응 로드맵: 3대 전략 기술 축

크레셈은 CPO 검사 시장의 주도권을 확보하기 위해 다음과 같은 세 가지 기술 축을 중심으로 로드맵을 구축해야 합니다.

① 초고해상도 광학 검사(High-Resolution AOI) 및 정렬 솔루션

CPO는 광학 소자와 반도체 칩 간의 미세한 정렬 오차(Misalignment)가 광 신호 손실(Insertion Loss)로 직결되는 매우 민감한 구조를 가집니다. 따라서 기존의 범프(Bump) 검사를 넘어선 Sub-micron(μm) 급 해상도를 가진 초정밀 자동 광학 검사(AOI, Automated Optical Inspection) 모듈이 필수적입니다. 크레셈은 Hybrid Bonding 공정 대응을 위해 개발 중인 초고해상도 3D 광학 검사 모듈 기술을 CPO의 광학 엔진(Optical Engine) 결합 공정에 전이하여, 광학적 정렬(Optical Alignment) 및 미세 이물질(Particle) 검출 솔루션을 선제적으로 공급해야 합니다.

② AI 기반 스마트 검사(AI-Driven Inspection) 및 데이터 통합

CPO 패키징의 복잡도가 증가함에 따라 검사 데이터량은 기하급수적으로 폭증할 것입니다. 크레셈의 강점인 AI 비전 알고리즘을 활용하여, 단순한 Rule-based 검사에서 벗어나 딥러닝 기반 결함 분류(Deep Learning-based Defect Classification) 시스템을 구축해야 합니다. 이는 미세 결함과 정상적인 노이즈를 명확히 구분함으로써 과검(Over-kill)률을 획기적으로 낮추고, 검사 Tact Time(생산 주기)을 최적화하는 데 기여합니다 [출처: 기업 분석 보고서 (주)크레셈]. 더 나아가, 검사 데이터를 분석하여 전공정의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 데이터 분석 플랫폼을 장비에 통합함으로써 고객사의 수율(Yield) 개선에 직접적으로 기여하는 '수율 파트너'로서의 가치를 제안해야 합니다.

③ 고객 맞춤형 모듈화 장비(Customized Modular Solution) 공급

CPO 기술은 제조사(NVIDIA, Broadcom 등) 및 패키징 업체(TSMC 등)의 공정 방식에 따라 광학 소자의 배치, 인터커넥트 구조, 기판 사양이 상이할 수 있습니다. 크레셈은 기성 제품(Off-the-shelf) 방식이 아닌, 고객사의 특정 공정(예: CoWoS 기반 CPO 적층)에 최적화된 맞춤형 검사 모듈을 신속하게 공급할 수 있는 모듈형 장비 설계 역량을 극대화해야 합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

3. 전략적 가치 매트릭스

크레셈의 핵심 역량과 CPO 공정의 요구사항 간의 정합성을 분석한 결과는 다음과 같습니다.

CPO 공정 요구사항 대비 크레셈 기술 대응 매트릭스

	고정밀 광학/스테이지	AI 비전 알고리즘	데이터 분석 플랫폼
과제/난제	● 핵심	●	○
초미세 정렬(Alignment)	○	● 핵심	●
광학 결함 검출	○	●	● 핵심

Cressem · 결정론 렌더

그림 4. CPO 공정 요구사항 대비 크레셈 기술 대응 매트릭스

4. 결론 및 시사점

CPO 시장은 단순히 광학 기술의 도입을 넘어, 전기적/광학적 신호가 통합되는 초고난도 패키징 영역으로의 진입을 의미합니다. 크레셈은 기존의 FC-BGA 및 2.5D 기판 검사 시장에서 검증된 고정밀 광학계-기구부-소프트웨어 통합 설계 능력을 바탕으로, CPO의 핵심 난제인 정렬(Alignment) 및 미세 결함 검출 시장을 공략해야 합니다 [출처: 기업

분석 보고서 (주)크레셈].

특히, AI를 결합한 실시간 결함 검출(Real-time Defect Detection)과 고객사 수율 향상을 위한 데이터 피드백 솔루션을 결합한다면, 크레셈은 차세대 AI 인프라 공급망 내에서 대체 불가능한 고부가가치 검사 장비 솔루션 기업으로 자리매김할 것입니다.

결론 및 시사점

AI 인프라의 폭발적인 성장과 함께 데이터센터의 전력 및 대역폭 한계를 극복하기 위한 핵심 솔루션으로 공동 패키지형 광학(CPO, Co-Packaged Optics) 기술이 급부상하고 있습니다. 본 보고서에서 분석한 바와 같이, 기존의 플러그블(Pluggable) 광모듈 방식은 물리적 한계에 직면해 있으며, 이를 돌파하기 위한 CPO 기술의 도입은 선택이 아닌 필수적인 흐름입니다.

CPO 시장에서 주도권을 확보하고 시장 리더십(Market Leadership)을 공고히 하기 위한 핵심 성공 요인(KSF, Key Success Factors)과 크레셈(CRESSEM)의 전략적 로드맵(Strategic Roadmap)을 다음과 같이 요약합니다.

1. CPO 시장 선점을 위한 핵심 성공 요인 (KSF)

- **초정밀 패키징 및 정렬 기술(Ultra-precision Alignment):** 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 과정에서 발생하는 미세 정렬 오차를 극복하는 것이 기술적 성패를 결정합니다.
- **열 관리 및 신뢰성 확보(Thermal Management):** 고밀도 집적화에 따른 열 밀도 상승 문제를 해결하고, 광학 소자와 전기적 소자 간의 열적 안정성을 보장하는 패키징 솔루션이 요구됩니다.
- **검사 자동화 및 수율 최적화(Inspection Automation):** 2.5D/3D 패키징 구조 내에서 발생하는 미세 결함을 실시간으로 검출하고, 이를 데이터화하여 공정에 피드백할 수 있는 지능형 검사 시스템이 필수적입니다.

2. 크레셈(CRESSEM)의 전략적 대응 방향

크레셈은 기존 FC-BGA 및 2.5D/3D 기판 검사 분야에서 축적한 고성능 머신비전 및 AI 알고리즘 역량을 바탕으로 CPO 검사 시장의 게임 체인저로 도약해야 합니다.

구분	핵심 전략 요소	세부 실행 과제
기술 고도화	초정밀 광학 검사 모듈 개발	Hybrid Bonding 및 광학 소자 통합 공정용 Sub-micron 급 3D AOI 솔루션 확보
솔루션 통합	AI 기반 지능형 검사 플랫폼	단순 결함 검출을 넘어, 결함의 근본 원인을 분석(Root Cause Analysis)하는 AI 비전 솔루션 통합
시장 확장	고객 맞춤형 모듈화 전략	제조사별(NVIDIA, Broadcom 등) 상이한 패키징 공정에 최적화된 Customized Inspection System 공급

표 5. 결론 및 시사점

결론적으로, CPO 기술로의 패러다임 전환은 크레셈에게 기존 기판 검사 기술을 고부가가치의 광학 인터커넥트 검사 영역으로 확장할 수 있는 결정적 기회입니다. AI 기반의 실시간 결함 검출 시스템과 초정밀 광학 제어 기술을 결합하여 고객사의 수율(Yield) 향상에 직접적으로 기여하는 파트너로서의 입지를 강화한다면, 차세대 AI 반도체 공급망 내에서 대체 불가능한 핵심 플레이어로 자리매김할 것입니다.

참고 자료

1. [Cpo 기술 동향 및 국내외 기업 분석 :: 투자연구소 테크센터](<https://engineering-ladder.tistory.com/178>)
2. [공동 패키지형 광학 (CPO) 기술동향 및 시장 전망 2025-2035 - IDTechEx](<https://www.idtechex.com/ko/research-report/co-packaged-optics/1019>)
3. [2026.03 Cpo (공동패키지광학) - Ai 데이터센터의 차세대 광통신 ...](<https://kai-search.tistory.com/46>)
4. [Ai 데이터센터 전력·대역폭 한계...Cpo 중심 광통신 인터커넥트 ...](<https://www.etnews.com/20260529000024>)
5. [Co-Packaged Optics Market Size, Share and Growth Analysis](<https://www.marketsandmarkets.com/Market-Reports/co-packaged-optics-market-28874835.html>)
6. [Co Packaged Optics Market Report: Size, Growth, Trends & Forecast (2025-2033)](<https://www.verifiedmarketresearch.com/product/co-packaged-optics-market/>)
7. [Co Packaged Optics Market Size, Share | Growth Report [2034]](<https://www.fortunebusinessinsights.com/co-packaged-optics-market-117954>)
8. [Co-Packaged Optics (CPO) Market Size to Hit USD 1,055.11 Million by 2034](<https://www.precedenceresearch.com/co-packaged-optics-market>)
9. [PDF Co-Packaged Optics (CPO) 2025-2035: Technologies, Market, and Forecasts](<http://www.sbdi.co.kr/email/2024/20240826/sample/IDTechExCoPackagedOpticsCPO.pdf>)
10. [PDF IDTechEx Report](<http://www.sbdi.co.kr/email/2026/20260526/sample/IDTechExCoPackagedOpticsCPO2.pdf>)
11. [PDF Co-Packaged Optics Gain Traction in Data Centers](https://www.mitsui.com/mgssi/en/report/detail/_icsFiles/afieldfile/2026/04/01/2601bttstujie.pdf)
12. [CPO (Co-Packaged Optics) 기술 보고서](<https://happythink64575.tistory.com/69>)
13. IDTechExCoPackagedOpticsCPO.pdf (사내 자료)
14. IDTechExCoPackagedOpticsCPO2.pdf (사내 자료)
15. 2601bttstujie.pdf (사내 자료)
16. 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf (사내 자료)
17. 매뉴얼HBMAAdvancedInspectionSyst20260509001.pdf (사내 자료)
18. 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf (사내 자료)
19. 분석_크레셈CRESSEM20260509001.pdf (사내 자료)
20. pdf_인하대학교컴퓨터공학과배승환20260509001.pdf (사내 자료)
21. ProfessorSeungHwanBaeReport.pdf (사내 자료)