

차세대 첨단 패키징(CoWoS, HBM) 검사 기술 동향 및 전략 분석 보고서

문서번호 CRSM-AI-2026-AUTO

작성일 2026-07-06

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 첨단 패키징(CoWoS, HBM) 검사 기술 동향 및 전략 분석 보고서	3
개요 및 배경	3
HBM(High Bandwidth Memory) 기술 진화와 검사 이슈	4
AI 기반 지능형 비전 검사 시스템(AI-Driven Inspection)	6
CRESSEM의 기술 대응 전략 및 로드맵	7
결론 및 시사점	8

차세대 첨단 패키징(CoWoS, HBM) 검사 기술 동향 및 전략 분석 보고서

AI 반도체 시장의 급성장에 따른 CoWoS(S/L/R) 및 HBM4 기술의 구조적 변화를 분석하고, 이에 대응하는 고정밀 광학·전기적 검사 기술의 핵심 전략을 제시합니다. 특히 Hybrid Bonding 및 2.5D/3D 적층 공정에서 발생하는 결함 제어 방안을 심층적으로 다룹니다.

개요 및 배경

1. AI 반도체 시장의 폭발적 성장과 패러다임의 변화

최근 인공지능(AI) 기술의 급격한 발전과 생성형 AI(Generative AI) 서비스의 확산은 컴퓨팅 성능에 대한 전례 없는 요구를 창출하고 있습니다. 과거의 반도체 산업이 전공정(Front-end)에서의 회로 미세화(Scaling)를 통해 성능 향상을 도모했다면, 현재는 공정 미세화의 물리적 한계(Moore's Law의 한계)와 경제적 비용 문제로 인해 후공정(Back-end)인 첨단 패키징(Advanced Packaging) 기술이 성능 혁신의 핵심 동력으로 부상하였습니다.

특히 NVIDIA, AMD와 같은 빅테크 기업들이 주도하는 AI 가속기(AI Accelerator) 시장에서는 초고속 데이터 전송과 저전력 고효율 구현이 필수적입니다. 이를 위해 고대역폭 메모리(HBM, High Bandwidth Memory)와 GPU를 하나의 패키지 안에 통합하는 2.5D/3D 패키징 기술이 표준으로 자리 잡고 있습니다. 이러한 기술적 전환은 단순히 칩을 보호하는 수준을 넘어, 칩 간의 연결성(Interconnectivity)을 극대화하여 시스템 전체의 대역폭(Bandwidth)을 높이는 방향으로 진화하고 있습니다.

2. 첨단 패키징(Advanced Packaging)의 핵심 기술적 가치

첨단 패키징은 개별 칩렛(Chiplet)들을 최적의 경로로 연결하여 하나의 거대한 시스템처럼 동작하게 만드는 역할을 합니다. 대표적인 기술로는 TSMC의 CoWoS(Chip on Wafer on Substrate)와 같은 2.5D 패키징 플랫폼이 있으며, 이는 HBM과 로직 칩(Logic Die)을 실리콘 인터포저(Silicon Interposer) 위에 배치하여 데이터 병목 현상을 해결합니다 [출처: SemiHub].

또한, 차세대 HBM 기술인 HBM4로 진입함에 따라 적층 단수가 16단 이상으로 증가하고 있으며, 기존의 범프(Bump) 기반 접합 방식에서 벗어나 구리와 구리를 직접 연결하는 하이브리드 본딩(Hybrid Bonding, Cu-to-Cu) 기술이 도입되고 있습니다 [출처: 삼성전자 HBM4 전환에 따른 검사 기술 동향]. 이러한 기술적 진보는 데이터 전송 속도를 획기적으로 높이는 동시에 패키지 전체의 두께를 줄이고 신호 무결성(Signal Integrity, SI)을 개선하는 데 결정적인 기여를 하고 있습니다.

3. 검사 기술(Inspection Technology)의 결정적 역할 및 중요성

첨단 패키징 기술이 고도화될수록 제조 공정의 복잡도는 기하급수적으로 증가하며, 이는 곧 수율(Yield) 관리의 난이도 상승으로 직결됩니다. 특히 다음과 같은 이유로 검사 기술의 중요성이 강조됩니다.

- **결함 발생의 치명성 증가:** HBM과 같이 수십 개의 다이(Die)를 수직으로 적층하는 구조에서는 단 하나의 칩에서 발생한 미세 결함이 전체 스택(Stack)의 폐기로 이어집니다. 이는 제조 원가(Cost per Die)에 막대한 손실을 초래하므로, 적층 전 단계에서의 Known Good Die(KGD) 확보와 적층 후의 정밀 검사가 필수적입니다 [출처: 삼성전자 HBM4 전환에 따른 검사 기술 동향].
- **미세 공정 한계에 따른 검사 난이도 상승:** 하이브리드 본딩 도입 시, 범프(Bump)가 없는 접합면의 미세한 이물질(Particle)이나 정렬(Alignment) 오차는 기존의 검사 방식으로는 탐지가 불가능합니다. 따라서 서브마이크론(Sub-micron) 급의 해상도를 가진 초정밀 광학 검사 및 비파괴 검사 기술이 요구됩니다 [출처: 삼성전자 HBM4 전환에 따른 검사 기술 동향].

- **데이터 처리량 및 신호 품질 검증:** 고속 데이터 전송(9.2Gbps 이상) 환경에서는 미세한 전기적 특성 변화가 시스템 전체의 오류를 유발할 수 있습니다. 따라서 전기적 특성 검사(Electrical Test)와 신호 무결성(Signal Integrity) 및 전력 무결성(Power Integrity)에 대한 고도화된 검증 프로세스가 수반되어야 합니다.

결론적으로, 첨단 패키징 시장의 성장은 곧 고정밀 검사 장비 시장의 성장을 의미합니다. 본 보고서에서는 CoWoS 및 HBM 기술의 진화에 따른 기술적 난제를 분석하고, 이를 해결하기 위한 차세대 검사 솔루션 및 전략적 대응 방안을 심층적으로 고찰하고자 합니다.

HBM(High Bandwidth Memory) 기술 진화와 검사 이슈

AI 가속기(AI Accelerator) 시장의 폭발적인 성장과 함께 고대역폭 메모리(HBM, High Bandwidth Memory)는 GPU 및 NPU의 성능을 결정짓는 핵심 요소로 자리 잡았습니다. 메모리 성능의 병목 현상을 해결하기 위해 적층 단수는 가파르게 상승하고 있으며, 이는 단순히 칩을 쌓는 것을 넘어 패키징 공정의 패러다임을 근본적으로 변화시키고 있습니다. 특히 현재의 HBM3E에서 차세대 HBM4(6세대 HBM)로 전환되는 시점은 기술적 난이도가 기하급수적으로 상승하는 변곡점이라 할 수 있습니다.

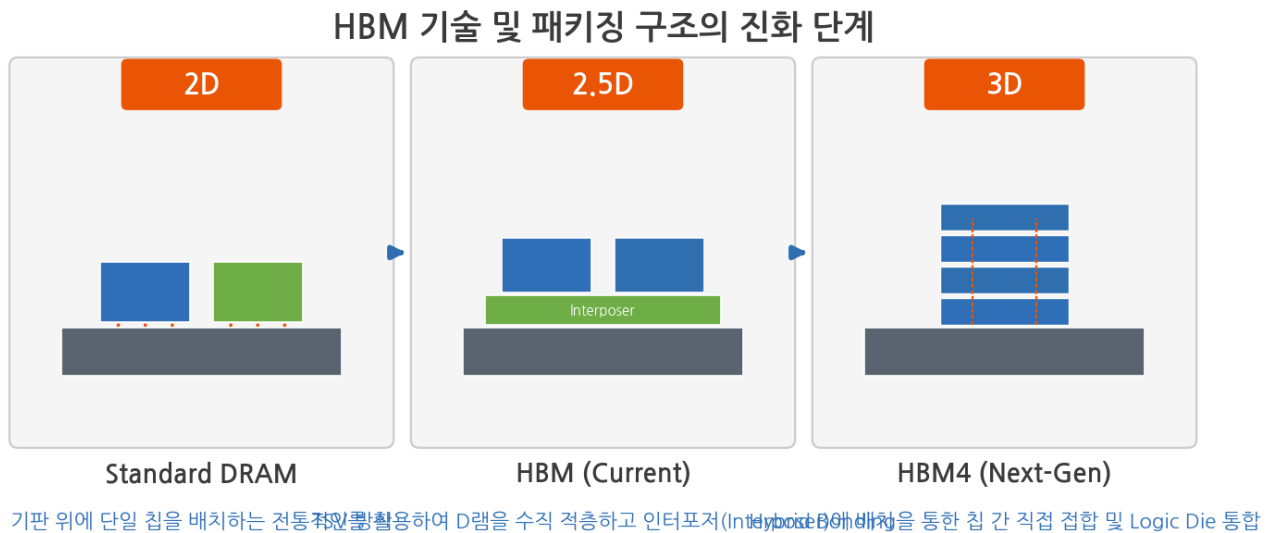
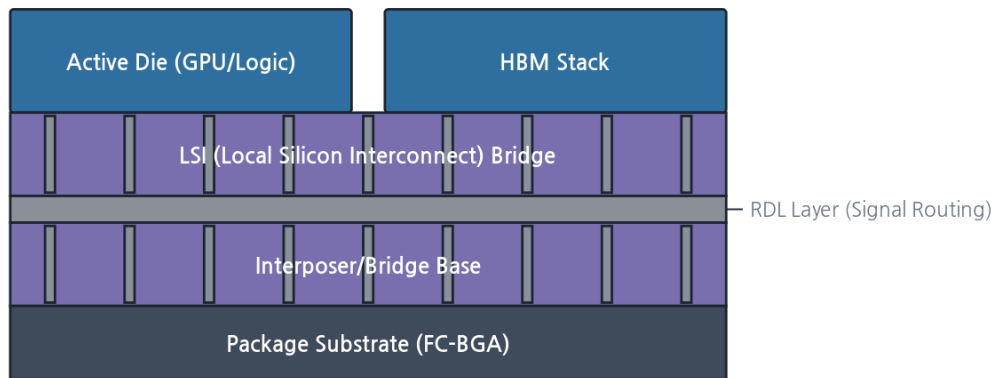


그림 1. HBM 기술 및 패키징 구조의 진화 단계

CoWoS-L 플랫폼 적층 구조



☒ Cressem 검사 포인트

- LSI-Die 간 미세 범프 연결성
- RDL 배선 단선 및 쇼트
- Interposer 내 TSV 정렬 상태
- Substrate 휨(Warping) 현상

Cressem · 결정론 렌더 · 읽기용 개략도

그림 2. CoWoS-L 플랫폼 적층 단면도

첨단 패키징 주요 결함 검사 프로세스



그림 3. 첨단 패키징 주요 결함 검사 프로세스

차세대 첨단 패키징 통합 검사 아키텍처



그림 4. 차세대 첨단 패키징 통합 검사 아키텍처

AI 기반 지능형 비전 검사 시스템(AI-Driven Inspection)

첨단 패키징(Advanced Packaging) 공정이 미세화되고 적층 구조가 복잡해짐에 따라, 기존의 룰 기반(Rule-based) 검사 방식은 데이터 폭증과 결함 유형의 다양화라는 한계에 직면하고 있습니다. 특히 HBM4와 같은 차세대 메모리나 CoWoS 플랫폼과 같은 2.5D/3D 패키징 공정에서는 나노미터(nm) 단위의 미세 결함을 판별해야 하며, 동시에 생산성을 저해하지 않는 고속 검사가 필수적입니다. 이를 해결하기 위한 핵심 기술이 바로 **AI 기반 지능형 비전 검사 시스템(AI-Driven Inspection)**입니다.

1. 딥러닝 기반 결함 분류(Deep Learning-based Defect Classification)

전통적인 검사 방식은 사전에 정의된 기하학적 규칙이나 밝기 차이를 기준으로 결함을 판별합니다. 그러나 하이브리드 본딩(Hybrid Bonding)이나 고밀도 인터포저(Interposer) 공정에서 발생하는 결함은 형태가 매우 불규칙하고, 정상적인 패턴(Normal Pattern)과 유사한 노이즈가 빈번하게 발생합니다.

- **결함 분류(Defect Classification)의 고도화**: 딥러닝 알고리즘, 특히 합성곱 신경망(CNN, Convolutional Neural Networks)을 활용하면 단순한 형태 비교를 넘어 결함의 '특성'을 학습할 수 있습니다. 이를 통해 Void(공극), Bridge(단락), Misalignment(정렬 오차), Particle(이물질) 등을 높은 정확도로 구분해냅니다.
- **과검(Over-kill) 방지 기술**: 검사 장비의 가장 큰 난제 중 하나는 양품을 불량으로 판정하는 과검(Over-kill) 문제입니다. AI는 미세한 공정 노이즈와 실제 치명적인 결함을 학습을 통해 구분함으로써, 과검률을 획기적으로 낮추고 불필요한 공정 폐기를 방지합니다. 이는 곧 최종 수율(Yield) 향상과 직결되는 핵심 요소입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

2. 실시간 결함 검출(Real-time Defect Detection) 및 데이터 처리 전략

첨단 패키징 라인은 고속 생산 체제를 지향하므로, 검사 알고리즘의 연산 속도가 생산 주기(Tact Time)를 결정짓는 병목 구간(Bottleneck)이 될 수 있습니다. 따라서 AI 모델의 경량화와 하드웨어 가속 기술이 동반되어야 합니다.

- **실시간성 확보:** 딥러닝 모델이 검사 이미지 획득과 동시에 결함을 판별할 수 있도록 GPU(Graphics Processing Unit) 또는 NPU(Neural Processing Unit)를 활용한 병렬 연산 구조를 채택합니다. 이는 생산 라인에서 실시간 결함 검출(Real-time Defect Detection)을 가능하게 하여, 불량 발생 시 즉각적인 공정 피드백을 제공합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **데이터 기반의 공정 최적화:** AI 검사 시스템은 단순히 'Pass/Fail'을 판정하는 것에 그치지 않고, 검출된 결함 데이터를 통계적으로 분석합니다. 이를 통해 결함의 발생 패턴을 역추적(Root Cause Analysis)함으로써, 전공정의 장비 파라미터나 환경적 요인을 개선할 수 있는 스마트 팩토리(Smart Factory) 구현의 기반을 제공합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

3. AI 비전 기술의 비교 분석

구분	Rule-based 검사 (기준)	AI-Driven 검사 (차세대)	비고
판단 기준	정해진 수치 및 기하학적 규칙	학습된 데이터 기반 특징 추출	AI의 유연성 우위
결함 대응력	신규 결함 발생 시 재설정 필요	데이터 추가 학습을 통해 대응 가능	유지보수 효율성
과검(Over-kill)	노이즈를 결함으로 오인할 확률 높음	노이즈와 결함을 구분하여 과검 최소화	수율 확보 핵심
데이터 활용	단순 불량 통계 제공	불량 원인 분석(Root Cause) 지원	스마트 팩토리 연계

표 1. AI 비전 기술의 비교 분석

결론적으로, AI 기반 지능형 비전 검사 시스템은 HBM4 및 CoWoS와 같은 초미세·고적층 패키징 시장에서 수율을 결정짓는 핵심 경쟁력입니다. 크레셈은 이러한 기술적 요구에 대응하기 위해 하드웨어(고해상도 광학 엔진)와 소프트웨어(AI 알고리즘)가 결합된 통합 솔루션을 지향하고 있습니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

CRESSEM의 기술 대응 전략 및 로드맵

반도체 산업의 패러다임이 전공정(Front-end)의 미세화 한계를 극복하기 위해 후공정(Back-end)의 첨단 패키징(Advanced Packaging) 고도화로 이동함에 따라, (주)크레셈(CRESSEM)은 HBM4 및 CoWoS 등 차세대 플랫폼의 수율(Yield)을 결정짓는 핵심 검사 솔루션 파트너로서 다음과 같은 기술 대응 전략을 추진하고 있습니다.

1. Hybrid Bonding 공정 대응을 위한 초고해상도 검사 모듈 개발

HBM4 및 차세대 2.5D/3D 패키징의 핵심 변화는 기존의 범프(Bump)를 이용한 방식에서 구리(Cu)와 구리를 직접 접합하는 하이브리드 본딩(Hybrid Bonding, Cu-to-Cu Bonding) 기술로의 전환입니다. 이 공정은 범프가 사라지는 대신 접합면의 평탄도와 미세 정렬(Alignment)이 극도로 중요해지며, 아주 작은 결함도 전체 스택의 불량으로 직결됩니다.

- **초정밀 정렬 및 결함 검출(Sub-micron Alignment & Defect Detection):** 하이브리드 본딩 도입 시 발생하는 Cu-to-Cu 접합부의 미세한 보이드(Void), 이물질(Particle), 그리고 미세 정렬 오차를 잡아내기 위해 Sub-micron(1 μ m 미만) 급 해상도를 가진 차세대 광학 검사 모듈 개발에 집중하고 있습니다. [기술 보고서] 삼성전자 HBM4 전환에 따른 검사 기술 동향 및 대응 전략

- **비파괴 3D 검사 기술 고도화:** 적층 내부의 구조적 결함을 확인하기 위해 고해상도 3D X-ray(Computed Tomography) 기술과 광학 기술을 결합하여, 적층 공정 중간 단계에서 비파괴 방식으로 내부 결함을 정밀하게 진단하는 솔루션을 구축하고 있습니다. [기술 보고서] 삼성전자 HBM4 전환에 따른 검사 기술 동향 및 대응 전략

2. 고객 맞춤형(Customized) 검사 시스템 제공 및 락인(Lock-in) 전략

반도체 제조사(IDM 및 Foundry)마다 채택하는 적층 방식(TC-NCF, MR-MUF, Hybrid Bonding 등)과 공정 프로세스가 상이하다는 점을 고려하여, 크레셈은 범용 장비(Off-the-shelf)를 넘어선 **고객 맞춤형(Customized) 검사 시스템**을 제공합니다.

- **공정 특화 솔루션:** 고객사의 특정 공정 환경(예: 삼성전자의 400mm 링웨이퍼(Ring Wafer) 대응 등)에 최적화된 검사 알고리즘과 하드웨어 구성을 제공함으로써 공정 효율을 극대화합니다. [산업 분석 보고서] 삼성전자의 HBM 400mm 링웨이퍼 기술 전략 및 시장 영향력 분석
- **수율 최적화(Yield Optimization) 파트너십:** 단순히 불량률 검출하는 단계를 넘어, 검사 데이터를 분석하여 공정상의 불량 원인을 역추적하는 **근본 원인 분석(Root Cause Analysis)** 솔루션을 제공합니다. 이를 통해 고객사가 공정 변수를 제어하고 수율을 안정적으로 확보할 수 있도록 돕는 지능형 파트너로 진화하고 있습니다. [기업 분석 보고서] (주)크레셈 (CRESSEM): 차세대 반도체 패키징 검사 솔루션의 선두주자

3. AI 기반 지능형 검사 및 차세대 로드맵

크레셈은 하드웨어의 정밀도와 소프트웨어의 지능화를 결합한 통합 솔루션을 지향합니다.

구분	핵심 개발 과제	목표 및 기대 효과
AI Vision	Deep Learning 기반 결함 분류	미세 결함과 정상 노이즈를 구분하여 과검(Over-kill) 률을 획기적으로 저감
Real-time	실시간 결함 검출(Real-time Defect Detection)	생산 라인의 Tact Time(생산 주기) 를 극대화하여 생산성 향상
Advanced	Warpage(휨) 측정 및 보정 기술	고단 적층(16단 이상) 시 발생하는 물리적 변형에 대한 정밀 분석 및 보정

표 2. AI 기반 지능형 검사 및 차세대 로드맵

크레셈은 HBM4의 고단 적층 대응을 위한 **Warpage(휨) 측정 및 보정 기술 고도화**와 더불어, AI 알고리즘을 결합한 실시간 결함 검출 시스템을 구축함으로써 차세대 AI 반도체 공급망 내에서 대체 불가능한 핵심 위치를 점유할 계획입니다. [기술 보고서] 삼성전자 HBM4 전환에 따른 검사 기술 동향 및 대응 전략, [기업 분석 보고서] (주)크레셈 (CRESSEM): 차세대 반도체 패키징 검사 솔루션의 선두주자

결론 및 시사점

차세대 AI 반도체 시장의 폭발적인 성장과 함께 첨단 패키징(Advanced Packaging) 기술은 단순한 후공정을 넘어 반도체의 성능을 결정짓는 핵심 경쟁력으로 부상하였습니다. 본 보고서에서 분석한 바와 같이, CoWoS 플랫폼의 고도화와 HBM4로의 전환은 패키징 구조의 복잡성을 기하급수적으로 증가시키고 있으며, 이는 곧 검사 기술의 패러다임 전환을 요구하고 있습니다.

1. 시장 전망 및 기술적 요구사항 (Market Outlook)

AI 가속기 시장의 수요가 지속적으로 확대됨에 따라, TSMC의 CoWoS-L과 같은 차세대 인터포저 기술과 HBM의 고단 적층(16단 이상) 기술은 표준으로 자리 잡을 전망입니다. 특히 삼성전자의 400mm 링웨이퍼(Ring Wafer)

도입 사례에서 볼 수 있듯이, 제조 원가 절감과 웨이퍼 활용도 극대화를 위한 대면적·고집적 패키징 기술이 시장을 주도할 것입니다 [출처: pdf1서론HBM시장의패러다임변화20260508001.pdf]. 이러한 기술적 진보는 기존의 범프(Bump) 기반 접합을 넘어선 하이브리드 본딩(Hybrid Bonding, Cu-to-Cu)의 도입을 가속화하며, 이는 검사 장비에 대해 과거와 차원이 다른 수준의 정밀도를 요구하게 될 것입니다 [출처: 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf].

2. 수율 확보를 위한 핵심 성공 요인 (Strategic Imperatives for Yield Management)

첨단 패키징 공정에서 수율(Yield)을 결정짓는 핵심 요소는 '결함의 사전 차단'과 '검사 데이터의 자산화'입니다.

- **초정밀 검사 역량 확보:** 하이브리드 본딩 공정에서 발생하는 미세한 이물질(Particle)이나 Cu-to-Cu 접합부의 보이드(Void), 그리고 미세 정렬(Alignment) 오차를 잡아내기 위한 Sub-micron급 3D 광학 검사 기술은 수율 확보의 필수 조건입니다 [출처: 보고서_삼성전자HBM4전환에따른검사기술동향20260509001.pdf].
- **전기적·비파괴 검사의 통합:** 적층 전 개별 Die의 특성을 완벽히 검증하는 Known Good Die(KGD) 확보 전략과, 적층 후 내부 결함을 확인하는 고해상도 3D X-ray(Computed Tomography) 기술의 조화가 필요합니다 [출처: 보고서_삼성전자HBM4전환에따른검사기술동향20260509001.pdf].
- **AI 기반 지능형 검사(AI-Driven Inspection):** 폭증하는 검사 데이터를 효율적으로 처리하고, 단순 노이즈와 실제 결함을 구분하여 과검(Over-kill)률을 낮추는 딥러닝 기반의 실시간 결함 분류 솔루션은 양산성 확보의 핵심입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

결론적으로, 향후 첨단 패키징 검사 시장은 단순한 불량 검출(Detection)을 넘어, 검사 데이터를 통해 공정상의 불량 원인을 역추적(Root Cause Analysis)하여 수율을 직접적으로 향상시키는 '스마트 팩토리 솔루션' 형태로 진화할 것입니다. 크레셈(CRESSEM)은 이러한 기술적 난제를 해결하기 위해 하이브리드 본딩 대응 초고해상도 모듈과 고객 맞춤형(Customized) 검사 시스템 개발에 집중함으로써, 차세대 AI 반도체 공급망 내에서 대체 불가능한 핵심 파트너로서의 위치를 공고히 해야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].