

## HBM4 시장 동향 분석 및 차세대 반도체 검사 장비 기술 기회 보고서

문서번호 CRSM-AI-2026-AUTO

작성일 2026-07-27

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

## 목 차

---

|                                         |    |
|-----------------------------------------|----|
| HBM4 시장 동향 분석 및 차세대 반도체 검사 장비 기술 기회 보고서 | 3  |
| 개요 및 배경                                 | 3  |
| HBM4 시장 규모 및 수요 전망 (2025-2031)          | 4  |
| HBM4 핵심 기술 변화 및 공정 이슈                   | 5  |
| 결론 및 시사점                                | 9  |
| 참고 자료                                   | 10 |

# HBM4 시장 동향 분석 및 차세대 반도체 검사 장비 기술 기획 보고서

2026년 HBM4 시장의 급격한 성장과 기술적 전환점을 분석하고, 적층 단수 증가 및 Hybrid Bonding 도입에 따른 검사 난이도 상승에 대응하는 차세대 검사 솔루션의 기술적 기회를 고찰한다.

## 개요 및 배경

### 1. HBM 시장의 진화와 기술적 패러다임의 전환

고대역폭 메모리(High Bandwidth Memory, HBM)는 데이터 처리 속도와 대역폭을 극대화하기 위해 여러 개의 DRAM을 수직으로 적층하여 인터페이스를 확장한 고성능 메모리 솔루션입니다. 인공지능(AI) 연산의 가속화로 인해 GPU 및 AI 가속기(AI Accelerator)의 성능이 비약적으로 향상됨에 따라, 이를 뒷받침하기 위한 메모리 솔루션으로서 HBM의 중요성은 단순한 부품의 차원을 넘어 시스템 전체의 성능을 결정짓는 핵심 요소(Key Enabler)로 자리 잡았습니다.

HBM 시장은 HBM1을 시작으로 HBM2, HBM2E를 거쳐 현재 주력 제품인 HBM3 및 HBM3e 단계에 이르기까지 급격한 기술적 진화를 거듭해 왔습니다. 각 세대 전환 시점마다 적층 단수의 증가, 데이터 전송 속도(Data Rate)의 향상, 그리고 이를 구현하기 위한 적층 기술(Stacking Technology)의 고도화가 동반되었습니다. 특히 최근의 HBM3e 단계에서는 MR-MUF(Mass Reflow-Molded Underfill)와 같은 공정 기술이 수율과 성능을 좌우하는 핵심 변수로 작용하며 시장의 성장을 견인하였습니다.

### 2. HBM4(6세대) 전환의 전략적 중요성

현재 반도체 산업은 HBM3e를 넘어 차세대 표준인 HBM4(6세대)로의 본격적인 전환기를 맞이하고 있습니다. HBM4로의 진입은 단순히 데이터 전송 속도를 높이는 것을 넘어, 메모리 구조와 제조 공정 전반에 걸친 근본적인 패러다임의 변화를 의미합니다.

HBM4 전환이 갖는 전략적 중요성은 크게 세 가지 관점에서 분석할 수 있습니다.

첫째, **구조적 고도화 및 적층 한계 돌파**입니다. HBM4 단계에서는 적층 단수가 기존 12단 수준을 넘어 16단 이상의 고단 적층(High-stacking)으로 진입함에 따라, 물리적 두께 제어와 워피지(Warping, 휘어짐) 현상 관리가 제품의 생존을 결정짓는 핵심 과제가 됩니다. 이는 적층 기술의 물리적 한계에 도전하는 과정이며, 이를 해결하기 위한 새로운 공정 및 검사 솔루션의 수요를 창출합니다.

둘째, **커스텀 메모리(Customized Memory)로의 진화**입니다. HBM4부터는 고객사(Nvidia, AMD 등)의 AI 가속기 설계 요구에 맞춘 '커스텀 로직 다이(Custom Logic Die)'의 도입이 가시화되고 있습니다. 이는 기존의 표준화된 메모리 공급 방식에서 벗어나, 파운드리(Foundry) 공정과 메모리 공정이 결합된 복합적인 제조 생태계를 형성함을 의미합니다. 이에 따라 로직 다이와 메모리 다이 간의 인터페이스 검사 및 신호 무결성(Signal Integrity) 확보가 시장 주도권을 결정짓는 핵심 요소로 부상하고 있습니다.

셋째, **차세대 본딩 기술(Hybrid Bonding)의 도입**입니다. 기존의 범프(Bump)를 이용한 접합 방식에서 벗어나, 구리(Cu)와 구리를 직접 연결하는 하이브리드 본딩(Hybrid Bonding, Cu-to-Cu) 기술이 HBM4의 핵심 기술로 논의되고 있습니다. 이는 칩 사이의 간격을 획기적으로 줄여 데이터 전송 효율을 극대화할 수 있으나, 동시에 제조 공정의 난이도를 기하급수적으로 높이며 미세한 결함조차 허용하지 않는 초정밀 검사 환경을 요구하게 됩니다.

### 3. 시장 전환에 따른 검사 기술의 역할 변화

HBM4로의 기술적 전환은 곧 '수율(Yield) 관리의 난이도 상승'과 직결됩니다. 적층 단수가 높아지고 공정이 미세화될수록, 단 하나의 다이(Die)에서 발생한 결함이 전체 스택(Stack)의 폐기로 이어지는 리스크가 커집니다.

따라서 적층 전 개별 다이의 품질을 보장하는 KGD(Known Good Die) 확보 기술과, 적층 공정 중 발생하는 미세 결함을 실시간으로 포착하는 검사 기술의 중요성이 그 어느 때보다 강조되고 있습니다.

결론적으로, HBM4 시장은 AI 메모리 수요의 폭발적 증가와 함께 기술적 변곡점에 서 있습니다. 차세대 HBM 시장에서 승리하기 위해서는 고단 적층 대응을 위한 물리적 제어 기술, 하이브리드 본딩 공정에 최적화된 초정밀 광학/비파괴 검사 기술, 그리고 방대한 검사 데이터를 처리할 수 있는 AI 기반의 지능형 검사 솔루션이 유기적으로 결합되어야 합니다. 본 보고서는 이러한 시장의 흐름을 분석하고, 변화하는 공정 환경 속에서 반도체 검사장비 산업이 포착할 수 있는 기술적 기회 요인을 심층적으로 고찰하고자 합니다.

## HBM4 시장 규모 및 수요 전망 (2025-2031)

### 1. HBM4 시장의 폭발적 성장 및 규모 전망

고대역폭 메모리(High Bandwidth Memory, HBM) 시장은 AI 가속기 수요의 급증과 함께 유례없는 성장기를 맞이하고 있습니다. 특히 차세대 규격인 HBM4(6세대 HBM)로의 전환은 단순한 성능 향상을 넘어, 메모리 반도체의 구조적 패러다임이 변화하는 분기점이 될 것으로 전망됩니다.

HBM4 시장의 규모는 2025년 약 0.15 billion USD 수준에서 시작하여, 2026년에는 0.28 billion USD로 가시적인 성장을 보일 것으로 예상됩니다 [출처: HBM4 Market Size, Share & 2031 Growth Trends Report]. 주목해야 할 점은 이후의 성장 기울기입니다. 2031년까지 HBM4 시장 규모는 약 6.17 billion USD에 도달할 것으로 예측되며, 이 기간 동안 연평균 성장률(CAGR)은 무려 85.62%에 달하는 폭발적인 수치를 기록할 것으로 보입니다 [출처: HBM4 Market Size, Share & 2031 Growth Trends Report].

이러한 급격한 성장의 배경에는 생성형 AI(Generative AI) 모델의 고도화와 이에 따른 데이터 처리량의 기하급수적 증가가 자리 잡고 있습니다. HBM3E가 현재 시장의 주류를 형성하고 있으나, 초거대 언어 모델(LLM)의 요구 성능을 충족하기 위해 데이터 전송 속도와 용량이 극대화된 HBM4로의 전환은 필수적인 흐름입니다 [출처: High Bandwidth Memory (HBM3, HBM3E, HBM4) Market 2026]. 전체 HBM 시장 관점에서도 2025년 4.21 billion USD 규모에서 2034년 51.24 billion USD 규모로 성장할 것으로 전망되는 가운데, HBM4는 시장 전체의 성장을 견인하는 핵심 동력이 될 것입니다 [출처: High Bandwidth Memory (HBM3, HBM3E, HBM4) Market 2026].

### 2. 주요 플레이어별 시장 점유율 및 경쟁 구도 분석

HBM 시장은 현재 SK하이닉스, 삼성전자, 마이크론(Micron)의 'Big 3' 체제로 운영되고 있으며, HBM4 단계로 진입하면서 각 기업의 기술적 격차와 전략적 포지셔닝이 더욱 명확해지고 있습니다.

[표: 주요 HBM 제조사별 시장 전략 및 전망]

| 구분       | SK하이닉스 (SK hynix)          | 삼성전자 (Samsung Electronics)    | 마이크론 (Micron)                 |
|----------|----------------------------|-------------------------------|-------------------------------|
| 현재 시장 지위 | 시장 선도자 (Market Leader)     | 강력한 추격자 (Aggressive Follower) | 공격적 확장자 (Aggressive Expander) |
| HBM4 전략  | 기존 리더십 유지 및 기술 초격차 확보      | HBM3e 및 HBM4 기여도를 통한 대폭적 회복   | 시장 점유율 확대를 위한 공격적 투자          |
| 핵심 동력    | 고수율 확보 및 고객사(Nvidia 등) 신뢰도 | 파운드리 결합형 Custom HBM 대응력       | 공정 미세화 및 선제적 공급 확대            |

|          |                                                         |                                                             |                                                             |
|----------|---------------------------------------------------------|-------------------------------------------------------------|-------------------------------------------------------------|
| 2026년 전망 | 시장 점유율 1위 유지 전망<br>[출처: SK Hynix HBM Market Share 2026] | HBM3e/HBM4를 통한<br>점유율 반등 [출처: HBM Industry Analysis - 1Q26] | 공격적인 공급 확대를 통한<br>점유율 확대 [출처: HBM Industry Analysis - 1Q26] |
|----------|---------------------------------------------------------|-------------------------------------------------------------|-------------------------------------------------------------|

표 1. [표: 주요 HBM 제조사별 시장 전략 및 전망]\*\*

**SK하이닉스**는 현재 HBM 시장에서 압도적인 리더십을 유지하고 있습니다. 2026년에도 AI 메모리 수요의 핵심 공급처로서 강력한 시장 지배력을 가질 것으로 보이며, 높은 영업이익률(약 72% 추정)을 바탕으로 차세대 제품 개발에 집중하고 있습니다 [출처: SK Hynix HBM Market Share 2026].

**삼성전자**는 HBM3e를 기점으로 시장 점유율을 빠르게 회복하고 있으며, 특히 HBM4 단계에서는 파운드리(Foundry)와 메모리 사업부를 통합한 'Custom HBM' 전략을 통해 반전을 꾀하고 있습니다. HBM4는 고객사의 요구에 맞춘 로직 다이(Logic Die) 설계가 중요해지는 만큼, 삼성전자의 통합 솔루션 역량이 시장 점유율 확대의 핵심 변수가 될 것입니다 [출처: HBM Industry Analysis - 1Q26].

**마이크론**은 시장 점유율 확대를 위해 매우 공격적인 행보를 보이고 있습니다. 기술적 완성도를 높임과 동시에 생산 능력을 조기에 확보하여 주요 AI 칩셋 제조사들의 공급망에 진입하려는 전략을 취하고 있습니다 [출처: HBM Industry Analysis - 1Q26].

### 3. 수요 전망 및 시장의 변동성 요인

HBM4 시장의 장기적 성장세는 확고하지만, 단기적인 변동성을 유발할 수 있는 몇 가지 변수가 존재합니다.

첫째, **칩 업그레이드 주기 및 재고 수준(Inventory Buildup)**입니다. 기술 전환 속도가 예상보다 늦어지거나, 고객사의 재고 수준이 높아질 경우 공급-수요 간의 균형이 일시적으로 쏠리며 성장 모멘텀이 완만해질 가능성이 있습니다 [출처: HBM Industry Analysis - 1Q26].

둘째, **CapEx(설비투자) 및 라인 전환의 난이도**입니다. HBM4는 기존 HBM3E 대비 적층 단수가 높아지고 구조가 복잡해짐에 따라, 동일한 웨이퍼 양을 투입하더라도 더 많은 설비와 높은 공정 난이도가 요구됩니다. 특히 Rubin 등 차세대 AI GPU 대응을 위해 2026년 상반기부터 HBM4 공급을 확대해야 하는 상황에서, 생산 Capa 소모가 더 큰 제품으로의 라인 전환은 기업들에게 막대한 자본 투자를 요구하는 도전 과제가 될 것입니다 [출처: Sector Update - 삼성증권].

셋째, **기술적 전환(HBM3E → HBM4)의 속도**입니다. HBM4는 단순한 메모리 적층을 넘어 로직 공정이 결합되는 형태를 띠므로, 메모리 제조사와 파운드리, 그리고 고객사(Nvidia, AMD 등) 간의 긴밀한 협업과 기술 검증 속도가 시장의 수요 실현 시점을 결정할 것입니다.

결론적으로, HBM4 시장은 2026년을 기점으로 본격적인 '초고성장기'에 진입할 것이며, 이 과정에서 발생하는 기술적 난제(Warpage, Hybrid Bonding 정렬, 고속 신호 무결성 등)를 해결할 수 있는 검사 및 측정 솔루션의 가치는 시장 규모 성장과 궤를 같이하여 동반 상승할 것으로 분석됩니다.

## HBM4 핵심 기술 변화 및 공정 이슈

HBM(High Bandwidth Memory) 시장이 HBM3E를 넘어 차세대 규격인 HBM4(6세대 HBM)로 전환됨에 따라, 반도체 패키징 공정은 과거의 단순 적층 방식을 탈피하여 구조적·재료적 패러다임의 근본적인 변화를 맞이하고 있습니다. HBM4의 핵심은 적층 단수의 극대화와 데이터 전송 효율의 비약적 향상이며, 이는 곧 공정 난이도의 기하급수적인 상승과 새로운 형태의 결함(Defect) 발생을 의미합니다.

### 1. 적층 구조의 고도화: 16단 이상의 고단 적층(High-Stacking)과 Warpage 이슈

HBM4 세대의 가장 가시적인 변화는 적층 단수의 증가입니다. 기존 HBM3E가 8단(8-Hi)에서 12단(12-Hi) 중심의 구조를 가졌다면, HBM4는 16단(16-Hi) 이상의 고단 적층이 표준으로 자리 잡을 전망입니다. 적층 단수가 증가함에 따라 전체 패키지의 두께(Total Package Thickness)는 제한된 범위 내에서 유지해야 하는 반면, 개별 Die의 두께는 더욱 얇아져야 하는 물리적 한계에 직면하게 됩니다.

이 과정에서 가장 심각한 공정 이슈로 대두되는 것이 **Warpage(휘어짐)** 현상입니다. Die가 얇아질수록 열팽창 계수(CTE) 차이에 의한 열적 응력(Thermal Stress)에 취약해지며, 적층이 진행될수록 누적되는 응력으로 인해 웨이퍼나 패키지 기판이 휘어지는 현상이 심화됩니다. Warpage는 단순한 형상 변형을 넘어, 후속 공정인 본딩(Bonding) 단계에서 접합면의 불균일성을 초래하고, 이는 곧 미세 범프(Microbump)의 정렬 불량이나 접합 불량으로 이어져 수율(Yield)을 급격히 저하시키는 핵심 원인이 됩니다.

## 2. 본딩 기술의 패러다임 시프트: Hybrid Bonding(Cu-to-Cu) 도입

HBM4 공정의 기술적 변곡점은 기존의 TC-NCF(Thermal Compression Non-Conductive Film) 또는 MR-MUF(Mass Reflow Molded Underfill) 방식에서 차세대 하이브리드 본딩(Hybrid Bonding) 기술로의 전환입니다.

기존 방식은 Die 사이에 비전도성 필름(NCF)을 삽입하거나 액상 언더필(MUF)을 채워 넣는 방식이었으나, 이는 범프(Bump)라는 물리적 매개체가 필요하여 적층 높이를 높이는 데 한계가 있었습니다. 반면, 하이브리드 본딩은 범프 없이 구리(Cu) 패드와 절연막(Dielectric)을 직접 맞붙이는 **Cu-to-Cu 접합** 방식을 채택합니다.

이 기술적 변화는 다음과 같은 결정적인 공정 이슈를 발생시킵니다.

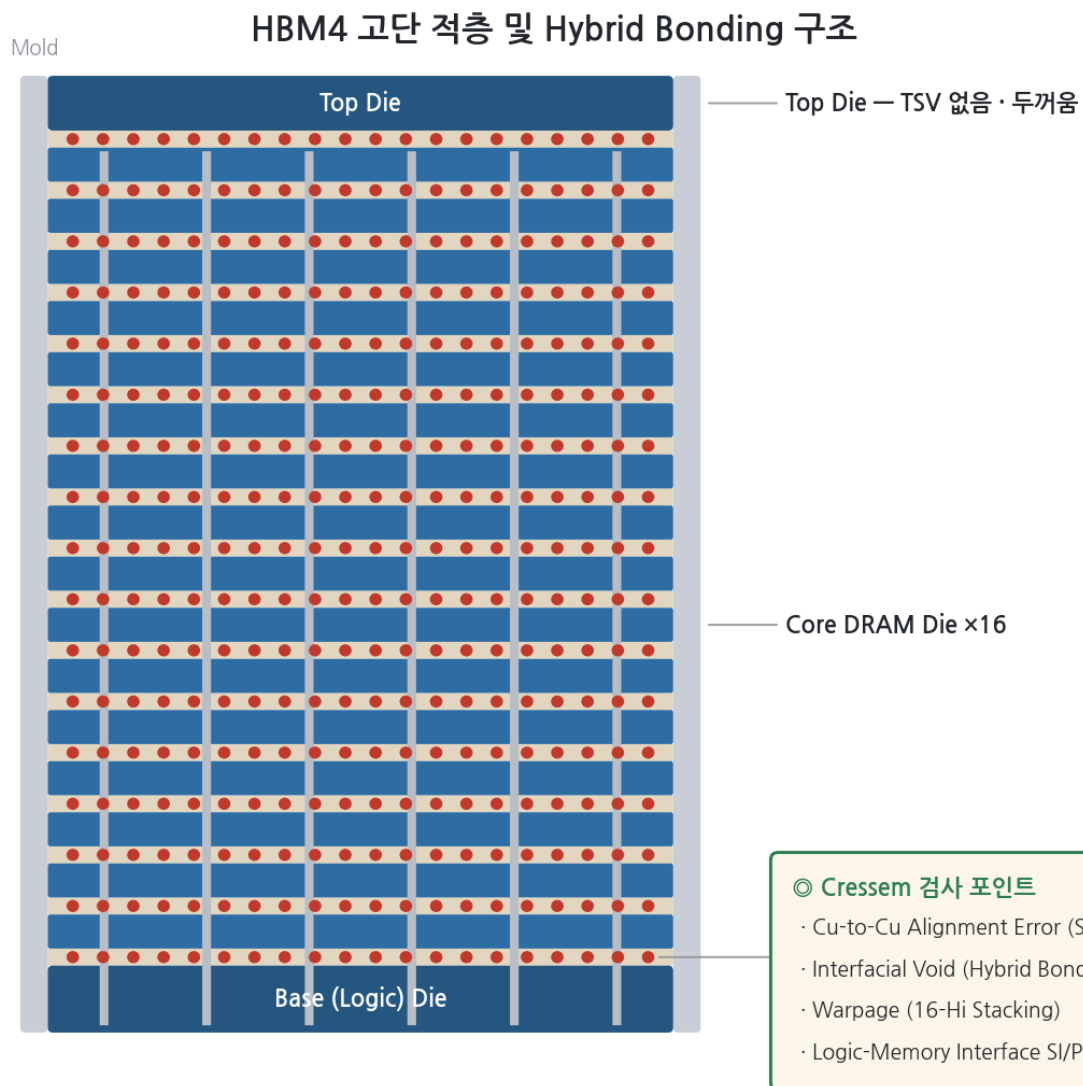
- **미세 정렬(Alignment) 정밀도 요구:** 범프가 없는 직접 접합 방식이므로, 구리 패드 간의 정렬 오차는 곧바로 전기적 단락(Short)이나 개방(Open)으로 직결됩니다. 기존보다 훨씬 높은 수준의 Sub-micron급 정렬 제어가 필수적입니다.
- **표면 평탄도 및 이물 관리:** 접합면에 미세한 입자(Particle)나 이물질이 존재할 경우, Cu-to-Cu 접합이 불완전해져 내부 **Void(공극)**를 형성하게 됩니다. 이는 고속 신호 전달 시 임피던스 불일치를 유발하여 신호 무결성(Signal Integrity)을 저해합니다.

## 3. 구조적 변화: Custom Logic Die 도입과 인터페이스 복잡성

HBM4의 또 다른 핵심적 변화는 메모리 다이(Core Die) 하단에 위치하는 **Base Die(또는 Logic Die)**의 성격 변화입니다. 기존 HBM이 표준화된 메모리 구조를 따랐다면, HBM4부터는 고객사(AI 가속기 제조사 등)의 요구에 맞춘 **Customized Logic Die**가 도입됩니다.

이로 인해 HBM은 단순한 메모리 소자가 아닌, 파운드리(Foundry)의 로직 공정과 메모리 공정이 결합된 복합 구조를 갖게 됩니다. 이는 다음과 같은 검사 및 공정적 과제를 던집니다.

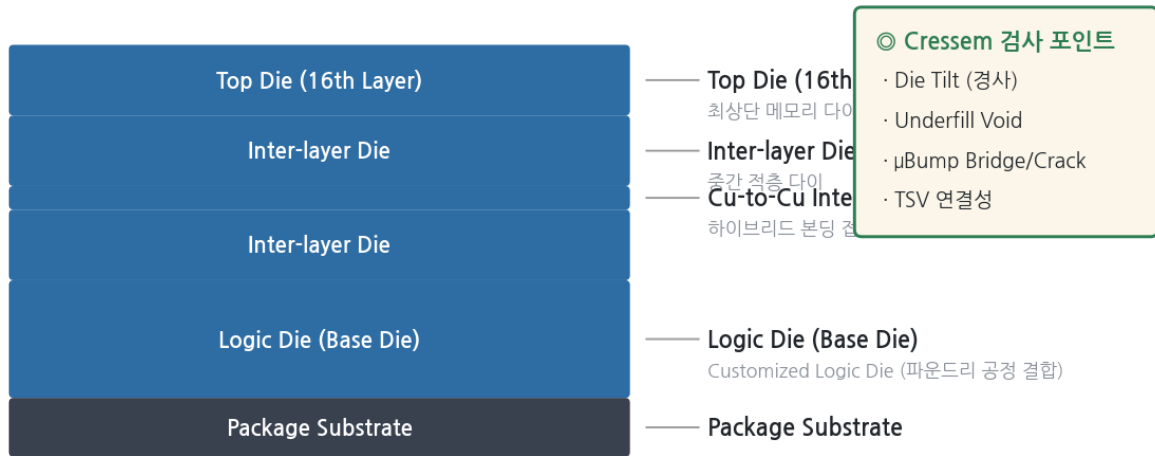
- **Logic-Memory 인터페이스 검사:** 파운드리 공정에서 제작된 Logic Die와 메모리 제조사의 Core Die가 결합되는 과정에서, 두 이종 공정 간의 인터페이스 신뢰성을 확보하는 것이 매우 까다로워집니다.
- **데이터 전송 속도 및 전력 무결성:** HBM4는 1.5TB/s 이상의 초고속 데이터 전송을 목표로 하므로, 고속 신호 전달을 위한 **Signal Integrity(SI)** 및 **Power Integrity(PI)** 관리가 공정 설계 단계부터 핵심적으로 고려되어야 합니다.



Cressem · 결정론 렌더 · 읽기용 개략도

그림 1. HBM4 고단 적층 및 Hybrid Bonding 구조

## HBM4 Hybrid Bonding 적층 단면도



Cressem · 결정론 렌더 · 읽기용 개략도

그림 2. HBM4 Hybrid Bonding 적층 단면도

## 차세대 HBM4 검사 솔루션 아키텍처

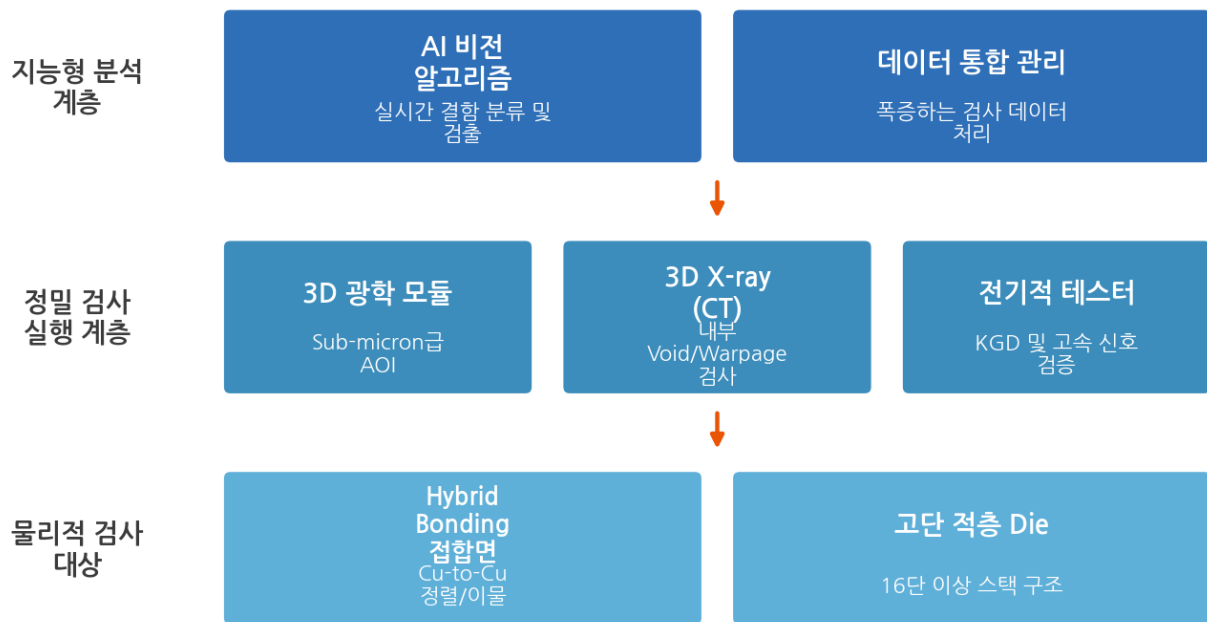


그림 3. 차세대 HBM4 검사 솔루션 아키텍처



## AI 기반 실시간 검사 데이터 처리 프로세스



그림 4. AI 기반 실시간 검사 데이터 처리 프로세스

결론적으로, HBM4 시대의 검사 장비는 단순한 계측 도구를 넘어, AI를 통해 공정의 지능화를 이끄는 '데이터 기반의 수율 컨트롤 타워' 역할을 수행해야 합니다. 이는 삼성전자와 같은 선도 기업이 요구하는 초정밀 검사 요구사항을 충족하는 동시에, 급변하는 메모리 시장에서 기술적 진입 장벽을 구축하는 핵심 전략이 될 것입니다.

## 결론 및 시사점

HBM4(6세대 HBM)로의 전환은 단순히 적층 단수를 높이는 차원을 넘어, 메모리와 로직(Logic)의 경계가 허물어지는 구조적 패러다임의 변화를 의미합니다. 본 보고서에서 분석한 시장 동향과 기술적 난제들을 종합해 볼 때, 향후 HBM 시장의 승패는 단순한 제조 역량이 아닌 '수율(Yield) 확보를 위한 검사 기술의 정밀도와 속도'에 의해 결정될 것으로 전망됩니다.

HBM4 시장의 폭발적인 성장세(2031년까지 CAGR 85.62% 추정 [출처: HBM4 Market Size, Share & 2031 Growth Trends Report]) 속에서 제조 기업들이 직면할 핵심 과제와 이에 따른 전략적 시사점은 다음과 같습니다.

### 1. 수율 확보를 위한 검사 기술의 전략적 가치 (Yield Improvement)

HBM4는 16단 이상의 고단 적층과 Hybrid Bonding(Cu-to-Cu) 공정 도입으로 인해 공정 난이도가 기하급수적으로 상승하고 있습니다. 특히 적층 후 불량 발생 시 전체 스택을 폐기해야 하는 막대한 손실 구조를 가지고 있으므로, 적층 전 단계에서 개별 Die의 품질을 완벽히 검증하는 **Known Good Die(KGD)** 확보가 필수적입니다. 따라서 전 공정(Pre-stacking)에서의 전기적 특성 검사와 적층 중(In-process) 단계에서의 정밀 검사는 단순한 품질 관리를 넘어 제조 원가 경쟁력을 결정짓는 핵심 요소가 될 것입니다.

### 2. 차세대 공정 대응을 위한 기술 로드맵 (Strategic Roadmap)

Hybrid Bonding 도입에 따라 기존의 Bump 기반 접합 방식과는 차원이 다른 Sub-micron( $\mu\text{m}$ ) 급의 초고해상도 정렬(Alignment) 검사와 Void(빈 공간) 검출 기술이 요구됩니다. 제조사들은 다음과 같은 기술적 로드맵을 구축해야 합니다.

- **초정밀 광학 검사:** Cu-to-Cu 접합면의 미세 이물질(Particle) 및 정렬 오차를 실시간으로 잡아낼 수 있는 3D 광학 검사 솔루션 확보.
- **비파괴 검사 고도화:** 적층 내부의 결함을 확인하기 위한 고해상도 3D X-ray(Computed Tomography) 기술의 공정 내재화.
- **데이터 기반 최적화:** 폭증하는 검사 데이터를 처리하고 불량을 즉각 판별할 수 있는 AI 비전 알고리즘의 통합.

### 3. 시장 주도권 결정 요소 (Inspection Precision)

결국 향후 HBM 시장의 주도권은 '검사 정밀도(Inspection Precision)'와 '검사 처리 속도(Throughput)' 사이의 최적점을 누가 먼저 찾아내느냐에 달려 있습니다. Custom Logic Die가 결합된 HBM4의 특성상, 파운드리 공정과 메모리 공정이 결합된 복합적인 인터페이스 검사 역량이 요구됩니다. 이를 선제적으로 대응할 수 있는 검사 장비 및 솔루션 기술력을 갖춘 기업이 차세대 반도체 공급망(Supply Chain)의 핵심 파트너로서 독보적인 지위를 점할 것으로 분석됩니다.

## 참고 자료

1. [Sector Update - 삼성증권](https://www.samsungpop.com/common.do?cmd=down&contentType=application/pdf&inlineYn=Y&saveKey=research.pdf&fileName=2020/2024031309300624K0205.pdf)
2. [PDF | 반도체와반도체장비 유니테스트 (086390)](https://stock.pstatic.net/stock-research/company/74/20260724company672937000.pdf)
3. [PDF 하나증권20250212f](https://stock.mk.co.kr/uploads/20250212/1739312417251157798fb6e838a187.pdf)
4. [Sector Update - 삼성증권](https://www.samsungpop.com/common.do?cmd=down&contentType=application/pdf&inlineYn=Y&saveKey=research.pdf&fileName=2020/2025010621513576K0208.pdf)
5. [HBM Industry Analysis - 1Q26 | TrendForce](https://www.trendforce.com/research/download/RP260204DA3)
6. [Semiconductor Metrology & Inspection Equipment Market [2034]](https://www.fortunebusinessinsights.com/semiconductor-metrology-and-inspection-equipment-market-113987)
7. [+15% in 2025: Metrology & inspection accelerate semiconductor innovation](https://www.yolegroup.com/press-release/15-in-2025-metrology-inspection-accelerate-semiconductor-innovation/)
8. [Semiconductor Metrology And Inspection Equipment Market Size & Share Analysis - Growth ...](https://www.mordorintelligence.com/industry-reports/semiconductor-metrology-and-inspection-equipment-market)
9. [HBM4 Market Size, Share & 2031 Growth Trends Report](https://www.mordorintelligence.com/industry-reports/hbm4-market)
10. [SK Hynix HBM Market Share 2026: AI Memory Investor Guide](https://koreainvestinsights.com/post/sk-hynix-hbm-market-share-ai-memory-demand-2026/)
11. [High Bandwidth Memory (HBM3, HBM3E, HBM4) Market 2026](https://semiconductorinsight.com/report/high-bandwidth-memory-hbm3-hbm3e-hbm4-market/)
12. research.pdf (사내 자료)
13. 2024031309300624K0205.pdf (사내 자료)
14. 20260724company672937000.pdf (사내 자료)
15. 1739312417251157798fb6e838a187.pdf (사내 자료)
16. 2025010621513576K0208.pdf (사내 자료)
17. 보고서\_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf (사내 자료)