

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석

문서번호 CRSM-AI-2026-AUTO

작성일 2026-08-01

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석	3
요약	3
개요 및 배경	3
CPO(Co-Packaged Optics) 핵심 기술 분석	4
글로벌 CPO 시장 규모 및 성장 전망	6
주요 플레이어 및 기술 생태계	7
CPO 패키징 공정의 기술적 난제	9
크레셈(CRESSEM)의 사업 기회 및 대응 전략	11
리스크 요인 및 대응 방향	12
결론 및 시사점	14
참고 자료	15

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석

요약

AI 데이터센터의 전력 및 대역폭 한계를 극복하기 위한 차세대 인터커넥트 기술인 CPO(Co-Packaged Optics)의 기술적 메커니즘과 시장 성장성을 분석합니다. 기존 플러그블 방식 대비 CPO의 우위성을 검토하고, 크레셈의 고정밀 광학 검사 및 AI 비전 기술을 활용한 시장 진입 전략을 제안합니다.

개요 및 배경

1. AI 패러다임 시프트와 데이터센터의 물리적 임계점

최근 생성형 AI(Generative AI)의 급격한 발전과 대규모 언어 모델(LLM)의 확산은 전 세계 데이터센터의 컴퓨팅 인프라를 근본적으로 변화시키고 있습니다. AI 연산량의 폭발적인 증가는 단순히 연산 장치(GPU, NPU 등)의 성능 향상만을 요구하는 것이 아니라, 칩과 칩 사이, 그리고 칩과 네트워크 사이를 연결하는 인터커넥트(Interconnect) 기술의 혁신을 강제하고 있습니다.

전통적인 데이터센터 구조에서는 서버 내부 및 서버 간의 데이터 전송을 위해 구리(Copper) 기반의 전기 신호 전송 방식이 표준으로 자리 잡았습니다. 그러나 AI 가속기가 요구하는 초고대역폭(Ultra-High Bandwidth)과 초저지연(Ultra-Low Latency) 조건을 충족하기 위해 구리 배선의 물리적 한계가 명확히 드러나고 있습니다. 특히 112G 및 차세대 224G SerDes(Serializer/Deserializer) 기술 환경으로 진입함에 따라, 구리 배선을 통한 유효 전송 거리는 수 센티미터(cm) 수준으로 급격히 단축되는 현상이 발생하고 있습니다 [출처: 투자연구소 테크센터].

2. 구리 배선(Copper Interconnect)의 기술적 한계와 병목 현상

현재의 구리 기반 전기 신호 전송 방식이 직면한 문제는 크게 세 가지 관점에서 분석할 수 있습니다.

첫째, 신호 손실(Signal Loss) 및 대역폭 제한입니다. 데이터 전송 속도가 높아질수록 구리 배선 내에서의 신호 감쇄(Attenuation)와 왜곡이 심화됩니다. 이를 극복하기 위해 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 추가로 배치하여 신호를 재생산해야 하지만, 이는 시스템의 복잡도를 높이고 추가적인 비용을 발생시킵니다.

둘째, 전력 밀도(Power Density) 및 전력 소비의 급증입니다. 전기 신호를 멀리 보내고 손실을 보정하기 위해 투입되는 DSP 기능은 네트워크 전체 전력 소비의 약 50%를 차지할 만큼 막대한 에너지를 소모합니다 [출처: 투자연구소 테크센터]. AI 데이터센터의 전력 효율성(PUE, Power Usage Effectiveness)이 핵심 경쟁력으로 부상한 현시점에서, 인터커넥트 단계에서의 막대한 전력 누수는 데이터센터 전체의 운영 비용(OPEX)을 상승시키는 결정적인 요인이 됩니다.

셋째, 열 관리(Thermal Management)의 난제입니다. 높은 전력 소비는 필연적으로 막대한 열 발생을 동반합니다. 칩 내부와 인접한 배선에서 발생하는 열 밀도(Heat Density)의 상승은 반도체 소자의 신뢰성을 저하시키고, 이를 냉각하기 위한 추가적인 설비 투자를 요구하여 시스템 전체의 에너지 효율을 다시 한번 저하시키는 악순환을 초래합니다.

3. CPO(Co-Packaged Optics) 도입의 필연성: 광학적 돌파구

이러한 물리적 한계를 극복하기 위한 차세대 기술적 대안으로 공동 패키지 광학(CPO, Co-Packaged Optics) 기술이 급부상하고 있습니다. CPO는 기존의 플러그블(Pluggable) 광모듈 방식과 달리, 광학 소자(Photonics)와

반도체 스위치 칩(ASIC)을 하나의 패키지 기판(Substrate) 위에 통합하는 첨단 인터커넥트 기술입니다 [출처: AI 데이터센터의 차세대 광통신].

CPO 기술이 가져올 혁신적 변화는 다음과 같습니다.

비교 항목	기존 플러거블(Pluggable) 방식	차세대 CPO(Co-Packaged Optics) 방식
연결 구조	칩과 광모듈 사이 긴 구리 배선 존재	칩과 광학 소자가 동일 패키지 내 통합
신호 손실	구리 배선 길이에 따른 높은 신호 손실	광 신호를 직접 활용하여 신호 손실 최소화
전력 효율	DSP 및 리타이머로 인한 높은 전력 소모	비트당 전력 소모(pJ/bit) 50% 이상 절감 가능 [출처: 투자연구소 테크센터]
전력 밀도	모듈별 개별 전력 소모 및 열 분산 어려움	통합 패키징을 통한 효율적 전력 관리 및 저전력화
대역폭 밀도	물리적 공간 한계로 확장성 제한	고밀도 통합을 통한 대역폭 확장 용이

표 1. CPO(Co-Packaged Optics) 도입의 필연성: 광학적

결론적으로, AI 연산 규모가 기하급수적으로 증가하는 환경에서 구리선 기반의 전기 신호 전송은 대역폭 확장과 전력 효율 측면에서 임계점에 도달했습니다 [출처: alchonomics]. 따라서 칩 내부의 데이터 연산 속도와 외부 I/O(Input/Output) 속도 간의 불균형을 해소하고, 데이터센터의 전력 및 열 문제를 근본적으로 해결하기 위해 반도체 칩 자체에 광학 통신 기술을 융합하는 CPO 기술로의 전환은 선택이 아닌 필수적인 흐름으로 분석됩니다.

CPO(Co-Packaged Optics) 핵심 기술 분석

AI 데이터센터의 급격한 팽창과 초거대 언어 모델(LLM)의 등장으로 인해 데이터 전송 대역폭에 대한 요구사항이 기하급수적으로 증가하고 있습니다. 기존의 전기적 신호 전송 방식은 물리적 한계에 직면해 있으며, 이를 극복하기 위한 핵심 기술로 **공동 패키징 광학(CPO, Co-Packaged Optics)** 기술이 부상하고 있습니다. 본 섹션에서는 기존의 플러거블(Pluggable) 광모듈 방식과 CPO 방식의 구조적 차이를 심층 분석하고, 실리콘 포토닉스(Silicon Photonics), SerDes(Serializer/Deserializer), 인터커넥트(Interconnect) 기술을 중심으로 한 성능 개선 효과를 기술합니다.

1. 플러거블(Pluggable) 방식과 CPO의 구조적 패러다임 시프트

전통적인 데이터센터 네트워크 아키텍처에서 광통신은 **플러거블 광모듈(Pluggable Optical Module)** 방식을 채택해 왔습니다. 이 방식은 스위치 칩(Switch ASIC)과 광모듈이 별도의 물리적 공간에 위치하며, 둘 사이를 구리 배선(Copper Traces)을 통해 연결하는 구조입니다. 그러나 데이터 전송 속도가 112G SerDes를 넘어 차세대 224G SerDes 환경으로 진입함에 따라, 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축되는 물리적 한계가 나타나고 있습니다 [출처: 투자연구소 테크센터].

이러한 한계를 극복하기 위해 기존 시스템은 신호 감쇄를 보상하고자 **리타이머(Retimer)**나 고성능 **디지털 신호 처리기(DSP)**를 추가로 배치해 왔습니다. 하지만 이는 데이터센터 전체의 전력 소비를 급증시키고 열 밀도(Thermal Density)를 상승시키는 심각한 부작용을 초래합니다.

반면, **CPO(Co-Packaged Optics)**는 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 첨단 패키지 기판(Advanced Package Substrate) 내에 통합하는 기술입니다. 즉, 전기적 신호가 이동해야 하는 구리 배선의

길이를 획기적으로 줄여, 칩과 광학 엔진 사이의 인터커넥트(Interconnect)를 최단 거리로 구현합니다.

2. 핵심 기술 요소: Silicon Photonics, SerDes, 및 Interconnect

CPO의 구현을 가능하게 하는 기술적 근간은 크게 세 가지 영역으로 구분됩니다.

첫째, 실리콘 포토닉스(Silicon Photonics) 기술입니다.

CPO는 기존의 개별 광소자를 사용하는 대신, 실리콘 웨이퍼 위에 광학 회로를 집적하는 실리콘 포토닉스 기술을 기반으로 합니다. 이를 통해 광학 소자의 소형화가 가능해지며, 2.5D 및 3D 패키징 기술과 결합하여 높은 집적도를 달성할 수 있습니다. 최근에는 3.2 Tbps 및 6.4 Tbps급 실리콘 포토닉스 PIC(Photonic Integrated Circuit)와 이를 구동하는 EIC(Electronic Integrated Circuit)의 통합 개발이 활발히 진행되고 있습니다 [출처: 투자연구소 테크센터].

둘째, 차세대 SerDes(Serializer/Deserializer) 환경의 최적화입니다.

데이터 전송 속도가 높아질수록 SerDes의 복잡도와 전력 소모는 증가합니다. CPO는 칩과 광 엔진 간의 거리를 물리적으로 단축함으로써, 고속 신호 전송 시 발생하는 신호 무결성(Signal Integrity, SI) 문제를 완화합니다. 이는 전력 소모가 큰 DSP 기능을 간소화하거나 완전히 제거할 수 있는 환경을 제공하며, 결과적으로 비트당 전력 소모(pJ/bit)를 50% 이상 절감하는 효과를 가져옵니다 [출처: 투자연구소 테크센터].

셋째, 고밀도 인터커넥트(High-Density Interconnect) 기술입니다.

CPO는 칩 다이(Die)와 광학 엔진을 연결하기 위해 매우 미세한 피치(Pitch)를 가진 인터커넥트 구조를 요구합니다. 이는 기존의 플러그블 방식보다 훨씬 높은 대역폭 밀도(Bandwidth Density)를 제공하며, 칩 내부의 데이터 연산 속도와 외부 입출력(I/O) 속도 간의 병목 현상을 해결하는 핵심 열쇠가 됩니다 [출처: alchonomics.com].

3. 구조적 차이에 따른 성능 및 효율 비교 분석

CPO 기술 도입에 따른 성능 개선 효과를 플러그블 방식과 비교하면 다음과 같습니다.

비교 항목	플러그블(Pluggable) 방식	CPO(Co-Packaged Optics) 방식	개선 효과 및 특징
물리적 구조	ASIC 칩과 광모듈이 분리됨	ASIC 칩과 광학 엔진이 동일 패키지 내 통합	인터커넥트 거리의 획기적 단축
신호 전송 매체	긴 구리 배선 (Copper Traces)	초단거리 구리 배선 및 광학 경로	신호 손실(Loss) 최소화
전력 효율성	DSP/Retimer 사용으로 전력 소모 높음	DSP 기능 간소화/제거 가능	800Gbps 포트당 전력 15W → 5.5W 절감 [출처: kai-search.tistory.com]
대역폭 밀도	물리적 공간 제약으로 확장성 한계	패키지 내 집적을 통한 고밀도 구현	AI 가속기 및 데이터센터 최적화
비트당 전력 소모	상대적으로 높음	50% 이상 절감 가능 [출처: 투자연구소 테크센터]	에너지 효율 극대화

표 2. 구조적 차이에 따른 성능 및 효율 비교 분석

4. CPO 기술의 통합 아키텍처 구성

CPO 기술은 단순히 광학 소자를 붙이는 것을 넘어, 전기적 신호 처리 계층과 광학적 신호 전송 계층이 유기적으로 결합된 복합 아키텍처를 형성합니다.

CPO(Co-Packaged Optics) 통합 아키텍처



Cressem · 결론론 렌더

그림 1. CPO(Co-Packaged Optics) 통합 아키텍처

결론적으로 CPO 기술은 AI 인프라의 지속 가능성을 결정짓는 핵심 요소입니다. 기존 구리 기반 전기 신호 방식이 직면한 전력 밀도 및 대역폭 한계를 극복하기 위해, 실리콘 포토닉스를 활용한 칩 레벨의 광학 통합은 선택이 아닌 필연적인 기술적 진화 방향으로 분석됩니다.

글로벌 CPO 시장 규모 및 성장 전망

AI(Artificial Intelligence) 연산 규모의 폭발적인 증가와 초거대 언어 모델(LLM)의 확산은 데이터센터 내 데이터 전송량의 기하급수적인 상승을 야기했습니다. 기존의 구리(Copper) 기반 전기 신호 전송 방식이 대역폭 확장과 전력 효율 측면에서 임계점에 도달함에 따라, 광학 신호를 반도체 패키지 내부로 직접 통합하는 공동 패키지 광학(CPO, Co-Packaged Optics) 기술은 선택이 아닌 필수적인 인프라로 자리 잡고 있습니다. 이러한 기술적 전환은 CPO 시장의 유례없는 고성장을 견인하는 핵심 동력입니다.

1. 시장 성장 추세 및 규모 전망

글로벌 CPO 시장은 현재 초기 형성 단계를 지나 본격적인 양산 및 도입기로 진입하고 있습니다. 시장 조사 기관들의 분석에 따르면, CPO 시장은 향후 10년 내에 수십 배 이상의 성장을 기록할 것으로 전망됩니다.

Yole Group의 분석에 따르면, CPO 시장은 2024년 약 4,600만 달러 규모에서 2030년에는 81억 달러 규모로 급격히 팽창할 것으로 예측됩니다. 이는 연평균 성장률(CAGR)이 무려 137%에 달하는 경이적인 수치입니다 [출처: 투자연구소 테크센터]. 이러한 폭발적 성장의 배경에는 AI 가속기(AI Accelerator)와 고성능 컴퓨팅(HPC) 환경에서 발생하는 막대한 전력 소모와 열 밀도 문제를 해결하기 위한 빅테크 기업들의 인프라 투자가 집중되어 있기

때문입니다.

다른 시장 조사 기관인 Precedenceresearch의 전망을 살펴보면, 2025년 기준 약 9,504만 달러 규모로 평가되는 CPO 시장은 2034년까지 약 1,055.11백만 달러(약 10.5억 달러) 규모에 도달할 것으로 보이며, 이 기간 동안 연평균 성장률(CAGR)은 30.66%를 기록할 것으로 분석됩니다 [출처: Precedenceresearch]. 이는 시장의 예측 모델에 따라 성장 가속도의 시점 차이는 존재하나, 장기적인 성장 궤적은 매우 가파른 우상향을 그리게 될 것임을 시사합니다.

2. 주요 성장 동력 및 세부 시장 분석

CPO 시장의 성장을 주도하는 핵심 동력은 크게 세 가지 측면으로 구분할 수 있습니다.

첫째, **데이터센터의 전력 효율(Power Efficiency) 요구**입니다. 기존의 플러그블(Pluggable) 광모듈 방식은 칩과 광모듈 사이의 긴 구리 배선으로 인해 상당한 신호 손실과 전력 소모를 유발합니다. CPO는 이를 패키지 내부로 통합함으로써 800Gbps 포트당 전력을 기존 15W에서 5.5W 수준으로 약 63% 이상 절감할 수 있는 기술적 이점을 제공합니다 [출처: AI 데이터센터의 차세대 광통신].

둘째, **대역폭 밀도(Bandwidth Density)의 극대화**입니다. 112G 및 차세대 224G SerDes 기술 환경에서는 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축되는 물리적 한계가 발생합니다 [출처: 투자연구소 테크센터]. CPO는 광학 소자를 스위치 칩과 직접 결합함으로써 데이터 전송 경로를 최소화하고, 단위 면적당 전송 가능한 대역폭을 획기적으로 높여줍니다.

셋째, **AI 인프라 투자 확대**입니다. NVIDIA GTC 2026 등 주요 컨퍼런스에서 공개된 광학 통합 스위치와 Broadcom의 CPO 솔루션 양산 진입은 CPO 기술이 실험실 단계를 넘어 실제 데이터센터 구축의 표준으로 자리 잡고 있음을 보여줍니다 [출처: AI 데이터센터의 차세대 광통신].

3. 시장 성장 지표 요약

CPO 시장의 주요 성장 지표를 요약하면 다음과 같습니다.

CPO 시장 성장 핵심 지표



Cressem · 결론론 렌더

그림 2. CPO 시장 성장 핵심 지표

결론적으로, CPO 시장은 단순한 통신 기술의 변화를 넘어 AI 반도체 생태계의 패러다임을 바꾸는 핵심 기술로 부상하고 있습니다. 시장 규모의 급격한 팽창은 곧 CPO 패키징 공정의 난이도 상승과 이를 검증하기 위한 고정밀 검사 장비 수요의 동반 상승을 의미하며, 이는 크레셈(CRESSEM)과 같은 첨단 검사 솔루션 기업에게 매우 유리한 시장 환경을 조성하고 있습니다.

주요 플레이어 및 기술 생태계

CPO(Co-Packaged Optics, 공동 패키지 광학) 기술은 단순히 하나의 부품을 교체하는 것이 아니라, 반도체 칩, 광학 소자(Photonics), 그리고 패키지 기판이 유기적으로 결합되어야 하는 거대한 기술 생태계의 변화를 의미합니다. 현재 이 시장은 데이터센터용 스위치 칩을 설계하는 ASIC(Application-Specific Integrated Circuit) 기업, 고성능 연산 가속기를 설계하는 AI 컴퓨팅 기업, 그리고 첨단 패키징 기술을 보유한 파운드리 및 OSAT(Outsourced Semiconductor Assembly and Test) 기업을 중심으로 재편되고 있습니다.

1. 핵심 기술 주도 기업 분석

CPO 생태계에서 가장 강력한 영향력을 행사하는 플레이어는 Broadcom(브로드컴)과 NVIDIA(엔비디아)입니다. 이들은 각각 통신 인프라의 핵심인 스위치 칩과 AI 연산의 핵심인 GPU 분야에서 CPO 도입을 강력하게 추진하고 있습니다.

Broadcom (브로드컴): CPO 솔루션의 선두주자

브로드컴은 CPO 기술의 상용화를 이끄는 가장 핵심적인 기업입니다. 브로드컴은 3세대 CPO 기술이 적용된 51.2 Tbps 이더넷 스위치 솔루션인 'TH6-Davisson'을 통해 시장의 기술 표준을 제시하고 있습니다. 기존의 플러그블(Pluggable) 방식이 가진 전력 소모와 신호 손실 문제를 해결하기 위해, 브로드컴의 CPO 솔루션은 기존 대비 전력 소모를 최대 70%까지 절감하며 신뢰성을 획기적으로 개선한 것으로 알려져 있습니다. 특히 브로드컴은 실리콘 포토닉스(Silicon Photonics) 기술을 활용하여 광학 소자와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 기술력을 보유하고 있습니다.

NVIDIA (엔비디아): AI 인프라의 수요 견인자

엔비디아는 AI 가속기 시장의 지배력을 바탕으로 CPO 기술의 도입을 가속화하는 핵심 수요처입니다. NVIDIA GTC 2026에서 공개된 광학 통합 스위치 기술은 AI 데이터센터 내의 데이터 병목 현상을 해결하기 위한 핵심 로드맵의 일부입니다. 엔비디아는 GPU와 메모리 사이, 그리고 GPU와 네트워크 사이의 데이터 전송 효율을 극대화하기 위해 CPO를 AI 인프라 투자의 핵심 키워드로 설정하고 있으며, 이는 향후 AI 가속기 패키징 구조가 CPO 기반으로 전환되는 결정적인 계기가 될 것으로 보입니다.

2. 기술 생태계 구성 및 가치사슬(Value Chain)

CPO 생태계는 다음과 같은 다층적인 구조로 이루어져 있으며, 각 단계의 기술적 정합성이 전체 시스템의 성능을 결정합니다.

구분	주요 역할 및 기술 내용	관련 플레이어 유형
Compute & Switch	고성능 연산 및 데이터 라우팅을 담당하는 핵심 칩 설계	Broadcom, NVIDIA, Marvell 등
Silicon Photonics	전기 신호를 광 신호로 변환하는 광학 엔진 및 PIC 설계	Intel, Cisco, 주요 파운드리 등
Advanced Packaging	2.5D/3D 기술을 이용한 칩-광학 소자 통합 패키징	TSMC, Samsung Foundry 등
Optical Interconnect	외부 네트워크와 연결되는 광섬유 및 커넥터 인터페이스	Lumentum, Coherent 등
Inspection & Test	패키징 공정 내 정렬(Alignment) 및 결함 검사	CRESSEM(크레셈) 등 검사장비 기업

표 3. 기술 생태계 구성 및 가치사슬(Value Chain)

3. 기술 로드맵 및 시장의 흐름

현재 CPO 시장은 112G SerDes 기술 환경에서 차세대 224G SerDes로 넘어가는 과도기에 있습니다. 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축됨에 따라, 기존의 리타이머(Retimer)나 고성능 DSP(Digital Signal Processor)를 추가 배치하는 방식은 데이터센터의 전력 소비 급증과 열 밀도(Thermal Density) 상승이라는 치명적인 부작용을 초래하고 있습니다.

이에 따라 업계는 다음과 같은 기술적 흐름을 보이고 있습니다.

- **전력 효율 극대화:** 800Gbps 포트당 전력을 기존 15W에서 5.5W 수준으로 절감하는 것을 목표로 합니다. (업계 공개자료 기반)
- **대역폭 확장:** 3.2 Tbps 및 6.4 Tbps급 실리콘 포토닉스 PIC(Photonic Integrated Circuit)와 이를 구동하는 EIC(Electronic Integrated Circuit) 개발이 활발히 진행 중입니다. (업계 공개자료 기반)
- **시장 성장성:** Yole Group의 전망에 따르면, CPO 시장은 2024년 4,600만 달러 규모에서 2030년 81억 달러 규모로 성장하며 연평균 성장률(CAGR) 137%라는 폭발적인 성장세를 기록할 것으로 예측됩니다. (업계 공개자료 기반)

이러한 기술 생태계의 변화는 검사 장비 기업들에게 새로운 기회를 제공합니다. 칩과 광학 소자가 하나의 패키지 내에 초정밀하게 배치되어야 하므로, 기존의 반도체 패키징 검사 기술보다 훨씬 높은 수준의 정렬(Alignment) 및 광학 검사 역량이 요구되기 때문입니다.

CPO 패키징 공정의 기술적 난제

공동 패키징 광학(CPO, Co-Packaged Optics) 기술은 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 첨단 인터커넥트 기술입니다 [출처: kai-search.tistory.com]. 이는 기존의 플러그블(Pluggable) 방식이 가진 전기적 신호 손실과 전력 소모 문제를 근본적으로 해결할 수 있는 대안이지만, 광학 소자와 전기적 IC(Integrated Circuit)를 초정밀 수준에서 결합해야 한다는 점에서 패키징 공정의 난이도가 기하급수적으로 상승합니다. 특히 2.5D 및 3D 패키징 기술이 통합되는 과정에서 발생하는 정렬(Alignment) 오차와 열 관리(Thermal Management) 이슈는 CPO 상용화를 가로막는 핵심적인 기술적 장벽으로 작용하고 있습니다.

1. 초정밀 정렬(Alignment) 및 이종 집적(Heterogeneous Integration)의 한계

CPO 공정의 가장 큰 기술적 도전 과제는 서로 다른 물리적 특성을 가진 광학 소자(Silicon Photonics PIC)와 전기적 소자(EIC, Electronic IC)를 나노미터(nm) 수준의 정밀도로 결합해야 한다는 점입니다.

1.1. 광학-전기 인터페이스의 미세 정렬 문제

CPO는 광섬유(Optical Fiber)와 실리콘 포토닉스 칩 사이의 결합, 그리고 PIC와 EIC 간의 전기적 연결을 모두 포함합니다. 광학적 신호는 파장(Wavelength) 단위의 미세한 물리적 위치 변화에도 급격한 손실(Insertion Loss)이 발생하기 때문에, 기존의 반도체 패키징에서 요구하던 마이크로미터(μm) 단위의 정렬을 넘어 서브마이크로미터(Sub-micron)급의 정밀 정렬이 필수적입니다. 만약 정렬 오차가 발생할 경우, 광 신호의 결합 효율이 급감하여 데이터 전송 속도가 저하되거나 전체 시스템의 신뢰성이 붕괴될 수 있습니다.

1.2. 2.5D/3D 패키징 구조에서의 정렬 복잡성

CPO는 주로 2.5D 또는 3D 패키징 기술을 기반으로 구현됩니다. 2.5D 패키징의 경우, 실리콘 인터포저(Silicon Interposer) 위에 광학 칩과 로직 칩을 배치하는데, 이때 인터포저 내의 미세 회로 패턴과 각 칩의 입출력(I/O) 단자 간의 정렬이 완벽해야 합니다. 3D 패키징으로 진입할 경우, 칩을 수직으로 적층(Stacking)하게 되는데, 적층 단수가 높아질수록 하단 칩과 상단 칩 간의 수직 정렬(Vertical Alignment) 및 휨(Warpage) 제어가 더욱 어려워집니다.

이는 기존 HBM4 공정에서 논의되는 Hybrid Bonding(Cu-to-Cu) 기술과 유사한 고난도의 정렬 정밀도를 요구하며, 미세한 접합부의 Void(공극)나 Misalignment(정렬 불량)는 치명적인 결함으로 이어집니다.

2. 열 관리(Thermal Management) 및 열 밀도(Thermal Density) 이슈

CPO 기술 도입의 주된 목적 중 하나가 전력 절감임에도 불구하고, 패키징 관점에서의 열 관리는 오히려 더욱 복잡한 과제를 던져줍니다.

2.1. 고집적화에 따른 열 밀도 상승

CPO는 광학 소자와 고성능 스위치 칩을 매우 좁은 면적 내에 통합합니다. AI 데이터센터의 트래픽을 처리하기 위한 고성능 스위치 칩은 막대한 열을 발생시키며, 이 열이 광학 소자 근처에 집중될 경우 패키지 내부의 열 밀도(Thermal Density)가 급격히 상승합니다. 광학 소자, 특히 레이저 다이오드(Laser Diode)와 같은 발광 소자는 온도 변화에 매우 민감합니다. 온도가 상승하면 파장 드리프트(Wavelength Drift) 현상이 발생하여 통신 파장이 틀어지거나, 소자의 수명이 급격히 단축되는 물리적 특성을 보입니다.

2.2. 이종 재료 간의 열팽창 계수(CTE) 불일치

CPO 패키지는 실리콘(Si), 유기 기판(Organic Substrate), 광학 유리, 금속 배선 등 열팽창 계수(Coefficient of Thermal Expansion, CTE)가 서로 다른 다양한 재료로 구성됩니다. 작동 중 발생하는 열 사이클(Thermal Cycling)에 의해 각 재료는 서로 다른 비율로 팽창하고 수축하게 됩니다. 이러한 CTE 불일치는 패키지 내부의 응력(Stress)을 유발하며, 이는 다음과 같은 연쇄적인 문제를 일으킵니다:

- **Warpage(휨) 현상:** 기판이나 칩이 휘어지면서 정밀하게 맞춰놓은 광학적 정렬이 틀어짐.
- **Interconnect Failures:** 미세한 Bump나 Solder Ball에 물리적 균열(Crack)이 발생하여 전기적/광학적 연결이 끊어짐.
- **Delamination(층간 박리):** 재료 간의 접합면이 열 응력을 견디지 못하고 떨어져 나감.

3. 기술적 난제 요약 및 비교

CPO 구현을 위해 극복해야 할 핵심 요소들을 기존 플러거블 방식과 비교하여 정리하면 다음과 같습니다.

구분	플러거블(Pluggable) 방식	CPO (Co-Packaged Optics) 방식	기술적 난제 핵심
정렬 정밀도	마이크로미터(μm) 단위	서브마이크로미터(Sub-micron) 이하	광학 결합 손실 최소화를 위한 초정밀 정렬
열 관리 구조	모듈 별 독립적 냉각 용이	칩과 광학 소자 간 열 간섭 심각	고밀도 열 발생에 따른 광학 파장 안정성 확보
패키징 복잡도	표준화된 모듈 형태	2.5D/3D 기반 이종 집적 구조	CTE 불일치에 의한 Warpage 및 Crack 제어
신호 경로	긴 구리 배선 (손실 큼)	매우 짧은 배선 (손실 최소화)	미세 배선 및 인터포저 내 정밀 검사 필요

표 4. 기술적 난제 요약 및 비교

CPO 공정의 기술적 난제는 단순한 부품의 결합을 넘어, '광학적 정밀도'와 '열적 안정성'이라는 상충하는 두 가지 물리적 요구사항을 하나의 초소형 패키지 안에서 동시에 만족시켜야 한다는 점에 있습니다. 따라서 향후 CPO 시장의 성패는 이러한 정렬 오차를 실시간으로 검출하고, 열 변형을 예측하여 보정할 수 있는 초고해상도 3D 검사 기술 및 열

시뮬레이션 기반의 패키징 설계 능력에 달려 있다고 볼 수 있습니다.

크레셈(CRESSEM)의 사업 기회 및 대응 전략

AI 인프라의 폭발적 성장과 함께 등장한 CPO(Co-Packaged Optics, 공동 패키징 광학) 기술은 기존의 전기적 신호 전송 방식을 광학적 방식으로 전환하는 거대한 패러다임의 변화를 의미합니다. 이러한 변화는 단순히 통신 방식의 변화를 넘어, 반도체 패키징 구조 자체를 2.5D 및 3D 기반의 고도로 복잡한 이종 집적(Heterogeneous Integration) 구조로 재편하고 있습니다. 크레셈(CRESSEM)은 이미 FC-BGA 및 2.5D 기판 검사 분야에서 축적한 독보적인 광학 검사 기술과 AI 비전 알고리즘을 보유하고 있으며, 이를 바탕으로 CPO 시장의 핵심 검사 솔루션 공급자로 도약할 수 있는 전략적 교두보를 확보하고 있습니다.

1. 기존 기술 자산의 전이 및 시장 진입 방안 (Technology Transfer)

크레셈의 가장 강력한 사업 기회는 기존에 보유한 **고밀도 기판 검사(High-Density Substrate Inspection)** 역량을 CPO 패키징 공정에 직접적으로 투사할 수 있다는 점에 있습니다. CPO는 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 기술로, 이는 크레셈이 기존에 수행해 온 FC-BGA 및 2.5D/3D 패키징 검사 영역과 기술적 궤를 같이합니다.

- **초정밀 광학 검사 기술의 확장:** CPO 패키징은 광학 인터페이스와 전기적 인터페이스가 공존하는 복합 구조를 가집니다. 크레셈이 FC-BGA 검사를 통해 확보한 **Sub-micron Resolution(수백 나노미터급 해상도)** 구현 능력은 CPO의 핵심인 미세 광학 정렬(Optical Alignment) 및 광학 소자-칩 간의 접합 상태를 검사하는 데 필수적인 요소입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

- **이종 집적(Heterogeneous Integration) 대응 역량:** CPO는 실리콘 포토닉스(Silicon Photonics) PIC와 구동을 위한 EIC(Electronic IC)가 결합된 형태입니다. 크레셈은 이미 2.5D 기판 검사 장비를 통해 **Die-to-Die 정렬 및 Interposer 검사** 기술력을 검증받았으므로, CPO의 복잡한 이종 집적 구조 내에서 발생하는 미세 결함을 검출하는 데 최적화된 기술적 기반을 갖추고 있습니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

2. AI 기반 스마트 검사 솔루션의 고도화 (AI-Driven Inspection)

CPO 공정은 데이터의 밀도가 극도로 높고 검사 대상의 복잡성이 기하급수적으로 증가하기 때문에, 기존의 Rule-based(규칙 기반) 검사 방식으로는 한계가 명확합니다. 크레셈은 자사의 강점인 **AI 비전 및 머신러닝 알고리즘**을 CPO 전용 검사 장비에 통합하여 차별화된 가치를 제공해야 합니다.

- **Deep Learning 기반 결함 분류 (Defect Classification):** CPO 패키징 과정에서 발생할 수 있는 미세한 이물질(Particle), 광학 경로의 불연속성, 미세 정렬 오차(Misalignment) 등을 실시간으로 판별해야 합니다. 크레셈의 AI 알고리즘은 정상적인 노이즈와 실제 결함을 정밀하게 구분함으로써, 검사 속도(Throughput)를 유지하면서도 **과검(Over-kill)률을 획기적으로 낮추는 솔루션**을 제공할 수 있습니다 [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM): 차세대 반도체 패키징 검사 솔루션의 선두주자].

- **데이터 통합 및 수율 분석 플랫폼:** 단순히 불량률 검출하는 단계를 넘어, 검사 데이터를 분석하여 전공정(Fab)이나 패키징 공정의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 **데이터 분석 플랫폼**을 장비에 통합해야 합니다. 이는 고객사인 파운드리 및 OSAT 업체들의 수율(Yield) 개선에 직접적으로 기여하며, 크레셈 장비의 기술적 신뢰도를 높여 장비 교체 주기를 단축시키는 핵심 경쟁력이 될 것입니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

3. 고객 맞춤형 모듈화 전략 (Customized Modular Solution)

CPO 기술은 아직 표준화 단계에 있으며, 고객사(NVIDIA, Broadcom 등) 및 패키징 업체마다 채택하는 광학 소자의 규격과 적용 방식이 상이합니다. 크레셈은 이러한 시장의 불확실성을 기회로 삼아 **고객 맞춤형(Customized)**

모듈화 장비 공급 전략을 추진해야 합니다.

- **모듈형 설계(Modular Design)를 통한 신속 대응:** 고객사의 특정 공정(예: 특정 실리콘 포토닉스 PIC 기반의 2.5D 패키징)에 최적화된 검사 모듈을 신속하게 개발하고 공급할 수 있는 모듈형 장비 설계 능력을 강화해야 합니다. 이는 기성 제품(Off-the-shelf)이 아닌 고객사의 생산 라인에 최적화된 솔루션을 제공함으로써 강력한 **고객 락인(Lock-in)** 효과를 창출합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].
- **차세대 공정 선점 (Hybrid Bonding 대응):** CPO의 발전 방향이 향후 Hybrid Bonding(구리 직접 접합) 기술과 결합될 경우, 검사 난이도는 더욱 상승할 것입니다. 크레셈은 현재의 광학 기술을 넘어 초미세 간극을 측정할 수 있는 차세대 검사 모듈 개발에 집중함으로써, 차세대 CPO 공정 시장의 주도권을 선점해야 합니다 [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM): 차세대 반도체 패키징 검사 솔루션의 선두주자].

CPO 시장 대응 역량 및 전략 매트릭스

	초정밀 광학 검사	AI 비전 솔루션	고객 맞춤형 대응
CPO 핵심 요구사항	● 핵심	●	○
크레셈 보유 역량	○	● 핵심	●
전략적 대응 과제	●	○	● 핵심

Cressem · 결론론 렌더

그림 3. CPO 시장 대응 역량 및 전략 매트릭스

4. 요약 및 결론

크레셈의 CPO 시장 진입은 단순한 사업 영역 확장이 아닌, 기존의 고부가가치 검사 기술을 차세대 AI 인프라의 핵심 기술로 전이시키는 과정입니다. 크레셈은 [초정밀 광학 기술] → [AI 기반 지능형 검사] → [고객 맞춤형 모듈화]로 이어지는 기술 로드맵을 통해 CPO 패키징 공정의 기술적 난제를 해결하는 핵심 파트너로 자리매김할 수 있습니다. 특히, 2.5D 및 3D 패키징 검사에서 축적된 데이터와 경험은 CPO 시장의 진입 장벽을 구축하는 데 결정적인 역할을 할 것입니다.

리스크 요인 및 대응 방향

CPO(Co-Packaged Optics, 공동 패키지 광학) 기술은 AI 데이터센터의 전력 효율과 대역폭 문제를 해결할 게임 체인저로 주목받고 있으나, 기술적 성숙도와 시장 환경 측면에서 크레셈(CRESSEM)이 직면할 수 있는 불확실성이 존재합니다. 본 섹션에서는 기술 표준화, 투자 효율성, 시장 경쟁이라는 세 가지 관점에서 잠재적 리스크를 정의하고, 이에 대한 전략적 대응 방향을 제시합니다.

1. 기술 표준화 지연 및 인터페이스 복잡성 (Technical Risk)

CPO 기술은 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 고도의 이종 집적(Heterogeneous Integration) 기술입니다. 현재 업계는 112G 및 차세대 224G SerDes 기술 환경을 구축 중이나, 각 제조사 및 플랫폼별로 최적화된 인터페이스 규격이 상이할 수 있다는 불확실성이 존재합니다 [출처: 투자연구소 테크센터].

- **리스크 상세:**

- **표준 규격의 부재:** 플러그블(Pluggable) 방식과 달리 CPO는 패키징 단계에서부터 광학 인터페이스가 결정되므로, 특정 고객사(NVIDIA, Broadcom 등)의 독자적인 설계 방식이 표준으로 자리 잡을 경우 범용 장비 공급에 제약이 생길 수 있습니다.

- **검사 난이도 급증:** 광학 소자와 전기적 로직 다이(Logic Die)가 밀접하게 결합됨에 따라, 기존의 전기적 특성 검사(Electrical Test)와 광학적 정렬 검사(Optical Alignment)를 동시에 수행해야 하는 복합적인 검사 환경이 요구됩니다.

- **대응 방향:**

- **모듈형 검사 플랫폼(Modular Inspection Platform) 구축:** 특정 규격에 종속되지 않도록 검사 엔진과 광학 모듈을 분리 설계하여, 고객사의 인터페이스 변화에 따라 즉각적으로 대응할 수 있는 커스터마이징 역량을 강화해야 합니다.

- **이종 집적 검사 기술 선점:** 크레셈이 보유한 2.5D/3D 기판 검사 기술을 기반으로, 광학 소자와 EIC(Electronic Integrated Circuit) 간의 미세 정렬 및 결함을 검출할 수 있는 초정밀 3D AOI(Automated Optical Inspection) 솔루션을 개발하여 기술적 진입장벽을 구축해야 합니다.

2. 높은 초기 R&D 비용 및 투자 회수 기간 (R&D Investment Risk)

CPO는 기존의 구리 배선 기반 시스템을 근본적으로 바꾸는 기술로, 이를 검사하기 위한 장비 역시 기존의 단순 비전 검사 수준을 넘어선 초고해상도 광학계와 AI 알고리즘을 필요로 합니다.

- **리스크 상세:**

- **대규모 자본 투입:** Sub-micron(μm) 단위의 해상도를 구현하기 위한 고성능 카메라, 정밀 스테이지, 특수 조명 시스템 개발에는 막대한 R&D 비용이 소요됩니다.

- **수익성 변동성:** 기술 상용화 초기 단계에서는 시장의 채택 속도가 예상보다 느릴 수 있으며, 이는 장비사의 매출 발생 시점을 지연시키고 재무적 부담을 가중시킬 수 있습니다.

- **대응 방향:**

- **단계적 기술 로드맵(Step-by-step Roadmap) 이행:** HBM4 전환 과정에서 요구되는 Hybrid Bonding 검사 및 고단 적층 검사 기술을 먼저 확보하여 단기 수익을 창출하고, 이를 통해 확보된 캐시플로우(Cash Flow)를 CPO 전용 초정밀 검사 장비 개발에 재투자하는 선순환 구조를 확립해야 합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

- **AI 기반 소프트웨어 고도화:** 하드웨어 개발 비용을 상쇄하기 위해, 기존 하드웨어의 성능을 극대화할 수 있는 AI 기반 결함 분류(Deep Learning Inspection) 알고리즘을 내재화하여 소프트웨어 중심의 고부가가치 솔루션을 제공함으로써 ROI(투자 대비 수익)를 높여야 합니다 [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM)].

3. 글로벌 대형 장비사와의 경쟁 심화 (Market Competition)

CPO 시장이 본격적으로 개화함에 따라 KLA와 같은 글로벌 선도 검사 장비 기업들이 CPO 관련 포트폴리오를 확장할 가능성이 매우 높습니다.

- **리스크 상세:**

- **자본 및 영업력 격차:** 글로벌 기업들의 압도적인 자본력과 기존 데이터센터 고객사 네트워크를 통한 시장 점유율 방어는 중소 규모의 전문 기업에 큰 위협이 됩니다.
- **기술 격차 압박:** 고난도 패키징 기술 변화에 따라 글로벌 기업들이 선제적으로 특허를 선점할 경우, 후발 주자로서의 입지가 좁아질 수 있습니다.
- **대응 방향:**
 - **틈새시장(Niche Market) 공략 및 고객 밀착형 대응:** 글로벌 기업이 대응하기 어려운 고객사별 맞춤형(Customized) 검사 모듈 및 공정 최적화 솔루션을 신속하게 공급하는 'Agile(민첩한) 전략'을 취해야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
 - **데이터 기반 수율 개선 파트너십:** 단순히 불량률을 검출하는 장비 공급자를 넘어, 검사 데이터를 분석하여 전공정(Fab)의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 데이터 분석 플랫폼을 제공함으로써 고객사의 수율(Yield) 향상에 직접 기여하는 전략적 파트너로 포지셔닝해야 합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

구분	리스크 요인	핵심 대응 전략	기대 효과
기술(Technical)	표준화 지연 및 인터페이스 복잡성	모듈형 검사 플랫폼 및 3D AOI 개발	고객사 규격 변화에 대한 유연한 대응
재무(Financial)	높은 R&D 비용 및 투자 리스크	HBM4 기술 연계 단계적 투자 로드맵	안정적 현금 흐름 확보 및 기술 격차 유지
시장(Market)	글로벌 대형 기업과의 경쟁	맞춤형(Customized) 솔루션 및 AI 데이터 분석	고객 락인(Lock-in) 및 독보적 지위 확보

표 5. 글로벌 대형 장비사와의 경쟁 심화 (Market Competitio

결론 및 시사점

차세대 광 I/O 기술인 공동 패키징 광학(CPO, Co-Packaged Optics)은 AI 데이터센터의 전력 효율성과 대역폭 한계를 극복하기 위한 필수적인 기술적 전환점입니다. 구리 배선의 물리적 한계로 인해 기존의 플러그블(Pluggable) 방식은 점차 설 자리를 잃고 있으며, 칩과 광학 소자를 하나의 패키지로 통합하는 CPO 기술이 차세대 AI 인프라의 핵심 표준으로 자리 잡을 전망입니다. 이러한 패러다임의 변화는 검사 기술의 난이도를 기하급수적으로 높이는 동시에, 고부가가치 검사 시장을 창출하는 결정적인 기회 요인이 되고 있습니다.

크레셈(CRESSEM)이 CPO 시장에서 글로벌 리더십을 확보하고 시장을 선점하기 위한 핵심 성공 요인(KSF, Key Success Factors)과 전략적 로드맵은 다음과 같습니다.

1. 초정밀 광학 검사 기술의 고도화 (Strategic Roadmap: Precision)

CPO는 실리콘 포토닉스(Silicon Photonics)와 반도체 스위치 칩이 극도로 미세한 간격으로 통합되는 구조를 가집니다. 따라서 기존의 검사 수준을 넘어선 Sub-micron(μm) 단위의 해상도를 갖춘 초정밀 3D AOI(Automated Optical Inspection) 기술 확보가 최우선 과제입니다. 특히 2.5D/3D 패키징 통합 과정에서 발생하는 미세 정렬(Alignment) 오차와 접합부의 결함을 실시간으로 검출할 수 있는 광학 엔진 개발에 집중해야 합니다.

2. AI 기반의 지능형 검사 솔루션 통합 (Strategic Roadmap: Intelligence)

데이터 전송 속도가 112G 및 224G SerDes로 급증함에 따라 검사 데이터의 양 또한 폭발적으로 증가합니다. 단순한 Rule-based 검사로는 과검(Over-kill)을 방지하고 수율(Yield)을 확보하는 데 한계가 있습니다. 크레셈은

이미 보유한 고성능 머신비전 및 AI 알고리즘 역량을 바탕으로, 미세 결함과 정상적인 노이즈를 정확히 구분하는 딥러닝 기반 결함 분류 솔루션을 장비에 통합해야 합니다. 이는 고객사의 수율 개선에 직접적으로 기여하여 장비의 시장 경쟁력을 결정짓는 핵심 요소가 될 것입니다.

3. 고객 맞춤형 모듈화 대응 및 데이터 피드백 (Strategic Roadmap: Customization)

CPO 기술은 제조사 및 패키징 업체(TSMC, 삼성전자 등)의 공정 방식에 따라 다양한 형태로 변형될 수 있습니다. 크레셈의 강점인 모듈형 장비 설계 능력을 활용하여 고객사의 특정 공정에 최적화된 맞춤형(Customized) 검사 모듈을 신속하게 공급해야 합니다. 또한, 검사 데이터를 분석하여 전공정(Fab)의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 데이터 분석 플랫폼을 제공함으로써, 단순 장비 공급사를 넘어 고객사의 수율 관리 파트너로 진화해야 합니다.

결론적으로, 크레셈은 기존 FC-BGA 및 2.5D 기판 검사 분야에서 축적한 기술적 자산을 CPO라는 고성능 패키징 영역으로 성공적으로 전이시켜야 합니다. 기술적 진입장벽이 높아지는 만큼, '초정밀 광학계-고성능 AI 알고리즘-고객 맞춤형 모듈화'로 이어지는 삼각 편대를 구축한다면, 급성장하는 글로벌 CPO 검사 장비 시장에서 대체 불가능한 핵심 플레이어로 도약할 수 있을 것입니다.

참고 자료

1. Cpo 기술 동향 및 국내외 기업 분석 :: 투자연구소 테크센터
2. 2026.03 Cpo (공동패키지광학) - Ai 데이터센터의 차세대 광통신 ...
3. 공동 패키지형 광학 (CPO) 기술동향 및 시장 전망 2025-2035 - IDTechEx
4. 구리선의 한계와 반도체의 새로운 돌파구, Cpo 기술 심층 분석
5. Co-Packaged Optics Market Size, Share and Growth Analysis
6. Co-Packaged Optics (CPO) Market Size to Hit USD 1,055.11 Million by 2034
7. Co Packaged Optics Market Report: Size, Growth, Trends & Forecast (2025-2033)
8. Co-Packaged Optics - Global Market Share and Ranking, Overall Sales and Demand ...
9. Cressem | 크레셈
10. (주)크레셈 2025년 기업정보 | 직원수, 근무환경, 복리후생 등 ...%ED%81%AC%EB%A0%88%EC%85%88)
11. [시장보고서]공동 패키지 광학 (Cpo) : 시장 점유율 분석, 업계 ...
12. 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf (사내 자료)
13. 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf (사내 자료)
14. 분석_크레셈CRESSEM20260509001.pdf (사내 자료)
15. pdf_인하대학교컴퓨터공학과배승환20260509001.pdf (사내 자료)
16. ProfessorSeungHwanBaeReport.pdf (사내 자료)

※ 출처 간 시장 전망 편차 주의 — 본 보고서가 인용한 출처들의 시장 규모 전망에 약 85배 차이가 있습니다("2030년에는 81억 달러" vs "9,504만 달러 규모로 평가되는 CPO 시장은 2034"). 후행 연도의 전망치가 선행 연도보다 작습니다. 출처마다 시장 정의·산정 범위·기준 시점이 다를 수 있으므로, 대외 활용 전 1차자료 확인을 권장합니다.