CRESSEM
CREATIVE ASSEMBLY

실리콘(Silicon) vs 유기(Organic) 인터포저 기술

문서번호	CRSM-AI-2026-AUTO
작성일	2026-05-29
작성	Cressem AI 시스템 (자동 생성)
보안등급	사내 비밀 (Confidential)
버전	v1.0

목 차

[기술 분석 보고서] 실리콘 인터포저(Si Interposer) vs 유기 인터포저(Organic Interposer) 비교 분석 3

1. 개요 (Executive Summary) 3

2. 인터포저(Interposer)의 역할 및 필요성 3

3. 실리콘 인터포저 vs 유기 인터포저 비교 분석 3

4. 시장 동향 및 기술적 과제 4

5. 결론 및 시사점 5

[기술 분석 보고서] 실리콘 인터포저(Si Interposer) vs 유기 인터포저(Organic Interposer) 비교 분석

작성일: 2024년 5월 22일

주제: 차세대 반도체 패키징을 위한 인터포저(Interposer) 기술 비교

대상: 기술 연구소, 장비 개발팀, 고객사 기술 대응팀

---

1. 개요 (Executive Summary)

반도체 소자의 고성능화 및 소형화 추세에 따라, 서로 다른 다이(Die) 간의 전기적 연결을 담당하는 **인터포저(Interposer)** 기술의 중요성이 급증하고 있습니다. 특히 HBM(High Bandwidth Memory)과 로직 다이(Logic Die)를 결합하는 2.5D 패키징 공정에서 인터포저의 선택은 전체 패키지의 성능, 전력 효율, 그리고 제조 원가를 결정짓는 핵심 요소입니다.

본 보고서는 현재 첨단 패키징의 주류인 **실리콘 인터포저(Silicon Interposer)**와 차세대 대안으로 부상 중인 **유기 인터포저(Organic Interposer)**의 구조적 특징, 기술적 장단점 및 시장 동향을 비교 분석합니다.

---

2. 인터포저(Interposer)의 역할 및 필요성

인터포저는 칩(Die)과 패키지 기판(Substrate) 사이에서 미세한 회로를 연결하는 '다리(Bridge)' 역할을 수행합니다 [출처: https://m.blog.naver.com/PostView.naver?blogId=techref&logNo=223181507710&targetRecommendationCode=1].

- **미세 피치 연결(Fine Pitch Interconnect):** 칩의 미세한 입출력 단자(I/O)를 패키지 기판의 상대적으로 큰 단자와 연결하기 위해 중간 단계의 배선 층을 제공합니다.
- **신호 무결성(Signal Integrity) 확보:** 고속 데이터 전송 시 신호 손실을 최소화하고 전기적 특성을 최적화합니다.
- **열 관리(Thermal Management):** 고성능 칩에서 발생하는 열을 효과적으로 분산시키는 경로 역할을 합니다.

---

3. 실리콘 인터포저 vs 유기 인터포저 비교 분석

3.1 실리콘 인터포저 (Silicon Interposer)

실리콘 인터포저는 기존 반도체 제조 공정(Wafer Fabrication)을 그대로 활용하여 제작됩니다. 주로 TSMC의 **CoWoS(Chip on Wafer on Substrate)** 공정에서 핵심 요소로 사용됩니다 [출처: https://hongya-world.tistory.com/entry/%EC%8B%A4%EB%A6%AC%EC%BD%98-%EC%9D%B8%ED%84%B0%ED%8F%AC%EC%A0%80%EB%9E%80-%EA%B8%B0%EB%B3%B8-%EC%9B%90%EB%A6%AC%EC%99%80-%EA%B5%AC%EC%A1%B0-%EC%A3%BC%EC%9A%94-%EC%9A%99%EB%8F%84-%EC%B2%A8%EB%8B%A8-%EB%B0%98%EB%8F%84%EC%B2%B4-%ED%8C%A8%ED%82%A4%EC%A7%95-%EA%B8%B0%EC%88%A013].

- **장점:**

- **초미세 배선 가능:** 실리콘 웨이퍼 공정을 이용하므로 매우 미세한 회로(Fine Pitch) 구현이 가능하여 HBM과 로직 칩 간의 대역폭을 극대화할 수 있습니다.
- **열팽창계수(CTE) 정합성:** 칩(Si)과 인터포저(Si)의 열팽창계수가 동일하여, 온도 변화에 따른 휨(Warpage) 현상이 적고 신뢰성이 높습니다.
- **단점:**
- **높은 비용:** 웨이퍼 기반 공정 비용이 매우 높으며, 대면적화가 어렵습니다.
- **두께 및 크기 제한:** 대형 AI 가속기 등에 필요한 대면적 인터포저 제작 시 비용이 기하급수적으로 상승합니다.

3.3 유기 인터포저 (Organic Interposer)

유기 인터포저는 PCB(Printed Circuit Board)와 유사한 유기 절연체(ABF 등)를 기반으로 제작됩니다.

- **장점:**
- **비용 효율성:** 실리콘 공정에 비해 제조 비용이 저렴하며, 대면적(Large Area) 구현이 용이합니다.
- **두께 및 유연성:** 실리콘 대비 얇게 제작할 수 있으며, 패키지 전체의 두께를 줄이는 데 유리합니다.
- **단점:**
- **미세 피치 한계:** 실리콘 인터포저에 비해 배선 밀도(Routing Density)가 낮아 초고성능 AI 칩 대응에 한계가 있을 수 있습니다.
- **CTE 불일치:** 칩(Si)과 유기 재료 간의 열팽창계수 차이로 인해 열 충격 시 **Warpage(휨 현상)** 및 접합부 신뢰성 문제가 발생할 수 있습니다.

3.4 기술 비교 요약표

비교 항목	실리콘 인터포저 (Si Interposer)	유기 인터포저 (Organic Interposer)
주요 재질	Silicon Wafer	Organic Dielectric (e.g., ABF, PI)
배선 미세도 (Pitch)	**매우 높음 (Ultra-fine)**	보통 (Moderate)
제조 공정	Wafer Fab Process	PCB/Substrate Process
열팽창계수(CTE) 정합성	**우수 (Excellent)**	낮음 (Poor)
제조 비용	높음 (High)	**낮음 (Low)**
대면적화 용이성	어려움 (Reticle Limit 존재)	**매우 용이 (High)**
주요 적용 분야	HBM-Logic 결합, High-end AI GPU	중고성능 컴퓨팅, 모바일, 소비자 가전

---

4. 시장 동향 및 기술적 과제

4.1 시장 동향

최근 AI 산업의 폭발적 성장으로 인해 고대역폭 메모리(HBM)와 로직 다이를 연결하는 인터포저 시장이 급격히 확대되고 있습니다. 실리콘 인터포저는 현재 CoWoS와 같은 첨단 패키징의 핵심으로 자리 잡고 있으나, 비용 문제와 대면적화 요구로 인해 차세대 패키징 기술 개발이 활발히 진행 중입니다 [출처: https://www.wiseguyreports.com/ko/reports/3d-interposer-market].

4.2 기술적 해결 과제

1. **실리콘 인터포저:** 비용 절감을 위한 **Chiplet** 기술의 고도화 및 웨이퍼 활용도 극대화가 필요합니다.

2. **유기 인터포저:** 실리콘 수준의 미세 배선을 구현하기 위한 **RDL(Redistribution Layer, 재배선층)** 공정 기술의 정밀화와 CTE 불일치에 따른 **Warpage 제어 기술**이 필수적입니다.

3. **신소재 도입:** 탄소 나노튜브(CNT)나 그래핀과 같은 새로운 인터커넥트 재료를 통해 전기적/열적 특성을 개선하려는 시도가 이어지고 있습니다 [출처: https://www.wiseguyreports.com/ko/reports/3d-interposer-market].

---

5. 결론 및 시사점

결론적으로, **실리석 인터포저**는 '최고의 성능(Performance)'을 지향하는 하이엔드 AI 반도체 시장을 주도하고 있으며, **유기 인터포저**는 '비용 효율성(Cost-efficiency)'과 '대면적화(Scalability)'를 무기로 시장 범위를 넓혀가고 있습니다.

크레셈(CRESSEM)의 검사장비 관점에서는 다음과 같은 대응 전략이 필요합니다:

- **실리콘 인터포저 검사:** 미세 피치(Fine Pitch)에 따른 초정밀 광학 검사 및 TSV(Through Silicon Via) 연결 신뢰성 검사 역량 강화.
- **유기 인터포저 검사:** 대면적 기판의 휨(Warpage) 측정 및 RDL 패턴의 미세 결함 검출 기술 확보.

본 보고서는 공개된 기술 자료 및 웹 검색 결과를 바탕으로 작성되었으며, 실제 양산 공정의 세부 수치는 제조사 및 공정 조건에 따라 다를 수 있습니다.