[기술 분석 보고서] 차세대 패키징을 위한 인터포저(Interp

v1.0 | 2026-05-28 | Cressem 기술연구소

© 2026 Cressem Inc.

차세대 반도체 패키징을 위한 인터포저(Interposer) 기술 분석 보고서: Silicon vs. Organic

1. 개요 (Executive Summary)

반도체 산업의 패러다임이 전공정(Front-end)의 미세화 한계를 극복하기 위해 후공정(Back-end), 즉 **어드밴스드 패키징(Advanced Packaging)**으로 이동함에 따라, 서로 다른 칩 간의 고속 데이터 전송을 지원하는 **인터포저(Interposer)** 기술의 중요성이 급증하고 있습니다.

인터포저는 칩(Die)과 패키지 기판(Substrate) 사이에서 미세한 회로를 연결하여 입출력(I/O) 밀도를 높이고 신호 전달 경로를 단축하는 핵심 중간층 역할을 수행합니다. 본 보고서에서는 현재 반도체 시장의 주류인 **실리콘 인터포저(Silicon Interposer)**와 차세대 대안으로 부상하는 **올가닉 인터포저(Organic Interposer)**의 기술적 특성, 장단점 및 시장 전망을 심층 분석합니다.

---

2. 실리콘 인터포저 (Silicon Interposer) 기술 분석

실리콘 인터포저는 기존 반도체 제조 공정(CMOS 공정)을 그대로 활용하여 실리콘 웨이퍼 위에 미세 회로를 형성하는 방식입니다. 주로 TSMC의 **CoWoS(Chip on Wafer on Substrate)** 공정과 같은 2.5D 패키징 기술의 핵심 요소로 사용됩니다.

2.1 핵심 기술적 특징

- **TSV(Through Silicon Via) 활용**: 실리콘 웨이퍼를 관통하는 미세 전극인 TSV 기술을 통해 수천 개의 I/O를 수직으로 연결하여 초고속 데이터 전송을 구현합니다.
- **초미세 피치(Fine Pitch) 구현**: 반도체 노광(Lithography) 공정을 사용하므로, 유기물 기반 기술로는 불가능한 수 마이크로미터($₩mu m$) 단위의 매우 미세한 회로 패턴 형성이 가능합니다.
- **열팽창 계수(CTE) 정합성**: 칩(Die)과 동일한 실리콘 소재를 사용하므로, 온도 변화에 따른 열팽창 계수가 일치하여 열적 스트레스에 의한 물리적 변형이 적습니다.

2.2 장점 및 단점

구분	내용	비고
장점	**압도적인 I/O 밀도**: 초미세 회로 구현으로 HBM과 GPU 간의 초고속 연결 가능	HBM 필수 기술
	신뢰성: 칩과 소재가 동일하여 열 변형(Warpage) 제어에 유리	수율 확보 용이
단점	**높은 제조 원가**: 고가의 실리콘 웨이퍼 사용 및 복잡한 TSV 공정 필요	경제성 한계

© 2026 Cressem Inc.

	크기 제한(Reticle Limit): 노광 장비의 한계로 인해 대면적 인터포저 제작이 어려움	대형 패키징 제약

---

3. 올가닉 인터포저 (Organic Interposer) 기술 분석

올가닉 인터포저는 실리콘 대신 유기 절연물(Organic Dielectric)과 구리(Cu) 배선을 사용하여 제작하는 방식입니다. 최근 FC-BGA(Flip Chip Ball Grid Array) 기술의 고도화와 함께 차세대 패키징 솔루션으로 주목받고 있습니다.

3.1 핵심 기술적 특징

- **유기 기판 기반 공정**: PCB(Printed Circuit Board) 제조 공정과 유사한 방식으로 제작되어, 실리콘 공정 대비 훨씬 넓은 면적의 인터포저를 구현할 수 있습니다.
- **고밀도 배선 기술**: 최근에는 유기물 내부에 미세한 관통 전극(Via)을 형성하여 실리콘 인터포저의 성능에 근접하려는 연구가 진행 중입니다.

3.2 장점 및 단점

구분	내용	비고
장점	**우수한 경제성**: 실리콘 웨이퍼 대비 저렴한 소재 및 공정 비용으로 제조 원가(Cost per Die) 절감 가능	대량 생산 유리
	대면적 구현 가능: 노광 장비의 크기 제약에서 자유로워 대형 패키지에 적합	대형 AI 가속기
단점	**낮은 I/O 밀도**: 실리콘 대비 미세 회로 구현 능력이 떨어져 데이터 전송 대역폭 제한 가능성	기술적 난제
	열 및 변형 문제: 칩(Si)과 소재(Organic) 간의 열팽창 계수 차이로 인해 **Warpage(휨)** 발생 위험 높음	검사 난이도 상승

---

4. 기술 비교 및 검사 관점의 시사점

4.1 기술 비교 요약

비교 항목	실리콘 인터포저 (Silicon)	올가닉 인터포저 (Organic)
주요 용도	HBM, 고성능 GPU (2.5D/3D)	고성능 기판 (FC-BGA), 대형 패키지
연결 밀도	매우 높음 (Ultra-Fine Pitch)	중간 (Fine Pitch)

© 2026 Cressem Inc.

제조 비용	높음	상대적으로 낮음
열 안정성	매우 우수	취약 (Warpage 관리 필수)
최대 면적	제한적 (Reticle Limit)	매우 넓음

4.2 검사 및 품질 관리(Quality Control) 요구사항

인터포저 기술이 고도화됨에 따라, 크레셈(CRESSEM)과 같은 검사 장비 전문 기업에는 다음과 같은 고난도 검사 역량이 요구됩니다.

1. **Warpage(휨) 측정 및 분석**: 특히 올가닉 인터포저 사용 시, 열팽창 계수 차이로 발생하는 Die 또는 Substrate의 심한 휨 현상을 3D 프로파일링을 통해 정밀하게 측정해야 합니다. [출처: HBM Advanced Inspection System 운영 매뉴얼]

2. **초정밀 정렬(Alignment) 검사**: Hybrid Bonding이나 미세 Bump 연결 시, Die-to-Die 간의 미세한 위치 오차(Misalignment)를 검출하는 초고해상도 광학 검사가 필수적입니다. [출처: HBM Advanced Inspection System 운영 매뉴얼]

3. **TSV 및 미세 결함 검사**: 실리콘 인터포저의 핵심인 TSV 내부의 Void나 미세한 단락(Bridge/Short)을 확인하기 위해 고해상도 3D X-ray(Computed Tomography) 기술이 요구됩니다. [출처: HBM Advanced Inspection System 운영 매뉴얼]

4. **AI 기반 결함 분류**: 미세화된 패턴에서 발생하는 정상적인 노이즈와 실제 결함을 구분하여 과검(Over-kill)률을 낮추기 위한 AI 비전 알고리즘 적용이 핵심입니다. [출처: (주)크레셈 기업 분석 보고서]

---

5. 결론 및 전망 (Conclusion & Outlook)

현재 고성능 AI 가속기 시장(NVIDIA, AMD 등)에서는 초고대역폭 데이터 전송을 위해 **실리콘 인터포저 기반의 2.5D 패키징**이 주류를 이루고 있습니다. 특히 HBM(High Bandwidth Memory)의 적층 구조와 결합하여 압도적인 성능을 제공하고 있습니다.

그러나 제조 원가 절감과 대면적 패키징에 대한 수요가 증가함에 따라, **올가닉 인터포저** 기술의 고도화 또한 가속화될 전망입니다. 향후 시장은 용도에 따라 실리콘과 올가닉 기술이 공존하거나, 두 기술의 장점을 결합한 하이브리드 형태의 패키징 기술로 진화할 것으로 예측됩니다.

결과적으로, 인터포저의 미세화와 소재의 변화는 **검사 장비의 정밀도 및 속도**에 대한 요구를 기하급수적으로 높일 것이며, 이는 차세대 반도체 후공정 시장의 주도권을 결정짓는 핵심 요소가 될 것입니다.

© 2026 Cressem Inc.