

차세대 반도체 패키징 검사 시스템 아키텍처 및 구성 보고서

문서번호 CRSM-AI-2026-AUTO

작성일 2026-07-20

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 반도체 패키징 검사 시스템 아키텍처 및 구성 보고서	3
개요 및 배경	3
시스템 전체 아키텍처 (System Architecture)	4
시스템 성능 지표 및 검증	6
결론 및 향후 기술 발전 방향	8

차세대 반도체 패키징 검사 시스템 아키텍처 및 구성 보고서

HBM 및 FC-BGA 등 고정밀 후공정 검사를 위한 검사 장비의 하드웨어 및 소프트웨어 시스템 구성을 분석합니다. 광학 엔진, AI 모듈, 제어 계층을 포함한 통합 아키텍처를 통해 검사 정밀도와 생산성을 극대화하는 방안을 제시합니다.

개요 및 배경

1. 반도체 산업 패러다임의 변화: 전공정 미세화에서 후공정 고도화로

최근 반도체 산업은 물리적 한계에 직면한 전공정(Front-end)의 미세화 공정(Scaling)만으로는 성능 향상을 기대하기 어려운 '무어의 법칙(Moore's Law)'의 한계점에 도달하고 있습니다. 이에 따라 반도체 제조 기업들은 칩의 성능을 극대화하기 위해 서로 다른 기능을 가진 다수의 칩을 하나로 묶거나, 수직으로 적층하여 데이터 전송 경로를 단축하는 **첨단 패키징(Advanced Packaging)** 기술에 집중하고 있습니다.

과거의 패키징이 단순히 칩을 외부 환경으로부터 보호하고 전기적 신호를 연결하는 보호 및 인터페이스 역할을 수행했다면, 현재의 첨단 패키징은 반도체의 성능을 결정짓는 핵심적인 요소로 자리 잡았습니다. 특히 **HBM(High Bandwidth Memory, 고대역폭 메모리)**과 같은 제품은 **TSV(Through Silicon Via, 실리콘 관통 전극)** 기술을 통해 수천 개의 미세 전극을 수직으로 연결하며, 이를 통해 데이터 전송 속도를 혁신적으로 높이고 있습니다. 이러한 기술적 전환은 반도체의 구조를 2D 평면에서 2.5D 및 3D 적층 구조로 변화시켰으며, 이는 필연적으로 검사 공정의 난이도를 기하급수적으로 상승시키는 결과를 초래했습니다.

2. 첨단 패키징 공정에서의 검사 기술의 중요성

HBM 및 CoWoS(Chip on Wafer on Substrate)와 같은 고집적 패키징 구조에서는 아주 미세한 결함만으로도 전체 패키지의 수율(Yield)에 치명적인 영향을 미칩니다. 적층되는 칩 사이의 **Die-to-Die 정렬(Alignment)** 오차, **Micro Bump**의 높이 불균일, **Warpage(휨 현상)**에 의한 물리적 변형, 그리고 TSV 내부의 전기적 연결성 문제는 기존의 단순한 검사 방식으로는 포착하기 어렵습니다.

검사 장비의 정밀도가 낮을 경우, 정상 제품을 불량으로 판정하는 **과검(Over-kill)** 문제가 발생하여 제조 비용을 상승시키거나, 반대로 미세 결함을 놓치는 **미검(Under-kill)**으로 인해 고객사로 불량품이 유출되는 심각한 품질 리스크를 야기할 수 있습니다. 따라서 차세대 반도체 패키징 공정에서는 다음과 같은 고도화된 검사 역량이 필수적으로 요구됩니다.

- **초미세 결함 검출 능력:** Sub-micron 단위의 해상도를 확보하여 미세한 크랙(Crack)이나 이물질을 식별할 수 있는 광학적 정밀도.
- **고속 스캐닝 및 데이터 처리:** 생산 라인의 **Tact Time(생산 주기)**을 저해하지 않으면서도 방대한 양의 이미지 데이터를 실시간으로 분석할 수 있는 처리 속도.
- **지능형 결함 분류(AI-driven Defect Classification):** 단순한 패턴 매칭을 넘어, 딥러닝 알고리즘을 통해 실제 결함과 단순 노이즈를 명확히 구분하여 과검률을 최소화하는 기술.

3. 보고서의 목적 및 범위

본 보고서는 크레셈(CRESSEM)의 차세대 반도체 패키징 검사 솔루션이 이러한 산업적 요구사항에 어떻게 대응하고 있는지를 기술적으로 분석하는 데 목적이 있습니다. 특히 HBM3, HBM3E를 넘어 차세대 규격인 HBM4로 진화하는 과정에서 요구되는 **Hybrid Bonding(구리 직접 접합)** 기술 등 초미세 공정에 대응하기 위한 시스템 아키텍처를 중점적으로 다룹니다.

본 보고서에서는 장비의 물리적 구성을 담당하는 **광학 및 정밀 제어부(Hardware Layer)**부터, 고도의 판단을 수행하는 **AI 비전 알고리즘 계층(Software Layer)**, 그리고 실제 양산 현장에서의 효율적인 운영을 위한 **표준 운영 절차(SOP)** 및 **성능 지표(KPI)**에 이르기까지 시스템의 전 과정을 체계적으로 정의합니다. 이를 통해 고객사 및 내부 엔지니어들에게 장비의 기술적 우위성과 신뢰성을 입증하고, 향후 기술 로드맵을 제시하고자 합니다.

[참고: (주)크레셈 기업 분석 보고서 - 차세대 반도체 패키징 검사 솔루션의 선두주자]

[참고: HBM Advanced Inspection System 운영 매뉴얼]

시스템 전체 아키텍처 (System Architecture)

차세대 반도체 패키징 검사 시스템은 HBM(High Bandwidth Memory) 및 FC-BGA와 같은 초미세 공정의 결함을 실시간으로 검출하기 위해 하드웨어, 소프트웨어, 그리고 인공지능(AI)이 유기적으로 결합된 계층적 아키텍처를 채택하고 있습니다. 본 시스템은 단순한 이미지 획득을 넘어, 고속 데이터 처리와 정밀 제어를 동시에 수행해야 하는 복합적인 구조를 가집니다. 시스템 아키텍처는 크게 사용자 인터페이스 및 데이터 분석을 담당하는 **상위 제어 계층(Application & Analysis Layer)**, 실시간 연산 및 알고리즘을 수행하는 **미들웨어/소프트웨어 계층(Control & AI Layer)**, 그리고 물리적 검사를 수행하는 **하위 하드웨어 계층(Hardware & Sensing Layer)**으로 구분됩니다.

1. 계층별 구조 및 역할 정의

상위 제어 계층 (Application & Analysis Layer)

이 계층은 시스템의 전체적인 운영을 관리하고, 검사 결과를 시각화하여 사용자에게 제공하는 역할을 수행합니다. 검사 결과 데이터(Inspection Result)를 바탕으로 수율(Yield) 분석 및 공정 역추적(Root Cause Analysis)을 위한 데이터베이스(DB) 관리 기능을 포함합니다. 특히, 고객사의 MES(Manufacturing Execution System)와 연동되어 검사 데이터를 실시간으로 전송하거나, 검사 리포트를 생성하여 생산 라인의 의사결정을 지원합니다.

미들웨어 및 소프트웨어 계층 (Control & AI Layer)

시스템의 '두뇌'에 해당하는 계층으로, 하드웨어로부터 획득한 방대한 양의 로우 데이터(Raw Data)를 처리합니다. 핵심 요소는 다음과 같습니다.

- **AI 비전 엔진 (AI Vision Engine):** Deep Learning 기반의 결함 분류(Defect Classifier) 알고리즘이 구동되는 영역입니다. 단순 Rule-based 검사의 한계를 극복하여, 미세 결함(Defect)과 정상적인 노이즈를 구분함으로써 과검(Over-kill)률을 획기적으로 낮춥니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **실시간 제어 소프트웨어 (Real-time Control Software):** 광학 엔진의 노출 시간, 조명 시스템의 밝기 및 각도, 그리고 나노 스테이지(Nano-Stage)의 XYZ 축 이동을 정밀하게 동기화합니다.

하위 하드웨어 계층 (Hardware & Sensing Layer)

실제 물리적인 검사가 이루어지는 계층으로, 초정밀 광학 및 기계적 제어 요소로 구성됩니다.

- **광학 엔진 (Optical Engine):** Sub-micron 해상도를 지원하는 High-Res CMOS 센서를 통해 초미세 결함을 포착합니다 [출처: 매뉴얼HBMAdvancedInspectionSyst20260509001.pdf].
- **조명 및 스테이지 시스템:** Multi-angle LED(RGB + UV)를 통해 3D 형상을 분석하며, Ultra-Precision Nano-Stage(XYZ ± 0.01 μm)를 통해 고정밀 스캐닝을 수행합니다 [출처: 매뉴얼HBMAdvancedInspectionSyst20260509001.pdf].

2. 구성 요소 간 데이터 흐름 및 상호작용 (Data Flow)

시스템의 효율적인 운영을 위해 데이터는 하위 계층에서 상위 계층으로 흐르는 **상향식 데이터 흐름(Upward Data Flow)**과, 제어 명령이 하위 계층으로 전달되는 **하향식 제어 흐름(Downward Control Flow)**이 동시에 발생합니다.

1. **데이터 획득 단계 (Sensing & Acquisition):** 스테이지가 이동함에 따라 광학 엔진이 이미지를 획득합니다. 이때 조명 시스템은 검사 대상(TSV, Micro Bump 등)의 특성에 맞춰 최적의 조명 조건을 실시간으로 변경합니다.

2. **데이터 전송 및 전처리 단계 (Transmission & Pre-processing):** 획득된 고해상도 이미지는 고속 인터페이스를 통해 AI 모듈로 전달됩니다. 이 과정에서 데이터 병목 현상을 방지하기 위한 고속 통신 프로토콜이 사용됩니다.

3. **분석 및 판정 단계 (Analysis & Decision):** AI 알고리즘이 이미지 내의 결함(Crack, Warpage, Misalignment 등)을 식별합니다. 분석된 데이터는 Spec(Specification) 대비 Margin을 계산하여 Pass/Fail 여부를 결정합니다 [출처: pdfHBMHighBandwidth20260508001.pdf].

4. **피드백 및 저장 단계 (Feedback & Storage):** 판정 결과는 즉시 스테이지 제어부에 피드백되어 다음 검사 위치를 지정하거나, 상위 계층으로 전달되어 최종 검사 보고서(Inspection Report) 작성 및 데이터베이스 저장 프로세스를 거칩니다.

3. 아키텍처 설계의 핵심 특성

본 시스템의 아키텍처는 차세대 패키징 기술인 Hybrid Bonding 및 2.5D/3D 적층 구조에 대응하기 위해 다음과 같은 설계 원칙을 준수합니다.

설계 원칙	상세 내용	기대 효과
고속성 (High Speed)	하드웨어-소프트웨어 간 병렬 처리 아키텍처 적용	높은 UPH(Units Per Hour) 달성 [출처: pdfHBM검사결과보고서20260508001.pdf]
고정밀성 (High Precision)	나노 스테이지와 고해상도 광학계의 실시간 동기화	Sub-micron 단위의 미세 결함 검출 가능
지능화 (Intelligence)	Deep Learning 기반의 Defect Classifier 통합	과검(Over-kill) 방지 및 검사 신뢰도 향상 [출처: 분석_크레셈CRESSEM20260509001.pdf]
확장성 (Scalability)	Open Architecture 기반의 모듈형 설계	고객사 맞춤형(Customized) 솔루션 대응 용이

표 1. 아키텍처 설계의 핵심 특성

차세대 반도체 패키징 검사 시스템 아키텍처



그림 1. 차세대 반도체 패키징 검사 시스템 아키텍처

검사 데이터 흐름 및 처리 프로세스



그림 2. 검사 데이터 흐름 및 처리 프로세스

HBM 검사 장비 표준 운영 절차(SOP)

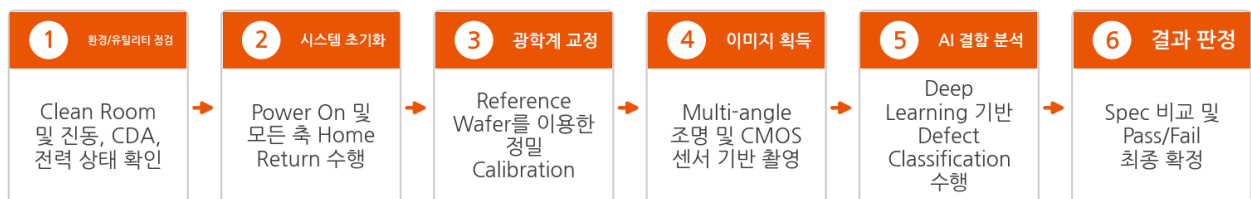


그림 3. HBM 검사 장비 표준 운영 절차(SOP)

시스템 성능 지표 및 검증

차세대 반도체 패키징 검사 시스템의 신뢰성을 확보하기 위해서는 정량적인 성능 지표(Key Performance Indicators, KPI) 설정과 이를 검증하기 위한 체계적인 평가 프로세스가 필수적입니다. 특히 HBM(High Bandwidth Memory)과 같이 적층 구조가 복잡하고 미세 피치(Fine Pitch)를 가진 제품의 경우, 미세 결함을 놓치지 않는 검출력과 양산성을 뒷받침하는 처리 속도 사이의 최적점(Trade-off)을 찾는 것이 시스템 설계의 핵심입니다. 본 섹션에서는 크레셈(CRESSEM) 검사 시스템의 성능을 평가하는 주요 지표와 그 검증 기준을 기술합니다.

1. 핵심 성능 지표 (Key Performance Indicators)

검사 장비의 성능은 크게 품질 신뢰성을 나타내는 **정확도(Accuracy)**, 생산성을 나타내는 **속도(Throughput/UPH)**, 그리고 물리적인 **검출 한계(Detection Limit)**의 세 가지 관점에서 정의됩니다.

구분	지표 (Metric)	정의 및 상세 내용	목표 및 기준 (Target/Spec)
품질 신뢰성	정확도 (Accuracy)	실제 결함과 정상 제품을 얼마나 정확하게 판별하는지를 나타내는 지표	99.7% 이상 [출처: pdfHBM 검사결과보고서20260508001.pdf]
	과검률 (Over-kill Rate)	정상 제품을 결함으로 오판하여 폐기하거나 재검사하게 만드는 비율	최소화 (AI 알고리즘을 통한 최적화 대상)
	미검률 (Under-kill Rate)	실제 결함을 정상으로 판단하여 유출시키는 비율	0% 지향 (품질 보증의 핵심)
생산성	UPH (Units Per Hour)	시간당 검사 가능한 제품(또는 웨이퍼/다이)의 수량	200 UPH 급 [출처: pdfHBM 검사결과보고서20260508001.pdf]
	Tact Time	단일 검사 항목 또는 단일 제품 검사에 소요되는 순수 시간	공정 사이클 타임(Cycle Time) 내 최적화
검출 능력	해상도 (Resolution)	광학 엔진이 식별할 수 있는 최소 단위 크기	Sub-micron (μm) 단위 [출처: 매뉴얼HBMAdvance dInspectionSyst20260509001.pdf]
	정밀도 (Precision)	측정값의 반복성과 재현성 (Stage/Optical)	XYZ 축 $\pm 0.01 \mu\text{m}$ 이내 [출처: 매뉴얼HBMAdvance dInspectionSyst20260509001.pdf]

표 2. 핵심 성능 지표 (Key Performance Indicators)

2. 성능 검증 방법론 및 세부 항목

시스템의 성능을 검증하기 위해서는 실제 공정 환경과 유사한 조건에서 정밀한 측정 및 통계적 분석이 수행되어야 합니다.

2.1. 검출 성능 및 정확도 검증 (Detection & Accuracy Validation)

검사 시스템의 가장 본질적인 기능인 결함 검출 능력을 검증합니다. 이는 단순히 '결함을 찾는 것'을 넘어, AI 알고리즘이 결함의 유형을 얼마나 정확하게 분류(Classification)하는지를 포함합니다.

- **Golden Sample Test:** 결함의 위치, 크기, 유형(Crack, Bump Height 변이, Warpage, TSV Alignment 오류 등)이 이미 정의된 표준 시편(Golden Sample)을 투입하여, 시스템이 이를 실제와 동일하게 찾아내는지 확인합니다. [출처: 매뉴얼HBMAAdvancedInspectionSyst20260509001.pdf]
- **Confusion Matrix 분석:** AI 기반 Defect Classifier의 성능을 평가하기 위해 True Positive(정상 결함 검출), False Positive(과검), False Negative(미검), True Negative(정상 판정) 데이터를 수집하여 정밀도(Precision)와 재현율(Recall)을 산출합니다.

2.2. 처리량 및 생산성 검증 (Throughput Validation)

양산 라인에 적용 가능한지를 판단하기 위해 연속적인 검사 환경에서의 속도를 측정합니다.

- **Full-cycle Time 측정:** 장비의 초기화(Initialization), 스테이지 이동(Stage Motion), 광학 스캐닝(Optical Scanning), 데이터 처리 및 AI 판독(AI Inference)을 포함한 전체 프로세스의 소요 시간을 측정하여 UPH를 산출합니다.
- **부하 테스트 (Stress Test):** 고속 스캐닝 시 발생하는 데이터 병목 현상이나 시스템 발열이 검사 속도 및 데이터 전송 안정성에 미치는 영향을 검증합니다.

2.3. 물리적 측정 정밀도 검증 (Metrology Precision Validation)

광학 및 스테이지의 물리적 성능이 설계 사양을 만족하는지 검증합니다.

- **Repeatability & Reproducibility (Gage R&R):** 동일한 시편을 반복 측정했을 때 발생하는 측정값의 산포를 분석하여, Ultra-Precision Nano-Stage의 제어 정밀도($\pm 0.01 \mu\text{m}$)가 유지되는지 확인합니다. [출처: 매뉴얼HBMAAdvancedInspectionSyst20260509001.pdf]
- **Calibration 검증:** 표준 Reference Wafer를 이용한 광학계 교정(Calibration) 후, 측정된 수치가 기준값 대비 허용 오차 범위 내에 있는지 검증합니다. [출처: 매뉴얼HBMAAdvancedInspectionSyst20260509001.pdf]

3. 종합 성능 평가 기준 (Summary of Evaluation Criteria)

최종적으로 시스템은 다음과 같은 종합적인 성능 만족 여부에 따라 양산 승인(Qualification) 여부가 결정됩니다.

1. **품질 지수:** 미검(Under-kill) 제로화 및 과검(Over-kill) 최소화를 통한 수율(Yield) 기여도.
2. **공정 적합성:** 고객사의 생산 목표 UPH를 충족하며, 검사 데이터가 실시간으로 공정 제어 시스템에 피드백될 수 있는 통신 안정성.
3. **데이터 신뢰성:** 검사 결과(Pass/Fail)와 함께 제공되는 정량적 수치(예: TSV 저항값, Bump 높이, Eye Diagram 신호 무결성 등)의 정확성. [출처: pdfHBMHighBandwidt20260508001.pdf]

결론 및 향후 기술 발전 방향

본 보고서에서 살펴본 바와 같이, 차세대 반도체 패키징 검사 시스템은 단순한 결함 검출을 넘어 고도의 정밀도와 지능형 분석 능력을 갖춘 통합 솔루션으로 진화하고 있습니다. HBM(High Bandwidth Memory) 및 FC-BGA(Flip Chip Ball Grid Array) 시장의 급격한 성장은 검사 장비에 더욱 가혹한 기술적 요구사항을 제시하고 있으며, 이에 대응하기 위한 크레셈(CRESSEM)의 기술 고도화 전략은 다음과 같은 세 가지 핵심 방향으로 요약됩니다.

첫째, **Hybrid Bonding 기술 대응을 위한 초정밀 검사 모듈 개발**입니다. HBM4 이후 차세대 공정의 핵심이 될 Hybrid Bonding(구리 직접 접합) 기술은 기존의 Bump 방식보다 훨씬 높은 정밀도를 요구합니다. 기존의 마이크로 범프(Micro Bump) 검사를 넘어, 구리와 구리가 직접 맞닿는 초미세 간극(Gap) 및 표면 평탄도를 측정할 수 있는

차세대 광학 검사 모듈과 초정밀 나노 스테이지(Nano-Stage) 기술 확보가 향후 시장 주도권의 핵심이 될 것입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

둘째, **AI 기반의 지능형 스마트 팩토리(Smart Factory) 구현**입니다. 단순히 불량 여부를 판정하는 Rule-based 검사에서 탈피하여, Deep Learning 기반의 결함 분류(Defect Classifier) 기술을 더욱 고도화해야 합니다. 이를 통해 과검(Over-kill)률을 최소화하는 것은 물론, 검사 데이터를 역추적하여 공정상의 불량 원인을 분석하는 Root Cause Analysis(RCA) 솔루션을 제공함으로써 고객사의 수율(Yield) 향상에 직접적으로 기여하는 파트너로서의 역할을 강화할 것입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

셋째, **고객 맞춤형(Customized) 통합 솔루션 제공**입니다. 반도체 제조사마다 상이한 적층 방식과 공정 프로세스를 고려하여, 범용 장비가 아닌 각 고객사의 공정 특성에 최적화된 맞춤형 검사 시스템을 제공함으로써 강력한 기술적 락인(Lock-in) 효과를 창출해야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

결론적으로, 크레셈은 급변하는 반도체 후공정(Advanced Packaging) 패러다임 변화에 발맞추어 하드웨어의 정밀 제어 기술과 소프트웨어의 AI 알고리즘 역량을 결합한 차별화된 로드맵을 실행함으로써, 글로벌 AI 반도체 공급망 내에서 대체 불가능한 핵심 검사 솔루션 기업으로 도약할 것입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].