

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석

문서번호 CRSM-AI-2026-AUTO

작성일 2026-08-01

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석	3
개요: AI 인프라의 병목 현상과 CPO의 부상	3
CPO 기술 메커니즘 및 기존 Pluggable 방식 비교	4
CPO 시장 규모 및 성장 전망 (2024-2034)	6
글로벌 주요 플레이어 및 기술 로드맵 분석	8
CPO 패키징의 기술적 난제: 2.5D/3D 및 정렬 이슈	10
크레셈(CRESSEM)의 핵심 역량 및 기술적 교두보	11
전략적 사업 기회: CPO 전용 검사 솔루션 개발 로드맵	14
결론 및 시사점	15
참고 자료	16

차세대 광 I/O(CPO) 기술 동향 및 크레셈(CRESSEM)의 전략적 사업 기회 분석

AI 데이터센터의 전력 및 대역폭 한계를 극복할 차세대 인터넥트 기술인 CPO(Co-Packaged Optics)의 기술적 메커니즘과 시장 전망을 분석합니다. 글로벌 주요 플레이어의 기술 로드맵을 검토하고, 크레셈의 고정밀 광학 검사 및 AI 비전 기술을 활용한 후공정 검사 시장 진입 전략을 제안합니다.

개요: AI 인프라의 병목 현상과 CPO의 부상

1. AI 연산 가속화와 데이터 전송의 물리적 한계

최근 생성형 AI(Generative AI)의 폭발적인 성장과 대규모 언어 모델(LLM)의 확산으로 인해 데이터센터의 연산 규모는 유례없는 속도로 증가하고 있습니다. AI 가속기(GPU, NPU 등)의 성능이 비약적으로 발전함에 따라, 칩 내부의 연산 능력(Compute Capability)보다 이를 외부로 입출력(I/O)하는 과정에서 발생하는 데이터 전송 속도와 효율성이 전체 시스템의 성능을 결정짓는 핵심 요소로 부상했습니다.

현재 데이터센터 인프라는 수십 년간 표준으로 사용되어 온 구리 배선 기반의 전기 신호 전송 방식(Copper Interconnect)을 채택하고 있습니다. 그러나 AI 모델의 파라미터 수가 증가하고 대역폭(Bandwidth) 요구량이 급증함에 따라, 기존 구리 배선 방식은 다음과 같은 치명적인 물리적 한계에 직면해 있습니다.

- **신호 손실 및 전송 거리의 급감(Signal Loss & Distance Limitation):** 112G 및 차세대 224G SerDes(Serializer/Deserializer) 기술 환경에서 구리 배선의 유효 전송 거리는 수 센티미터(cm) 수준으로 극도로 단축되었습니다. 고주파 신호일수록 구리 매질을 통과할 때 발생하는 감쇠(Attenuation)가 기하급수적으로 증가하기 때문입니다. [출처: engineering-ladder.tistory.com]
- **전력 소비의 폭증(Power Consumption Explosion):** 신호 손실을 극복하고 데이터의 무결성을 유지하기 위해 기존 시스템은 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 추가로 배치해 왔습니다. 이러한 구성 요소들은 데이터센터 전체 전력 소비를 급증시키며, 특히 네트워크 장비 내에서 DSP가 차지하는 전력 비중은 약 50%에 육박할 정도로 막대합니다. [출처: engineering-ladder.tistory.com]
- **열 밀도 상승 및 에너지 효율 저하(Thermal Density & Energy Efficiency):** 전기적 신호 전송 과정에서 발생하는 열은 칩과 패키지의 신뢰성을 저하시키며, 이를 냉각하기 위한 추가적인 에너지 소모는 데이터센터 운영 비용(OPEX)을 높이는 주된 원인이 됩니다.

2. 차세대 돌파구로서의 CPO(Co-Packaged Optics) 기술

구리 기반 전기 신호 전송이 대역폭 확장과 전력 효율 측면에서 임계점(Threshold)에 도달함에 따라, 반도체 업계는 광학(Optics) 기술을 칩 패키지 내부로 통합하는 **공동 패키지 광학(CPO, Co-Packaged Optics)** 기술을 차세대 솔루션으로 주목하고 있습니다.

CPO는 기존의 플러그블(Pluggable) 광모듈 방식과 달리, 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 첨단 패키지 기판(Advanced Package Substrate) 내에 통합하는 기술입니다. 기존 방식이 칩과 광모듈 사이에 긴 구리 배선을 두어 전력 손실과 지연 시간(Latency)을 유발했다면, CPO는 광 신호를 칩에 최대한 근접하게 배치함으로써 물리적 거리를 최소화합니다.

CPO 도입 시 기대할 수 있는 핵심적인 개선 효과는 다음과 같습니다.

구분	기존 Pluggable 방식	CPO (Co-Packaged Optics) 방식	개선 효과 및 기대 가치
전력 효율	DSP 및 리타이머 사용으로 전력 소모 높음	DSP 기능 간소화/제거 및 전송 거리 단축	비트당 전력 소모(pJ/bit) 50% 이상 절감 [출처: engineering-ladder.tistory.com]
포트당 전력	800Gbps 기준 약 15W 소모	800Gbps 기준 약 5.5W 소모	약 63% 이상의 전력 절감 효과 [출처: kai-search.tistory.com]
신호 무결성	구리 배선에 의한 신호 손실(Loss) 심화	광 신호를 통한 초고속/저손실 전송	신호 손실 80% 이상 감소 [출처: engineering-ladder.tistory.com]
대역폭 밀도	물리적 공간 및 발열 문제로 확장 제한	칩 레벨 통합을 통한 고밀도 구현 가능	AI 인프라의 대역폭 병목 현상 해결

표 1. 차세대 돌파구로서의 CPO(Co-Packaged Optics) 기술

3. 결론 및 기술적 시사점

결론적으로, CPO는 단순한 통신 기술의 변화를 넘어 AI 인프라의 지속 가능성을 결정짓는 핵심 기술입니다. 구리 배선의 물리적 한계로 인한 전력 소모와 신호 손실 문제를 해결할 수 있는 유일한 대안으로 평가받고 있습니다.

특히, Broadcom과 NVIDIA 등 글로벌 빅테크 기업들이 CPO 솔루션의 양산을 본격화함에 따라, CPO는 차세대 데이터센터 설계의 표준으로 자리 잡을 전망입니다. 이러한 기술 패러다임의 변화는 반도체 후공정(Back-end) 분야에서 2.5D/3D 패키징 기술과 광학 통합 기술의 결합을 요구하며, 이는 곧 고정밀 검사 및 패키징 솔루션에 대한 수요가 폭발적으로 증가할 것임을 시사합니다. [출처: kai-search.tistory.com]

CPO 기술 메커니즘 및 기존 Pluggable 방식 비교

AI 연산 규모가 기하급수적으로 팽창함에 따라, 데이터센터 내 칩(Chip) 간 데이터를 주고받는 인터커넥트(Interconnect) 기술은 기존의 물리적 한계에 직면해 있습니다. 특히 112G 및 차세대 224G SerDes(Serializer/Deserializer) 기술 환경으로 진입하면서, 구리(Copper) 배선을 통한 전기적 신호 전송은 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축되는 문제를 겪고 있습니다 [출처: 투자연구소 테크센터]. 이러한 병목 현상을 해결하기 위해 등장한 핵심 기술이 바로 공동 패키지 광학(CPO, Co-Packaged Optics)입니다.

1. Pluggable 광모듈 방식의 구조적 한계

전통적인 데이터센터 네트워크에서 사용되는 플러거블(Pluggable) 방식은 광학 소자가 포함된 모듈을 스위치 칩이나 라우터의 포트에 별도로 삽입하는 구조를 가집니다. 이 방식은 유지보수가 용이하고 제품 교체가 쉽다는 운영상의 장점이 있으나, AI 가속기 및 초고속 스위칭 환경에서는 다음과 같은 치명적인 결함을 노출하고 있습니다.

첫째, **신호 무결성(Signal Integrity, SI) 및 손실 문제**입니다. 플러거블 방식은 스위치 ASIC(Application-Specific Integrated Circuit) 칩과 광모듈 사이를 긴 구리 배선(Electrical Trace)으로 연결해야 합니다. 데이터 전송 속도가 높아질수록 이 구리 배선에서 발생하는 삽입 손실(Insertion Loss)과 신호 왜곡이 심화됩니다. 이를 극복하기 위해 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 추가로 배치해야 하는데, 이는 시스템의 복잡도를 높일 뿐만 아니라 막대한 전력을 소모하는 원인이 됩니다 [출처: 투자연구소 테크센터].

둘째, **전력 효율성 및 열 밀도(Thermal Density) 문제**입니다. 기존 방식은 DSP가 네트워크 전체 전력의 약 50%를 차지할 정도로 높은 비중을 점하고 있습니다. 칩에서 발생한 전기 신호를 광 신호로 변환하기 위해 거쳐야 하는 물리적 거리가 길수록, 신호를 증폭하고 보정하는 데 더 많은 에너지가 투입됩니다. 이는 데이터센터 전체의 전력 소비 급증과 함께 칩 주변의 열 밀도를 상승시켜 냉각 시스템에 과도한 부하를 주는 악순환을 초래합니다 [출처: 투자연구소 테크센터].

2. CPO(Co-Packaged Optics)의 통합 메커니즘

CPO 기술은 이러한 한계를 근본적으로 해결하기 위해 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판(Package Substrate) 상에 직접 통합하는 방식입니다. 즉, 광학 엔진(Optical Engine)을 스위치 칩과 매우 가까운 거리, 혹은 동일한 패키지 내에 배치함으로써 전기적 신호가 이동해야 하는 구리 배선의 길이를 최소화합니다.

CPO의 핵심 메커니즘은 다음과 같습니다:

- **전기-광학 인터페이스의 최단 거리화**: 스위치 칩에서 생성된 전기 신호가 매우 짧은 경로를 통해 광학 엔진으로 전달됩니다. 이는 신호 감쇠를 획기적으로 줄여, 고성능 DSP 없이도 높은 대역폭을 유지할 수 있게 합니다.
- **광학 통합 스위칭(Optical Integrated Switching)**: 실리콘 포토닉스(Silicon Photonics) 기술을 활용하여 광학 소자를 칩 수준으로 미세화하고, 이를 통해 3.2 Tbps 또는 6.4 Tbps급의 초고속 데이터 전송을 구현합니다 [출처: 투자연구소 테크센터].
- **에너지 효율 극대화**: 신호 전달 경로의 단축은 비트당 전력 소모(pJ/bit)를 50% 이상 절감하는 효과를 가져옵니다. 이는 데이터센터 운영 비용(OPEX) 절감과 직결되는 핵심 지표입니다 [출처: 투자연구소 테크센터].

3. Pluggable vs CPO 기술 비교 분석

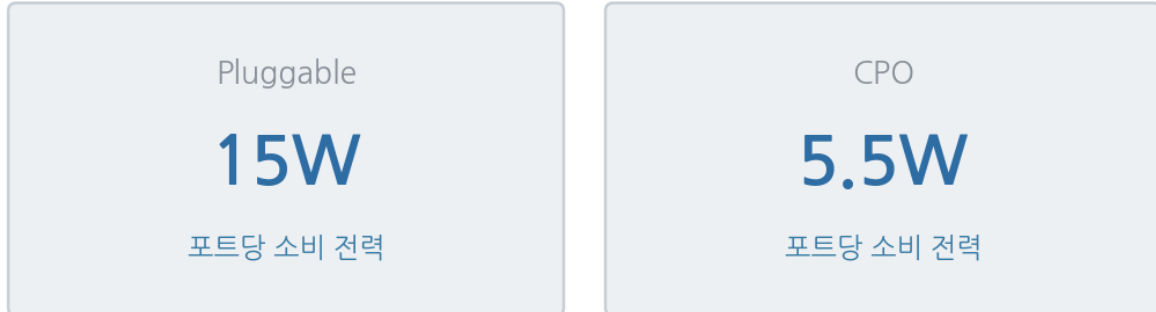
두 방식의 차이점을 정량적, 구조적 관점에서 비교하면 아래와 같습니다.

비교 항목	Pluggable 광모듈 방식	CPO (Co-Packaged Optics)	비고
연결 구조	스위치 칩 ↔ 긴 구리 배선 ↔ 광모듈	스위치 칩 ↔ 광학 엔진 (동일 패키지)	CPO의 경로 단축 효과
신호 손실	높음 (고속 SerDes 환경에서 한계)	매우 낮음 (Short-reach electrical path)	SI 개선 핵심
전력 소모	높음 (DSP 및 리타이머 의존도 높음)	낮음 (비트당 전력 50% 이상 절감 가능)	에너지 효율성
데이터 밀도	낮음 (포트 밀도 확장의 물리적 한계)	매우 높음 (패키지 내 통합으로 밀도 극대화)	대역폭 확장성
열 관리	분산형 (모듈 단위 방열)	집중형 (패키지 내 고밀도 열 발생)	CPO의 새로운 과제

표 2. Pluggable vs CPO 기술 비교 분석

CPO의 도입에 따른 전력 효율 개선 효과는 다음과 같이 명확한 수치로 나타납니다.

통신 방식별 전력 효율 비교 (800Gbps 포트 기준)



Cressem · 결정론 렌더

그림 1. 통신 방식별 전력 효율 비교 (800Gbps 포트 기준)

[출처: AI 데이터센터의 차세대 광통신 - AI 데이터센터의 차세대 광통신]

4. 기술적 시사점: Signal Integrity의 패러다임 전환

CPO로의 전환은 단순히 부품을 옮기는 것이 아니라, 네트워크 설계의 패러다임을 '전기 중심'에서 '광 중심'으로 바꾸는 것을 의미합니다. 기존 Pluggable 방식이 전기 신호의 손실을 보상(Compensation)하는 데 집중했다면, CPO는 전기 신호의 경로 자체를 물리적으로 제거하여 신호 무결성(Signal Integrity)을 확보하는 전략을 취합니다.

이러한 변화는 반도체 패키징 단계에서의 난이도를 급격히 높입니다. 광학 소자와 로직 칩을 하나의 기판에 올리기 위해서는 초미세 정렬(Alignment) 기술, 이종 집적(Heterogeneous Integration) 기술, 그리고 패키지 내부의 열 밀도를 제어하기 위한 첨단 열 관리 솔루션이 필수적으로 요구됩니다. 이는 향후 검사 공정에서도 기존의 전기적 테스트를 넘어, 광학적 특성과 물리적 정렬 상태를 동시에 검증해야 하는 고난도 검사 솔루션의 수요로 이어질 것입니다.

CPO 시장 규모 및 성장 전망 (2024-2034)

AI(Artificial Intelligence) 연산 수요의 폭발적인 증가로 인해 데이터센터의 트래픽 양이 기하급수적으로 늘어남에 따라, 기존의 전기적 신호 전송 방식은 물리적 한계에 직면해 있습니다. 이러한 배경 속에서 차세대 인터커넥트 기술인 CPO(Co-Packaged Optics, 공동 패키지 광학)는 단순한 기술적 대안을 넘어, AI 인프라의 지속 가능성을 결정짓는 필수 요소로 급부상하고 있습니다. 현재 CPO 시장은 초기 도입 단계를 지나 본격적인 양산 준비 및 성장 가속화 단계로 진입하고 있습니다.

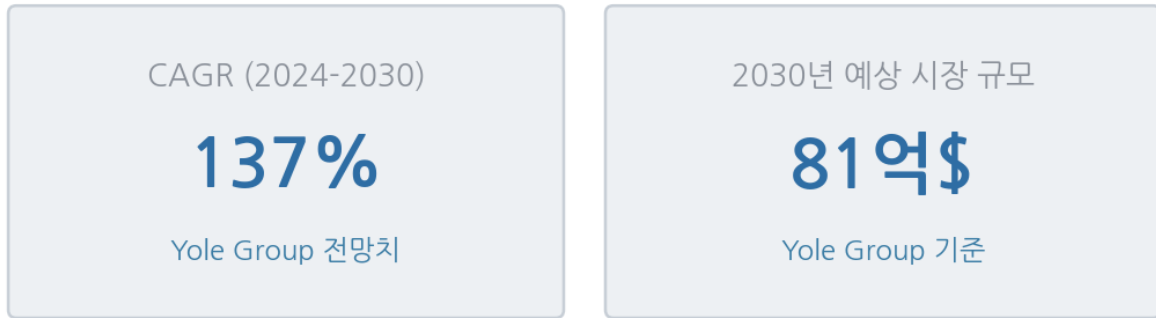
1. 시장 성장 추세 및 정량적 분석

글로벌 시장 조사 기관들의 분석에 따르면, CPO 시장은 향후 10년간 전례 없는 속도로 팽창할 것으로 전망됩니다. 특히 AI 데이터센터의 고도화와 대규모 언어 모델(LLM)의 확산은 CPO 기술 채택을 가속화하는 핵심 동력(Key Driver)으로 작용하고 있습니다.

Yole Group의 전망에 따르면, CPO 시장 규모는 2024년 약 4,600만 달러 수준에서 시작하여 2030년에는 81억 달러 규모에 도달할 것으로 예측됩니다. 이는 연평균 성장률(CAGR)이 무려 137%에 달하는 경이적인 수치입니다 [출처: 투자연구소 테크센터]. 이러한 폭발적인 성장은 기존의 플러거블(Pluggable) 광모듈 방식이 가진 전력 효율성 및 대역폭 밀도의 한계를 CPO가 근본적으로 해결할 수 있기 때문입니다.

또한, 다른 시장 조사 기관의 데이터에 따르면 CPO 시장은 2025년 약 9,504만 달러 규모로 평가되며, 2034년에는 약 10억 5,511만 달러(USD 1,055.11 Million)에 이를 것으로 전망됩니다. 이 역시 연평균 30.66%의 높은 성장률을 기록하며 지속적인 우상향 곡선을 그릴 것으로 보입니다 [출처: Precedence Research].

CPO 시장 성장 전망 지표



Cressem · 결정론 렌더

그림 2. CPO 시장 성장 전망 지표

2. 시장 성장의 핵심 동인: AI 데이터센터와 전력 효율성

CPO 시장의 성장을 견인하는 가장 강력한 동인은 **AI 데이터센터의 전력 밀도(Power Density) 문제**입니다. 112G 및 차세대 224G SerDes 기술 환경에서 구리 배선의 유효 전송 거리는 수 센티미터(cm) 수준으로 급격히 단축되었습니다. 이를 극복하기 위해 기존 시스템은 리타이머(Retimer)나 고성능 디지털 신호 처리기(DSP)를 추가로 배치해 왔으나, 이는 데이터센터 전체 전력 소비를 급증시키고 열 밀도를 높이는 심각한 부작용을 초래했습니다 [출처: 투자연구소 테크센터].

CPO 기술은 광학 소자와 반도체 스위치 칩을 하나의 패키지 기판에 통합함으로써 다음과 같은 정량적 개선 효과를 제공하며 시장 수요를 창출하고 있습니다.

- **전력 소모 절감:** 800Gbps 포트당 소모 전력을 기존 15W에서 5.5W 수준으로 낮출 수 있어, 비트당 전력 소모(pJ/bit)를 50% 이상 절감하는 효과를 기대할 수 있습니다 [출처: AI 데이터센터의 차세대 광통신].
- **신호 무결성(Signal Integrity) 확보:** 칩과 광모듈 사이의 물리적 거리를 최소화하여 신호 손실을 80% 이상 줄일 수 있습니다 [출처: 투자연구소 테크센터].
- **대역폭 밀도 향상:** 기존 플러거블 방식이 도달할 수 없는 수준의 데이터 전송 밀도를 구현하여 AI 가속기 간의 병목 현상을 해소합니다.

3. 시장 전망 요약 및 시사점

종합적으로 볼 때, CPO 시장은 AI 반도체 패키징 기술의 진화(2.5D/3D 패키징, Hybrid Bonding 등)와 궤를 같이하며 성장할 것입니다. 시장의 성숙도가 높아짐에 따라 단순한 광학 소자의 통합을 넘어, **초정밀 패키징 공정에서의 수율(Yield) 확보**가 시장의 성패를 가르는 핵심 과제가 될 것입니다.

구분	플러거블(Pluggable) 방식	CPO(Co-Packaged Optics) 방식
----	--------------------	----------------------------

구조	칩과 광모듈이 별도 분리됨	칩과 광학 소자가 동일 패키지 내 통합
전력 효율	DSP 등으로 인한 높은 전력 소모	비트당 전력 소모 50% 이상 절감 가능
신호 손실	구리 배선 길이에 따른 손실 큼	배선 최소화로 신호 손실 80% 이상 감소
주요 타겟	일반 데이터센터, 엔터프라이즈	AI 가속기, 초고성능 AI 데이터센터

표 3. 시장 전망 요약 및 시사점

결론적으로, 2024년부터 2034년까지의 CPO 시장은 AI 인프라의 물리적 한계를 극복하기 위한 필수적인 기술적 전환점으로 작용할 것이며, 이에 따라 관련 검사 및 패키징 솔루션 시장 역시 동반 성장할 것으로 전망됩니다.

글로벌 주요 플레이어 및 기술 로드맵 분석

AI 데이터센터의 폭발적인 성장과 함께 초고속·저전력 인터커넥트(Interconnect) 기술의 중요성이 커지면서, CPO(Co-Packaged Optics, 공동 패키지 광학) 기술을 선점하기 위한 글로벌 빅테크 기업들의 경쟁이 가속화되고 있습니다. 현재 시장은 실리콘 포토닉스(Silicon Photonics) 기술력을 보유한 칩셋 설계 기업과 이를 실제 패키징으로 구현할 수 있는 파운드리 및 OSAT(Outsourced Semiconductor Assembly and Test) 기업을 중심으로 생태계가 재편되는 양상을 보입니다.

1. 핵심 플레이어별 솔루션 및 기술 현황

CPO 시장의 기술 주도권은 크게 네트워크 스위치 칩(Switch ASIC)을 설계하는 기업과 AI 가속기(AI Accelerator)를 제조하는 기업으로 양분되어 전개되고 있습니다.

Broadcom (브로드컴): CPO 상용화의 선두주자

브로드컴은 현재 CPO 기술 로드맵에서 가장 앞서 있는 기업 중 하나로 평가받습니다. 브로드컴은 자사의 고성능 이더넷 스위치 ASIC에 실리콘 포토닉스 기술을 통합하는 솔루션을 통해 CPO의 실질적인 양산 가능성을 입증하고 있습니다.

- **TH6-Davisson 기술:** 브로드컴의 3세대 CPO 기술이 적용된 51.2 Tbps급 이더넷 스위치는 기존의 플러그블(Pluggable) 광모듈 방식과 비교했을 때 전력 소모를 최대 70%까지 절감하며 신뢰성을 획기적으로 개선한 것으로 알려져 있습니다 [출처: 투자연구소 테크센터].
- **기술적 지향점:** 브로드컴은 칩과 광학 소자 간의 거리를 최소화하여 신호 손실을 줄이고, 데이터센터 전체의 전력 밀도를 관리할 수 있는 통합 패키징 솔루션을 지속적으로 업데이트하고 있습니다.

NVIDIA (엔비디아): 광학 통합 스위치와 AI 인프라의 결합

엔비디아는 GPU 중심의 AI 컴퓨팅 생태계를 광학 인터커넥트 영역으로 확장하고 있습니다.

- **광학 통합 스위치(Optical Integrated Switch):** NVIDIA GTC 2026에서 공개된 광학 통합 스위치 기술은 AI 인프라의 핵심 키워드로 부상했습니다 [출처: Ai 데이터센터의 차세대 광통신]. 이는 단순히 칩을 연결하는 것을 넘어, 네트워크 스위치 자체를 광학적으로 통합하여 대규모 AI 클러스터 내의 통신 지연(Latency)을 극단적으로 낮추는 것을 목표로 합니다.
- **생태계 통합 전략:** 엔비디아는 자사의 NVLink 및 InfiniBand 기술을 CPO 기술과 결합하여, 컴퓨팅 노드 간의 데이터 전송 효율을 극대화하는 'End-to-End 광학 네트워크' 구축에 집중하고 있습니다 [출처: Ai 데이터센터의 차세대 광통신].

기타 주요 기업 및 실리콘 포토닉스(Silicon Photonics) 기반 플레이어

- **Marvell (마벨):** 브로드컴과 함께 광학 인터커넥트 시장의 주요 경쟁자로, 데이터센터용 광학 DSP(Digital Signal Processor) 및 실리콘 포토닉스 솔루션을 통해 시장 점유율 확대를 도모하고 있습니다.
- **Intel (인텔):** 실리콘 포토닉스 기술의 원천 기술을 보유한 기업으로서, 광학 엔진을 반도체 공정 내에 직접 통합하는 기술력을 바탕으로 데이터센터용 광학 연결 솔루션을 연구 개발하고 있습니다.

2. 기술 로드맵 및 진화 단계 분석

글로벌 플레이어들의 기술 로드맵은 데이터 전송 속도의 증가(Gbps → Tbps)와 전력 효율성(pJ/bit)의 개선이라는 두 가지 축을 중심으로 진화하고 있습니다.

구분	Pluggable 방식 (현재 주류)	CPO 방식 (차세대 전환기)	미래 지향점 (Advanced CPO)
통합 수준	광모듈이 스위치 칩과 분리됨	광학 소자가 스위치 칩과 동일 패키지에 통합	칩렛(Chiplet) 기반의 초미세 광학 통합
주요 타겟 속도	400Gbps ~ 800Gbps	51.2 Tbps (Switch Level)	102.4 Tbps 이상 및 Terabit급 인터페이스
전력 효율성	높음 (DSP 전력 소모 큼)	중간 (DSP 간소화 가능)	극대화 (DSP 제거 및 광학 직접 구동)
주요 과제	구리 배선 손실 및 열 관리	2.5D/3D 패키징 정렬 및 열 밀도	이종 집적(Heterogeneous) 신뢰성 확보

표 4. 기술 로드맵 및 진화 단계 분석

기술적 진화의 핵심 동인:

1. **SerDes 기술의 고도화:** 현재 업계가 도입하고 있는 112G 및 차세대 224G SerDes 기술 환경에서는 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축됩니다. 이를 극복하기 위해 기존에는 리타이머(Retimer)나 고성능 DSP를 추가했으나, 이는 데이터센터 전력 소비 급증의 원인이 되었습니다 [출처: 투자연구소 테크센터]. CPO는 이러한 DSP 기능을 간소화하거나 제거함으로써 비트당 전력 소모(pJ/bit)를 50% 이상 절감할 수 있는 유일한 대안으로 꼽힙니다.

2. **실리콘 포토닉스 PIC(Photonic Integrated Circuit) 개발:** 현재 주요 기업들은 3.2 Tbps 및 6.4 Tbps급 실리콘 포토닉스 PIC와 이를 구동할 EIC(Electronic Integrated Circuit)를 개발하기 위해 대규모 R&D 투자를 진행하고 있습니다 [출처: 투자연구소 테크센터].

3. 시장 전망 및 기술적 시사점

CPO 시장은 기술적 난이도가 매우 높지만, 그만큼 진입 장벽이 견고한 고부가가치 시장입니다. Yole Group의 전망에 따르면 CPO 시장은 2024년 4,600만 달러 규모에서 2030년 81억 달러 규모로 폭발적인 성장이 예상되며, 연평균 성장률(CAGR)은 무려 137%에 달할 것으로 보입니다 [출처: 투자연구소 테크센터].

이러한 급격한 성장은 단순히 칩의 성능 향상만을 의미하지 않습니다. 칩과 광학 소자가 하나의 패키지 기판(Substrate)에 통합되는 과정에서 발생하는 **초미세 정렬(Alignment) 이슈**, **열 관리(Thermal Management)**, 그리고 **이종 집적(Heterogeneous Integration)의 신뢰성 확보**가 시장의 성패를 가르는 핵심 요소가 될 것입니다. 따라서 브로드컴과 엔비디아가 주도하는 기술 로드맵은 결국 '얼마나 더 작고, 더 정밀하며, 더 효율적으로 광학 소자를 반도체와 결합할 수 있는가'에 수렴하고 있습니다.

CPO 패키징의 기술적 난제: 2.5D/3D 및 정렬 이슈

AI 데이터센터의 폭발적인 연산량 증가에 따라, 전기적 신호를 광학적 신호로 변환하여 전송하는 CPO(Co-Packaged Optics) 기술은 선택이 아닌 필수가 되었습니다. 그러나 광학 소자(Photonics)와 반도체 스위치 칩(Switch ASIC)을 하나의 패키지 내에 통합하는 과정은 기존의 플러그블(Pluggable) 방식과는 차원이 다른 물리적, 공정적 난제를 수반합니다. 특히 2.5D 및 3D 패키징 구조 내에서 발생하는 미세 피치(Fine Pitch) 정렬, 열 관리(Thermal Management), 그리고 신호 무결성(Signal Integrity) 문제는 CPO 상용화를 가로막는 핵심 기술 장벽으로 작용하고 있습니다.

1. 초정밀 정렬(Alignment Precision)과 하이브리드 본딩의 난제

CPO 기술의 핵심은 실리콘 포토닉스(Silicon Photonics) 기반의 광학 소자와 고성능 로직 칩을 얼마나 정밀하게 결합하느냐에 달려 있습니다. 기존의 전기적 연결은 범프(Bump)를 통한 비교적 넓은 오차 범위 내에서도 동작이 가능했으나, 광학적 연결은 빛의 경로를 확보해야 하므로 극도로 높은 수준의 정렬 정밀도를 요구합니다.

가장 큰 기술적 변화는 기존의 범프 기반 연결에서 **하이브리드 본딩(Hybrid Bonding, Cu-to-Cu)** 방식으로의 전환입니다. HBM4 및 차세대 CPO 구조에서 도입되는 하이브리드 본딩은 범프 없이 구리(Cu) 패드를 직접 접합하는 방식으로, 이를 통해 피치(Pitch)를 획기적으로 줄이고 데이터 전송 효율을 극대화할 수 있습니다. 그러나 이 방식은 다음과 같은 치명적인 검사 및 공정 난제를 야기합니다.

- **Sub-micron 단위의 정렬 오차:** 하이브리드 본딩은 수백 나노미터(nm) 이하의 정렬 정밀도를 요구합니다. 미세한 정렬 오차(Misalignment)는 접합부의 Void(공극)를 형성하거나, 접합 저항을 높여 신호 손실을 유발합니다.
- **표면 거칠기 및 이물질(Particle) 민감도:** Cu-to-Cu 접합은 접합면의 평탄도(Planarity)에 극도로 민감합니다. 아주 작은 크기의 이물질만 존재해도 접합 불량 발생하며, 이는 전체 패키지의 기능 상실로 이어집니다.
- **이종 집적(Heterogeneous Integration)의 복잡성:** 로직 다이(Logic Die)와 광학 다이(Optical Die)는 서로 다른 열팽창 계수(CTE, Coefficient of Thermal Expansion)를 가집니다. 이들이 2.5D/3D 구조로 적층될 때, 공정 중 발생하는 응력(Stress)은 미세한 정렬 틀어짐을 유발하며 이는 곧 광 결합 효율(Optical Coupling Efficiency) 저하로 직결됩니다.

2. 열 관리(Thermal Management) 및 열 밀도 상승 문제

CPO는 전력 소모를 절감하기 위해 도입되지만, 역설적으로 패키징 내부의 **열 밀도(Heat Density)**는 극도로 높아지는 특성을 가집니다. 기존 플러그블 방식은 광모듈이 칩과 떨어져 있어 개별적인 냉각 솔루션 적용이 용이했으나, CPO는 고성능 스위치 ASIC과 광학 엔진이 매우 근접한 거리에서 동작합니다.

- **열 간섭(Thermal Crosstalk):** 고발열을 동반하는 로직 칩의 열이 인접한 광학 소자로 전달됩니다. 광학 소자, 특히 레이저 다이오드(Laser Diode)나 변조기(Modulator)는 온도 변화에 따라 파장(Wavelength)이 변하는 특성이 있어, 열 관리에 실패할 경우 신호의 파장이 틀어지는 파장 드리프트(Wavelength Drift) 현상이 발생합니다.
- **열 팽창에 의한 Warpage(휨) 현상:** 12단, 16단 이상의 고단 적층 구조에서는 적층된 다이(Die) 사이의 온도 차이로 인해 기판 및 다이의 휨(Warpage) 현상이 가속화됩니다. 이는 앞서 언급한 정렬 정밀도를 저해할 뿐만 아니라, 패키지 내부의 물리적 스트레스를 유발하여 미세 회로의 단선이나 단락을 초래할 수 있습니다.

3. 신호 무결성(Signal Integrity) 및 광-전기적 결합 이슈

CPO는 전기적 신호를 광신호로 변환하는 인터페이스 구간에서의 손실을 최소화해야 합니다. 112G 및 차세대 224G SerDes 기술 환경에서는 구리 배선의 유효 전송 거리가 수 센티미터(cm) 수준으로 급격히 단축되고 있어, 패키징 내부의 배선 설계와 광학적 결합(Optical Coupling)의 정밀도가 신호 품질을 결정짓는 핵심 요소가 됩니다.

- **광 결합 손실(Coupling Loss):** 광섬유(Optical Fiber)나 웨이브가이드(Waveguide)와 칩 내부의 광학 소자가 만나는 지점에서 발생하는 결합 손실은 전체 시스템의 전력 효율을 떨어뜨리는 주범입니다.
- **전자기 간섭(EMI):** 고속 전기 신호가 흐르는 로직 칩과 민감한 광학 신호가 흐르는 광학 소자가 동일 패키지 내에 존재함에 따라, 전기적 노이즈가 광학 신호에 영향을 미치는 EMI 문제가 심화됩니다. 이를 해결하기 위한 차폐(Shielding) 기술과 고밀도 기판 설계가 필수적입니다.

CPO 2.5D 패키지 적층 구조 및 검사 포인트 단면도

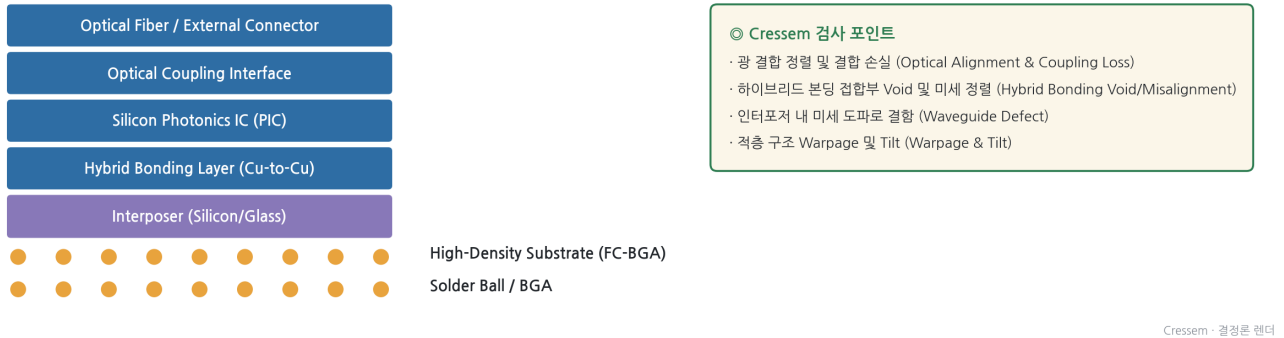


그림 3. CPO 2.5D 패키지 적층 구조 및 검사 포인트 단면도

4. 기술적 난제 요약 및 검사 패러다임의 변화

결론적으로 CPO 패키징은 '초미세 정렬-고발열-고속 신호'라는 세 가지 상충하는 과제를 동시에 해결해야 하는 고난도 영역입니다. 이러한 기술적 특성은 검사 장비의 요구 사양을 근본적으로 변화시키고 있습니다.

구분	기존 Pluggable 방식	차세대 CPO (2.5D/3D) 방식	검사 핵심 요구사항
연결 방식	기계적/전기적 커넥터	Hybrid Bonding / Optical Coupling	Sub-micron급 정렬 및 접합부 결함 검출
열 관리	독립적 냉각 가능	통합 패키지 내 고밀도 열 발생	Warpage 측정 및 열 변형 보정 기술
신호 경로	긴 구리 배선 (전기 신호)	짧은 배선 + 광학 인터페이스	광 결합 효율 및 신호 무결성(SI) 검증
주요 난제	전력 소모 및 지연 시간	정렬 정밀도, 열 관리, EMI	AI 기반 실시간 결함 분류 및 3D AOI

표 5. 기술적 난제 요약 및 검사 패러다임의 변화

이러한 난제들은 단순한 불량 검출을 넘어, 공정 중 발생하는 물리적 변형(Warpage)을 실시간으로 예측하고, 하이브리드 본딩의 미세 간극을 비파괴적으로 확인할 수 있는 초고해상도 3D AOI(Automated Optical Inspection) 및 AI 기반의 결함 분석 솔루션을 요구하고 있습니다. [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf], [출처: 기술보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf]

크레셈(CRESSEM)의 핵심 역량 및 기술적 교두보

CPO(Co-Packaged Optics) 기술의 부상은 단순한 통신 방식의 변화를 넘어, 반도체 패키징의 패러다임을 전기적 연결(Electrical Interconnect)에서 광학적 연결(Optical Interconnect)로 전환하는 거대한 흐름을 의미합니다. 이러한 기술적 변곡점에서 크레셈(CRESSEM)은 기존에 확보해 온 고성능 기판 검사 기술력을 바탕으로 CPO 시장의 핵심 요구사항을 충족할 수 있는 강력한 기술적 교두보를 이미 구축하고 있습니다. 본 섹션에서는 크레셈이 보유한 핵심 역량을 분석하고, 기존 FC-BGA 및 2.5D 기판 검사 기술이 어떻게 CPO 검사 기술로 전이 및 확장될 수 있는지 그 연계성을 심층적으로 고찰합니다.

1. 기존 기술 기반의 핵심 역량 분석 (Core Competencies)

크레셈은 고밀도 패키징 및 차세대 기판 검사 분야에서 축적된 세 가지 핵심 기술 축을 보유하고 있으며, 이는 CPO 검사 장비 개발을 위한 필수적인 기초 역량입니다.

1.1. 초정밀 광학 검사 기술 (Advanced Optical Inspection)

CPO는 광학 소자(Photonics)와 반도체 스위치 칩을 하나의 패키지 기판에 통합하는 초고밀도 기술입니다. 크레셈은 이미 FC-BGA 및 2.5D 기판 검사를 통해 **Sub-micron Resolution(서브 마이크론 해상도)**을 구현하는 고성능 광학계 설계 능력을 검증받았습니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

- **해상도 및 정밀도:** CPO 패키징 내의 미세한 광학 통로(Waveguide) 및 피치(Pitch)를 검사하기 위해서는 수백 나노미터(nm) 단위의 해상도가 필수적입니다. 크레셈의 광학 엔진은 미세한 이물질(Particle)이나 정렬 오차를 잡아낼 수 있는 고해상도 2D/3D AOI(Automated Optical Inspection) 기술을 내재화하고 있습니다 [출처: 기술 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf].

- **조명 및 이미지 품질:** 광학 소자의 특성상 반사율이 높은 소재가 다수 포함되므로, 이를 제어하기 위한 고정밀 조명 제어 기술과 고속 광학 엔진의 결합은 크레셈이 가진 강력한 차별점입니다 [출처: 기업 분석 보고서] (주)크레셈 (CRESSEM): 차세대 반.

1.2. AI 기반 비전 알고리즘 (AI-Driven Machine Vision)

CPO 패키징은 구조적 복잡도가 극도로 높기 때문에, 기존의 Rule-base(규칙 기반) 검사 방식으로는 과검(Over-kill)과 미검(Under-kill) 문제를 해결하기 어렵습니다. 크레셈은 딥러닝(Deep Learning)을 활용한 **결함 분류(Defect Classification)** 기술을 통해 이를 극복합니다.

- **지능형 결함 판별:** 단순한 패턴 매칭을 넘어, AI 알고리즘을 통해 미세 결함(Defect)과 정상적인 노이즈를 구분함으로써 검사 정확도(Yield)와 처리 속도(Throughput)를 동시에 확보합니다 [출처: 기업 분석 보고서] (주)크레셈 (CRESSEM): 차세대 반.

- **데이터 통합 및 피드백:** 검사 데이터를 분석하여 공정상의 불량 원인을 역추적(Root Cause Analysis)할 수 있는 데이터 분석 플랫폼 역량은 CPO 제조 공정의 수율 최적화에 결정적인 기여를 할 수 있는 핵심 소프트웨어 경쟁력입니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

1.3. 고정밀 기구 설계 및 제어 (Precision Motion Control)

CPO 패키징 공정에서 발생하는 미세한 정렬(Alignment) 이슈와 열 관리(Thermal Management) 문제는 검사 장비의 물리적 안정성을 요구합니다. 크레셈은 고정밀 스테이지 제어 기술을 통해 변형된 상태에서도 정확한 데이터를 추출할 수 있는 하드웨어 통합 설계 능력을 보유하고 있습니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

2. 기술적 연계성 및 확장 로드맵 (Technology Linkage)

크레셈의 기존 사업 영역인 FC-BGA 및 2.5D 기판 검사 기술은 CPO 검사 기술과 기술적 원리 및 요구사항 측면에서 매우 높은 상관관계를 가집니다. 아래 표는 기존 기술과 CPO 기술 간의 연계성을 정리한 것입니다.

구분	기존 검사 영역 (FC-BGA / 2.5D)	CPO 검사 영역 (Co-Packaged Optics)	기술적 연계성 및 전이 가치
검사 대상	Micro Bump, Substrate Pattern	Photonics IC, EIC, Optical Waveguide	초미세 패턴 검사 기술의 직접 전이: 미세 회로 및 Bump 검사 역량이 광학 경로 및 소자 검사로 확장 가능
핵심 난제	Warping(휨), Tilt, Pattern Defect	Alignment Error, Optical Loss, Thermal Stress	정밀 측정 및 보정 기술: 기판의 물리적 변형(Warping) 측정 기술을 CPO 패키징의 정렬 오차 측정에 적용
해상도 요구	Sub-micron급 패턴 검사	Nanometer급 정렬 및 결함 검사	광학계 고도화: 기존 Sub-micron 해상도를 기반으로 초고해상도 3D AOI 기술로 고도화 필요
분석 방식	Rule-base 및 초기 AI 검사	AI 기반 실시간 복합 결함 분류	AI 알고리즘 고도화: 기존의 결함 분류 모델을 광학적 특성(Reflectance, Absorption)을 반영한 모델로 확장

표 6. 기술적 연계성 및 확장 로드맵 (Technology Linkage)

3. CPO 시장 선점을 위한 기술적 교두보 확보 전략

크레셈은 기존의 강점을 CPO라는 새로운 시장 환경에 맞게 최적화(Optimization)하는 전략을 통해 기술적 우위를 점하고자 합니다.

3.1. 이종 집적(Heterogeneous Integration) 대응력의 극대화

CPO는 실리콘 포토닉스(SiPh)와 전기적 스위치 칩이 결합되는 전형적인 이종 집적 구조입니다. 크레셈은 이미 FC-BGA 및 2.5D 기판 검사 장비를 통해 Interposer 및 Substrate 검사 기술을 축적해 왔으며, 이를 통해 로직-메모리-광학 소자 간의 복합적인 인터페이스를 검사할 수 있는 기술적 교두보를 확보하고 있습니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf]. 이는 CPO의 핵심인 '칩 간 정렬(Die-to-Die Alignment)' 및 '인터커넥트 무결성' 검사로 자연스럽게 이어집니다.

3.2. 초고해상도 3D AOI 및 비파괴 검사 솔루션

CPO 패키징은 적층 구조와 광학 경로의 보호를 위해 매우 정밀한 공정을 요구합니다. 크레셈은 기존의 3D 프로파일링 기술을 발전시켜, CPO 패키징 내부의 미세한 간극(Gap)이나 이물질(Particle)을 검출할 수 있는 초고해상도 3D AOI(Automated Optical Inspection) 솔루션을 개발함으로써 기술적 진입장벽을 구축할 것입니다. 또한, 적층 구조 내의 결함을 확인하기 위한 비파괴 검사 기술(X-ray 등)과의 결합 가능성도 열려 있습니다 [출처: 기술 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf].

3.3. 결론적 포지셔닝

결론적으로 크레셈은 '단순한 검사 장비 제조사'를 넘어, CPO 패키징의 복잡성을 해결할 수 있는 '**AI 기반 정밀 광학 솔루션 프로바이더(AI-Driven Precision Optical Solution Provider)**'로서의 포지셔닝을 목표로 합니다. 기존의 기판 검사 시장에서 검증된 광학 설계 능력과 AI 비전 알고리즘의 결합은, CPO 시장의 폭발적인 성장세 속에서 크레셈이 대체 불가능한 핵심 플레이어로 도약할 수 있는 가장 강력한 무기가 될 것입니다.

전략적 사업 기회: CPO 전용 검사 솔루션 개발 로드맵

차세대 광 I/O 기술인 CPO(Co-Packaged Optics)의 도입은 단순히 통신 방식을 바꾸는 것을 넘어, 반도체 패키징의 패러다임을 '전기적 연결'에서 '광학적 통합'으로 전환하는 것을 의미합니다. 광학 소자(Photonics)와 실리콘 스위치 칩이 하나의 패키지 기판 내에 통합됨에 따라, 기존의 전기적 신호 검사로는 대응할 수 없는 새로운 차원의 검사 난제가 발생하고 있습니다. 크레셈(CRESSEM)은 기존에 보유한 고정밀 기판 검사 및 AI 비전 기술을 바탕으로, CPO 공정의 수율(Yield)을 결정짓는 핵심 검사 솔루션 제공자로서 다음과 같은 단계적 로드맵을 통해 시장을 선점해야 합니다.

1. 초고해상도 3D AOI(Automated Optical Inspection) 기술 고도화

CPO 패키징은 광학 소자와 ASIC(Application-Specific Integrated Circuit) 간의 초미세 정렬(Alignment)이 성능의 핵심입니다. 특히 실리콘 포토닉스 PIC(Photonic Integrated Circuit)와 EIC(Electronic Integrated Circuit)가 결합되는 과정에서 발생하는 미세한 위치 오차는 광 신호 손실을 급격히 증가시킵니다.

- **Sub-micron 급 정렬 검사 솔루션:** 기존의 Bump 검사를 넘어, CPO의 핵심인 광학적 인터페이스(Optical Interface) 접합부의 미세 간극 및 이물질(Particle)을 검출하기 위해 수백 나노미터(nm) 단위의 해상도를 구현하는 초고해상도 3D AOI 기술 개발이 필수적입니다. 이는 크레셈이 HBM4 대응을 위해 준비 중인 Hybrid Bonding 검사 기술과 기술적 궤를 같이합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

- **3D 프로파일링 및 Warpage 제어:** CPO 패키지는 광학적 정렬을 위해 극도의 평탄도가 요구됩니다. 적층 구조와 이종 집적(Heterogeneous Integration)이 심화됨에 따라 발생하는 기판의 휨(Warpage) 및 기울어짐(Tilt) 현상을 실시간으로 측정하고, 이를 보정할 수 있는 고정밀 스테이지 제어 및 3D 프로파일링 기술을 통합해야 합니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].

2. AI 기반 지능형 결함 분류 및 데이터 통합 플랫폼

CPO 공정은 기존 전기적 신호 검사보다 훨씬 복잡한 데이터 패턴을 생성합니다. 단순한 Rule-base 방식의 검사는 광학 소자의 특성상 발생하는 정상적인 노이즈와 실제 결함을 구분하지 못해 과검(Over-kill) 문제를 야기할 수 있습니다.

- **Deep Learning 기반 결함 분류(Defect Classification):** 크레셈의 강점인 AI 알고리즘을 활용하여, 광학 접합부의 미세한 Void, Bridge, Misalignment를 실시간으로 판별하는 솔루션을 구축해야 합니다. 이는 검사 속도(Throughput)를 유지하면서도 정확도를 극대화하여 고객사의 수율 개선에 직접적으로 기여하는 핵심 경쟁력이 됩니다 [출처: 기업 분석 보고서 (주)크레셈 (CRESSEM)].
- **Root Cause Analysis(원인 역추적) 플랫폼:** 검사 데이터를 단순히 불량 판정에 사용하는 것을 넘어, 전공정(Fab) 및 패키징 공정의 결함 원인을 역추적할 수 있는 데이터 분석 플랫폼을 장비에 통합해야 합니다. 이는 고객사가 스마트 팩토리(Smart Factory)를 구현하는 데 있어 필수적인 요소이며, 단순 장비 공급사를 넘어 수율 관리 파트너로서의 지위를 공고히 하는 전략입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

3. 고객 맞춤형(Customized) 모듈화 검사 시스템 공급

CPO 기술은 표준화된 방식보다는 각 데이터센터 및 AI 가속기 제조사의 설계 요구사항에 따라 다양한 형태로 구현될 가능성이 높습니다.

- **모듈형 설계(Modular Design):** 고객사의 특정 공정(예: 2.5D CoWoS 기반 CPO 또는 3D 적층형 CPO)에 최적화된 검사 모듈을 신속하게 공급할 수 있는 모듈형 장비 설계 전략이 필요합니다. 이는 다양한 고객사의 요구에 유연하게 대응하여 시장 점유율을 빠르게 확대할 수 있는 기반이 됩니다 [출처: 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf].
- **Customized Inspection System:** 기성 제품(Off-the-shelf)이 아닌, 고객사의 독자적인 패키징 프로세스에 최적화된 맞춤형 검사 시스템을 제공함으로써 강력한 고객 락인(Lock-in) 효과를 창출해야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

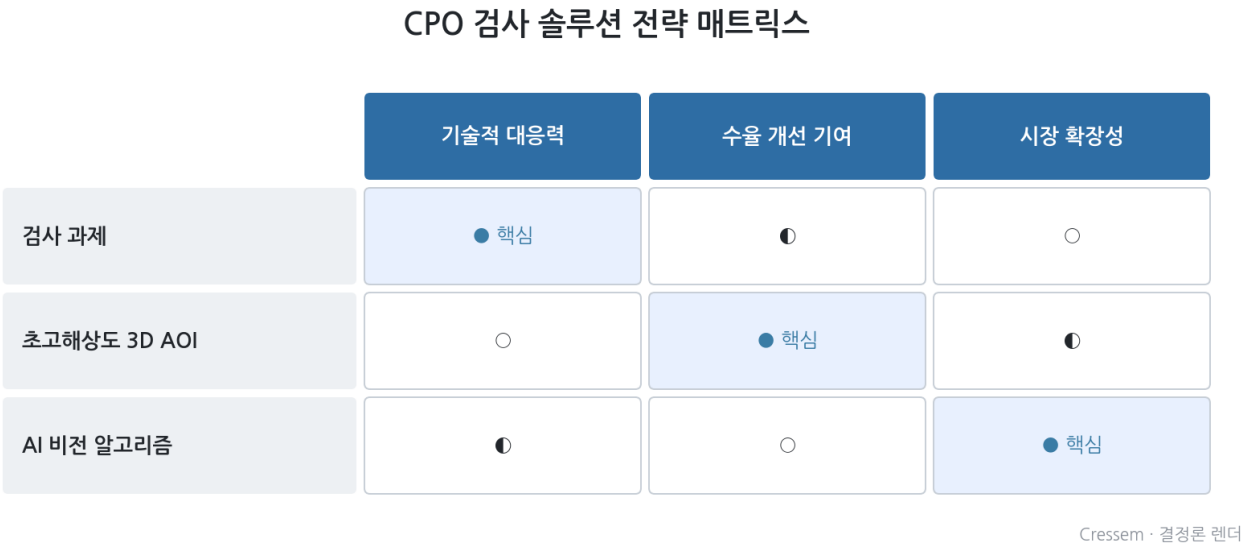


그림 4. CPO 검사 솔루션 전략 매트릭스

4. 단계별 로드맵 요약

단계	목표	핵심 기술 요소	기대 효과
1단계: 기술 내재화	초정밀 광학 검사 기반 확보	Sub-micron 해상도, 3D 프로파일링	기존 기판 검사 기술의 CPO 전이
2단계: 지능화 구현	AI 기반 스마트 검사 솔루션	Deep Learning 결함 분류, 데이터 통합	과검률 감소 및 수율(Yield) 극대화
3단계: 시장 선점	맞춤형 통합 솔루션 공급	모듈화 장비, Root Cause 분석 플랫폼	글로벌 AI 인프라 공급망 내 핵심 위치 확보

표 7. 단계별 로드맵 요약

결론적으로, 크레셈은 HBM4 시장에서 준비 중인 초정밀 정렬 및 이종 집적 검사 기술을 CPO 영역으로 확장함으로써, 차세대 AI 반도체 인프라의 병목 현상을 해결하는 '검사 기술의 핵심 플레이어'로 도약할 수 있는 최적의 위치에 있습니다.

결론 및 시사점

본 보고서에서 분석한 바와 같이, AI 인프라의 폭발적인 성장과 함께 데이터 전송 효율을 극대화하기 위한 차세대 광 I/O 기술인 **공동 패키지 광학(CPO, Co-Packaged Optics)**은 선택이 아닌 필연적인 기술적 전환점에 도달해 있습니다. 기존 구리 배선 기반의 전기 신호 전송 방식이 가진 물리적 한계(전력 소모 급증, 신호 손실, 대역폭 제한)를 극복하기 위해, 광학 소자를 반도체 스위치 칩과 하나의 패키지로 통합하는 CPO 기술은 데이터센터의 에너지 효율과 성능을 결정짓는 핵심 요소가 될 것입니다.

CPO 시장은 2024년 약 4,600만 달러 규모에서 2030년 81억 달러 규모로 급격히 팽창할 것으로 전망되며[출처: 투자연구소 테크센터], 이는 단순한 기술 트렌드를 넘어 반도체 패키징 생태계 전반의 거대한 재편을 의미합니다. 특히 Broadcom과 NVIDIA를 필두로 한 글로벌 빅테크 기업들의 CPO 솔루션 양산 진입은 관련 검사 및 패키징 기술의 요구 수준을 비약적으로 높이고 있습니다.

이러한 거시적 흐름 속에서 **크레셈(CRESSEM)**은 다음과 같은 전략적 포지셔닝을 통해 시장 리더십을 확보해야 합니다.

첫째, **기술적 연속성을 활용한 시장 진입(Strategic Transition)**입니다. 크레셈이 이미 확보하고 있는 **FC-BGA** 및 **2.5D 기판 검사 기술**은 CPO의 핵심 구조인 광학 소자와 스위치 칩의 통합 패키징 검사와 기술적 궤를 같이합니다. 기존의 고정밀 광학계 설계 능력과 **Sub-micron급 해상도 구현 기술**은 CPO 공정에서 요구되는 초미세 정렬(Alignment) 및 결함 검사의 강력한 교두보가 될 것입니다.

둘째, **고부가가치 검사 솔루션으로의 확장(Value-up Strategy)**입니다. CPO는 기존 Pluggable 방식보다 훨씬 복잡한 **2.5D/3D 패키징 구조**를 가지며, 이는 곧 검사 난이도의 기하급수적인 상승을 의미합니다. 크레셈은 단순히 불량률 검출하는 단계를 넘어, **AI 기반의 결함 분류(Deep Learning Inspection)** 및 **데이터 분석 플랫폼**을 통합함으로써 고객사의 수율(Yield) 개선에 직접적으로 기여하는 '지능형 검사 파트너'로 진화해야 합니다.

셋째, **차세대 패키징 기술과의 연계(Synergy with Advanced Packaging)**입니다. CPO 기술의 핵심인 실리콘 포토닉스(SiPh) 및 이종 집적(Heterogeneous Integration)은 HBM4에서 논의되는 **Hybrid Bonding** 기술과도 밀접한 관련이 있습니다. 따라서 크레셈은 HBM4 대응을 위해 개발 중인 초고해상도 3D AOI 기술과 AI 비전 솔루션을 CPO 검사 영역으로 확장 적용함으로써, AI 반도체 공급망 내에서 대체 불가능한 **고정밀 검사 솔루션 리더(Market Leader)**로서의 입지를 공고히 해야 할 것입니다.

결론적으로, CPO로의 기술 패러다임 변화는 크레셈에게 단순한 시장 확대를 넘어, 고난도 패키징 검사 시장의 핵심 플레이어로 도약할 수 있는 결정적인 기회(Opportunity)가 될 것입니다.

참고 자료

1. Cpo 기술 동향 및 국내외 기업 분석 :: 투자연구소 테크센터
2. 2026.03 Cpo (공동패키지광학) - Ai 데이터센터의 차세대 광통신 ...
3. 공동 패키지형 광학 (CPO) 기술동향 및 시장 전망 2025-2035 - IDTechEx
4. 구리선의 한계와 반도체의 새로운 돌파구, Cpo 기술 심층 분석
5. Co-Packaged Optics Market Size, Share and Growth Analysis
6. Co-Packaged Optics (CPO) Market Size to Hit USD 1,055.11 Million by 2034
7. Co Packaged Optics Market Report: Size, Growth, Trends & Forecast (2025-2033)
8. Co-Packaged Optics - Global Market Share and Ranking, Overall Sales and Demand ...
9. 충전 포인트 운영자(Cpo)란 무엇이며 왜 중요한가
10. 분석HBM4세대전환에따른크레셈CRESSEM의검사장20260509001.pdf (사내 자료)

11. 보고서_삼성전자HBM4전환에따른검사기술동향및대응전략20260509001.pdf (사내 자료)
12. 분석_크레셈CRESSEM20260509001.pdf (사내 자료)
13. pdf_인하대학교컴퓨터공학과배승환20260509001.pdf (사내 자료)
14. ProfessorSeungHwanBaeReport.pdf (사내 자료)