

HBM 적층 검사의 결함 검출 한계 및 차세대 검사 기술 분석 보고서

문서번호 CRSM-AI-2026-AUTO

작성일 2026-08-01

작성 Cressem AI 시스템 (자동 생성)

보안등급 사내 비밀 (Confidential)

버전 v1.0

목 차

HBM 적층 검사의 결함 검출 한계 및 차세대 검사 기술 분석 보고서	3
개요 및 배경	3
HBM 적층 구조 및 주요 결함 유형	4
검사 성능의 정량적 한계 분석	6
초고속 데이터 처리 및 시스템 처리량	8
신호 무결성 및 통계적 판정 알고리즘	9
차세대 검사 솔루션: AI 비전 및 광학 엔진	11
결론 및 기술적 시사점	12
참고 자료	13

HBM 적층 검사의 결함 검출 한계 및 차세대 검사 기술 분석 보고서

HBM(High Bandwidth Memory)의 고단 적층화에 따른 미세 결함 검출 한계를 정량적으로 분석하고, 초고속·고해상도 검사를 위한 기술적 요구사항을 제시합니다. 본 보고서는 픽셀 피치, SNR, 처리량 등 핵심 지표를 바탕으로 차세대 하이브리드 본딩 공정의 수율 확보 전략을 다룹니다.

개요 및 배경

인공지능(AI) 가속기 및 고성능 컴퓨팅(HPC) 시장의 폭발적인 성장과 함께, 메모리 반도체의 패러다임은 단순한 용량 확장을 넘어 데이터 전송 대역폭(Bandwidth)을 극대화하는 방향으로 급격히 전환되고 있습니다. 이러한 기술적 요구를 충족하기 위해 등장한 핵심 솔루션이 바로 고대역폭 메모리(High Bandwidth Memory, HBM)입니다. HBM은 여러 개의 D램(DRAM) 다이를 수직으로 적층하여 데이터 통로인 TSV(Through-Silicon Via, 실리콘 관통 전극)를 통해 초고속 데이터 전송을 구현하는 첨단 패키징(Advanced Packaging) 기술의 집약체입니다 [4, 11].

최근 HBM 기술은 HBM3를 넘어 HBM3E, 그리고 차세대 HBM4로 진화하며 적층 단수가 높아지고 공정 미세화가 가속화되고 있습니다. 적층 단수가 증가함에 따라 데이터 전송 효율은 향상되지만, 동시에 제조 공정의 복잡도는 기하급수적으로 상승하고 있습니다. 특히 수십 개의 다이를 수직으로 쌓아 올리는 적층(Stacking) 공정은 미세한 물리적 변형이나 접합 결함이 전체 패키지의 기능 상실로 이어질 수 있는 매우 민감한 단계입니다 [6]. 기존의 범용 반도체 검사 방식으로는 HBM의 고집적 3D 구조 내부에서 발생하는 미세 결함을 포착하는 데 한계가 있으며, 이는 곧 양산 수율(Yield) 저하와 직결되는 심각한 과제로 부상하였습니다 [3, 5].

HBM 검사의 난이도가 상승하는 주요 배경은 다음과 같은 기술적 변화에 기인합니다.

첫째, **적층 구조의 고도화와 물리적 결함의 미세화**입니다. 기존의 마이크로 범프(Micro-bump) 방식에서 차세대 하이브리드 본딩(Hybrid Bonding) 기술로 전환됨에 따라, 구리(Cu) 직접 접합과 같은 초미세 간극의 정밀 제어가 요구됩니다 [7, 9]. 이 과정에서 발생하는 아주 작은 오프셋(Offset)이나 보이드(Void), 층간 분리(Delamination) 현상은 기존 광학 검사 장비의 해상도 범위를 벗어나는 경우가 많습니다 [8].

둘째, **검사 데이터 처리량의 폭증**입니다. HBM은 수천 개의 TSV와 미세 전극을 포함하고 있어, 단일 칩 검사 시에도 처리해야 할 데이터의 양이 일반 DRAM에 비해 압도적으로 많습니다. 고해상도 이미지를 실시간으로 스캔하면서 동시에 결함을 판별하기 위해서는 초고속 데이터 처리 엔진과 지능형 알고리즘이 필수적으로 요구됩니다 [2].

셋째, **열 및 신뢰성 확보의 중요성**입니다. 고단 적층 구조는 열 방출(Thermal Dissipation) 효율이 낮아, 동작 중 발생하는 열이 소자의 성능과 수명에 치명적인 영향을 미칠 수 있습니다. 따라서 전기적 특성 검사뿐만 아니라 열적 안정성(Thermal Stability)을 동시에 검증할 수 있는 복합적인 검사 솔루션이 요구됩니다 [1].

결론적으로, HBM 시장의 지속적인 성장을 위해서는 단순한 결함 발견을 넘어, 공정 전반의 수율을 최적화하고 신뢰성을 보장할 수 있는 차세대 검사 솔루션의 확보가 필수적입니다. 본 보고서에서는 HBM 적층 공정에서 발생하는 결함의 물리적 한계를 분석하고, 이를 극복하기 위한 초고속·고정밀 검사 기술 및 AI 기반의 지능형 검사 체계에 대해 심도 있게 다루고자 합니다.

HBM 적층 구조 단면 및 검사 포인트



Cressem · 결정론 렌더

그림 1. HBM 적층 구조 단면 및 검사 포인트

HBM 적층 구조 및 주요 결함 유형

HBM(High Bandwidth Memory)은 AI 가속기 및 고성능 컴퓨팅(HPC) 환경에서 데이터 처리 병목 현상을 해결하기 위해 등장한 핵심 메모리 솔루션입니다. 기존의 단일 다이(Single Die) 구조를 넘어, 수십 개의 D램 다이를 수직으로 적층하여 데이터 전송 통로를 극대화한 3D 적층 구조를 가집니다. 이러한 구조적 고도화는 데이터 대역폭(Bandwidth)과 전력 효율을 비약적으로 상승시켰으나, 동시에 검사 관점에서는 극도로 높은 난이도를 요구하는 물리적 결함 발생 가능성을 내포하고 있습니다. 본 섹션에서는 HBM의 핵심 구조적 요소인 TSV, Micro-bump, 그리고 차세대 기술인 Hybrid Bonding을 중심으로 각 접합부에서 발생하는 주요 결함 유형을 심층 분석합니다.

1. TSV(Through-Silicon Via) 및 내부 구조적 결함

TSV는 HBM의 수직 적층을 가능하게 하는 핵심 기술로, 실리콘 웨이퍼를 관통하여 상하단의 다이를 전기적으로 연결하는 미세 전극 통로입니다. 수천 개의 TSV가 좁은 면적 내에 고밀도로 배치되어야 하므로, 이 과정에서 발생하는 미세 결함은 전체 패키지의 전기적 특성을 결정짓는 치명적인 요인이 됩니다.

1.1. TSV 내부 결함 (Void & Crack)

TSV 형성 공정 중 금속 충전(Filling)이 불완전할 경우, 전극 내부에 미세한 빈 공간인 보이드(Void)가 발생할 수 있습니다. 이러한 보이드가 존재하면 전기 저항(Resistance)이 급격히 상승하거나, 특정 전압 조건에서 신호 전달이 차단되는 단선(Open) 불량으로 이어집니다. 또한, 적층 후 열팽창 계수(CTE) 차이에 의한 물리적 스트레스가 가해질 때 TSV 주변 실리콘 구조에 균열(Crack)이 발생할 수 있으며, 이는 소자의 신뢰성을 근본적으로 저해합니다.

1.2. Die-to-Die 정렬 및 물리적 결함

다이를 수직으로 쌓는 적층(Stacking) 공정에서는 각 다이 간의 정렬(Alignment) 정확도가 수 μm 단위의 정밀도를 요구합니다. 만약 정렬 오차(Misalignment)가 발생하면 TSV와 상부 다이의 패드(Pad)가 정확히 일치하지 않아 접촉 불량 발생. 이는 [매뉴얼HBM검사및테스트공정가이드라인20260509001.pdf]에서 언급된 바와 같이, 다이 적층 시의 정렬 정확도(Alignment Accuracy) 검사가 필수적인 이유이기도 합니다 [출처: 매뉴얼HBM검사및테스트공정가이드라인20260509001.pdf].

2. Micro-bump 및 접합부 결함 (Interface Defects)

현재 HBM 제조 공정에서 다이 간의 전기적 연결을 위해 널리 사용되는 방식은 마이크로 범프(Micro-bump)를 이용한 솔더 접합입니다. 범프의 크기가 작아지고 밀도가 높아짐에 따라, 접합 계면에서 발생하는 결함의 검출 난이도는 기하급수적으로 상승하고 있습니다.

2.1. 접합 불량 및 이물 (Non-wetting & Contamination)

마이크로 범프가 패드와 충분히 융합되지 않는 미접합(Non-wetting) 현상은 데이터 전송 오류의 주된 원인입니다. 또한, 공정 중 유입된 미세 이물(Foreign Material)이 범프 사이에 위치할 경우, 접합 강도를 약화시키거나 전기적 단락(Short)을 유발할 수 있습니다. 특히 고밀도 패키징에서는 미세한 이물질 하나가 전체 수율을 결정짓는 핵심 변수가 됩니다.

2.2. 층간 분리 (Delamination)

적층된 다이 사이의 보호층(Underfill)이나 접합 계면이 물리적/열적 스트레스로 인해 떨어져 나가는 층간 분리(Delamination) 현상은 매우 위험한 결함입니다. 이는 칩 내부의 습기 침투를 허용하여 부식을 유발하거나, 열 방출(Thermal Dissipation)을 방해하여 동작 온도($^{\circ}\text{C}$)를 급격히 상승시킴으로써 제품의 수명을 단축시킵니다.

3. 차세대 Hybrid Bonding 기술과 초미세 결함

HBM4 및 차세대 고성능 메모리 공정에서는 기존의 범프를 제거하고 구리(Cu)와 구리를 직접 접합하는 하이브리드 본딩(Hybrid Bonding) 기술 도입이 가속화되고 있습니다. 이 기술은 범프가 차지하던 공간을 제거함으로써 적층 높이를 낮추고 입출력(I/O) 밀도를 극대화할 수 있는 혁신적인 방식입니다.

3.1. 표면 지형 및 평탄도 결함 (Surface Topography & Planarity)

하이브리드 본딩은 원자 단위의 결합을 지향하므로, CMP(Chemical Mechanical Polishing) 공정 이후의 표면 평탄도가 극도로 중요합니다. 표면에 미세한 요철(Protrusion)이나 홈(Recess)이 존재할 경우, 접합 시 구리 패드 간의 완전한 결합을 방해하여 미세한 간극(Gap)을 형성하게 됩니다. 이러한 미세 간극은 전기적 저항을 높일 뿐만 아니라, 공정 제어 측면에서 매우 정밀한 계측(Metrology)을 요구합니다.

3.2. 초미세 결함의 특성 비교

하이브리드 본딩으로 전환됨에 따라 결함의 정의와 검사 대상은 다음과 같이 변화합니다.

구분	Micro-bump 방식 (Current)	Hybrid Bonding 방식 (Next-gen)
주요 접합 매개체	Solder Ball (Micro-bump)	Copper (Cu) Direct Bonding
핵심 결함 유형	범프 높이 불균일, Bridging, Void	Surface Roughness, Cu Recess, Particle
결함 스케일	수 μm 단위	수십 ~ 수백 nm 단위
검사 난이도	높음 (3D AOI 필요)	극도로 높음 (초정밀 계측 및 표면 분석 필수)

표 1. 차세대 Hybrid Bonding 기술과 초미세 결함

하이브리드 본딩은 기존의 범프 방식보다 훨씬 높은 정밀도의 검사를 요구하며, 이는 [기업 분석 보고서]에서 언급된 바와 같이 크레셈이 집중하고 있는 차세대 초미세 간극 측정 모듈 개발의 핵심 배경이 됩니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

4. 결함 유형별 요약 및 검사 시사점

HBM의 적층 구조는 복잡한 3D 형태를 띠고 있어, 단일 검사 방식으로는 모든 결함을 포착하기 어렵습니다. TSV의 내부 결함은 비파괴 방식인 X-ray나 CT를 통한 내부 분석이 요구되며, 범프 및 하이브리드 본딩 계면의 결함은 고해상도 광학 엔진과 AI 비전 알고리즘을 결합한 표면 및 단면 분석이 병행되어야 합니다.

결론적으로, HBM 적층 공정에서 발생하는 Void(보이드), Delamination(층간 분리), Misalignment(정렬 오차), Surface Roughness(표면 거칠기) 등의 결함은 단순한 품질 저하를 넘어 시스템 전체의 신뢰성을 무너뜨리는 치명적 요소입니다. 따라서 공정 단계별로 TSV, 범프, 본딩 계면을 아우르는 통합적인 계측 및 검사(Metrology & Inspection) 솔루션 확보가 필수적입니다.

검사 성능의 정량적 한계 분석

HBM(High Bandwidth Memory)의 적층 단계가 고도화됨에 따라, 기존의 광학 및 전기적 검사 방식은 물리적·수학적 임계점에 도달하고 있습니다. 특히 HBM4로 진입하며 도입되는 하이브리드 본딩(Hybrid Bonding) 기술은 범프(Bump)를 제거하고 구리(Cu) 패드를 직접 접합하는 방식을 채택하므로, 결함의 크기가 나노미터(nm) 단위로 축소되어 검사 장비에 요구되는 해상도와 정밀도가 기하급수적으로 상승하고 있습니다. 본 섹션에서는 현재 HBM 검사 공정에서 직면한 정량적 한계를 물리적 해상도, 격자 구조의 정밀도, 그리고 통계적 검출 신뢰성 측면에서 심층 분석합니다.

1. 물리적 해상도 및 픽셀 피치(Pixel Pitch)의 제약

HBM 적층 검사에서 가장 먼저 부딪히는 물리적 장벽은 광학적 분해능과 픽셀 피치(Pixel Pitch)의 상관관계입니다. 현재 첨단 패키징 검사 공정에서 요구되는 미세 결함을 포착하기 위해서는 극도로 낮은 픽셀 피치가 필수적입니다.

본 분석에서 상정하는 픽셀 피치 3.5 μm 는 현재 고속 머신 비전 시스템이 유지할 수 있는 고해상도 스캐닝의 임계치 중 하나입니다. 픽셀 피치가 작아질수록 검출 가능한 최소 결함 크기(Minimum Detectable Feature Size)는 줄어들지만, 이는 곧 데이터 처리량의 폭발적인 증가를 의미합니다. 3.5 μm 의 피치로 웨이퍼 전체를 스캔할 경우, 단일 웨이퍼당 생성되는 이미지 데이터의 용량은 테라바이트(TB) 단위에 육박하며, 이는 검사 장비의 광학 엔진과 데이터 버스(Data Bus)에 막대한 부하를 가합니다.

또한, 하이브리드 본딩 공정에서는 구리 패드의 정렬(Alignment) 오차가 수백 nm 이내로 제어되어야 하므로, 3.5 μm 의 픽셀 피치만으로는 패드 간의 미세한 단차나 미세 균열(Micro-crack)을 완벽히 식별하는 데 한계가 있습니다. 따라서 차세대 검사 솔루션은 서브 픽셀(Sub-pixel) 보간 기술이나 초점 심도(Depth of Field)를 극대화한 다중 초점 스캐닝 기술을 통해 이 물리적 한계를 극복해야 합니다 [출처: HBM 하이브리드 본딩을 위한 계측 및 검사 최신 기술 동향].

2. 결정 구조 분석 및 격자상수(Lattice Constant)의 정밀도 요구

HBM의 신뢰성을 결정짓는 핵심 요소 중 하나는 적층된 다이(Die) 간의 원자 단위 결합 안정성입니다. 특히 하이브리드 본딩 시 구리(Cu)의 확산(Diffusion)과 결합력을 검증하기 위해서는 결정 구조의 무결성을 파악해야 합니다.

본 보고서에서 정의하는 **격자상수 5.43 Å**(Angstrom, 옹스트롬)는 실리콘(Si)의 표준 격자 상수를 의미하며, 이는 검사 장비가 원자 수준의 배열 상태를 모니터링해야 함을 시사합니다. 적층 공정 중 발생하는 열 변형(Thermal Strain)이나 응력(Stress)은 결정 격자의 왜곡을 초래하며, 이는 곧 전기적 특성 저하로 이어집니다.

검사 장비가 5.43 Å 수준의 격자 구조 변화를 감지하기 위해서는 단순한 광학 검사를 넘어, 고해상도 전자빔(E-beam) 또는 고차원 회절(Diffraction) 기반의 계측 기술이 요구됩니다. 만약 격자 구조의 변형이 허용 오차 범위를 벗어날 경우, 이는 TSV(Through-Silicon Via)의 저항 증가나 신호 무결성(Signal Integrity) 저하의 직접적인 원인이 됩니다 [출처: 매뉴얼HBM검사및테스트공정가이드라인20260509001.pdf].

3. 통계적 검출 한계 및 신뢰도 모델링

검사 장비의 성능은 단순히 '보이는가'의 문제를 넘어, '얼마나 정확하게 결함임을 확신할 수 있는가'라는 통계적 신뢰도의 문제로 귀결됩니다.

3.1 검출 한계(Detection Limit) 10⁻⁶의 의미

본 분석에서 설정한 **검출 한계 10⁻⁶**은 전체 검사 영역 내에서 발생할 수 있는 극미세 결함의 존재 확률 또는 결함의 밀도를 의미합니다. 이는 1,000,000개의 정상 패턴 사이에서 단 하나의 결함을 찾아내야 하는 수준의 초고정밀 검사 능력을 요구합니다. 이러한 수준의 검출력을 확보하기 위해서는 신호 대 잡음비(Signal-to-Noise Ratio, SNR)의 극대화가 필수적입니다.

$$SNR = \frac{P_s}{P_n}$$

여기서 P_s 는 결함으로부터 발생하는 신호 전력(Signal Power)이고, P_n 은 배경 노이즈 전력(Noise Power)입니다. 10⁻⁶ 수준의 결함을 판정하기 위해서는 노이즈 레벨이 극도로 낮아야 하며, 이를 위해 검사 환경의 ISO-3 급 청정도 유지 및 광학계의 열적 안정성 확보가 선행되어야 합니다 [출처: Trends in Ultra-High Density Hybrid Bonding Stack Equipment Technology].

3.2 수학적 추정 및 판정 알고리즘

검사 시스템은 센서로부터 수집된 로우 데이터(Raw Data)를 바탕으로 결함의 위치와 크기를 수학적으로 추정합니다. 이때 결함의 위치에 대한 최적의 **추정량 x**를 산출하고, 측정값들의 **평균 X**를 통해 통계적 편차를 계산합니다.

검사 프로세스는 다음과 같은 벡터 연산 및 판정 로직을 거칩니다:

1. **데이터 벡터화**: 검사 영역의 특징점(Feature point)을 **벡터 v**로 변환하여 고차원 공간에서 분석합니다.
2. **결함 확률 계산**: 추정된 결함 모델이 설정된 임계값(Threshold)을 초과하는지 계산합니다.
3. **최종 판정**:
 - 결함이 유의미한 수준으로 검출될 경우: **불합 x**
 - 결함이 허용 오차 범위 내에 있거나 정상일 경우: **판정 √**

이러한 수학적 모델링은 단순 Rule-based 검사에서 발생하는 과검(Over-kill) 문제를 해결하고, AI 비전 알고리즘과 결합하여 실제 수율(Yield)에 직결되는 정밀한 의사결정을 가능하게 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

HBM 검사 기술 요구사항 지표



Cressem · 결정론 렌더

그림 2. HBM 검사 기술 요구사항 지표

4. 요약 및 기술적 시사점

결론적으로, HBM 적층 검사의 한계는 단순한 시각적 확인을 넘어 물리적 해상도($3.5 \mu\text{m}$) → 원자 구조($5.43 \text{ \AA}$) → 통계적 신뢰도(10^{-6})로 이어지는 복합적인 계층 구조를 가집니다.

구분	물리적 한계 요소	수학적/통계적 요구사항	비고
광학 계측	픽셀 피치 $3.5 \mu\text{m}$	SNR 최적화 및 x 정밀도	해상도와 처리량의 트레이드오프
구조 분석	격자상수 $5.43 \text{ \AA}$	v 기반의 변형 분석	하이브리드 본딩 핵심
신뢰성 판정	결함 밀도 10^{-6}	X 및 임계값 기반 판정	과검/미검 최소화 목표

표 2. 요약 및 기술적 시사점

이러한 정량적 한계를 극복하기 위해서는 초고속 데이터 처리가 가능한 고성능 광학 엔진과, 미세 결함을 지능적으로 분류할 수 있는 AI 기반의 비전 솔루션이 통합된 차세대 검사 플랫폼의 개발이 필수적입니다.

초고속 데이터 처리 및 시스템 처리량

HBM(High Bandwidth Memory)의 적층 단수가 증가하고, 차세대 공정인 하이브리드 본딩(Hybrid Bonding) 기술이 도입됨에 따라 검사 장비가 처리해야 하는 데이터의 양은 기하급수적으로 증가하고 있습니다. HBM은 수천 개의 TSV(Through-Silicon Via)와 미세 범프(Micro-bump)를 통해 다단으로 적층된 복잡한 3D 구조를 가지므로, 이를 실시간으로 검사하기 위해서는 기존의 검사 속도를 상회하는 초고속 데이터 처리(High-speed Data Processing) 능력과 막대한 양의 데이터를 수용할 수 있는 시스템 아키텍처가 필수적입니다 [출처: 매뉴얼HBM검사및테스트공정가이드라인20260509001.pdf].

1. 초고속 데이터 처리 요구사항: 10^9 EPS (Exams Per Second)

HBM 생산 라인의 생산성(Productivity)을 유지하면서도 미세 결함을 놓치지 않기 위해서는 초당 처리해야 하는 검사 데이터의 양, 즉 처리량(Throughput)의 극대화가 핵심 과제입니다. 현재 기술적 요구사항은 초당 10^9 EPS(Exams Per Second) 수준의 초고속 검사 성능을 목표로 하고 있습니다. 이는 단순한 이미지 캡처를 넘어, 고해상도 광학 엔진으로부터 유입되는 방대한 로우 데이터(Raw Data)를 실시간으로 연산하여 결함 여부를 즉각적으로 판정해야 함을 의미합니다.

이러한 10^9 EPS의 처리량을 달성하기 위해서는 다음과 같은 기술적 요소가 뒷받침되어야 합니다.

- **병렬 연산 아키텍처(Parallel Computing Architecture):** 고속 광학 엔진과 결합된 AI 비전 솔루션이 수많은 픽셀 데이터를 동시에 처리할 수 있도록 GPU 또는 전용 가속기(NPU)를 활용한 병렬 처리 기술이 필수적입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **저지연 데이터 버스(Low-latency Data Bus):** 센서에서 수집된 데이터가 메모리와 프로세서 사이를 이동할 때 발생하는 병목 현상을 최소화하기 위한 초고속 인터페이스 기술이 요구됩니다.
- **실시간 결함 분류(Real-time Defect Classification):** 단순한 Rule-based 검사를 넘어, 10^{^9} EPS의 속도 내에서 Deep Learning 기반 알고리즘이 미세 결함(Defect)과 정상적인 노이즈를 즉각적으로 구분하여 과검(Over-kill)률을 낮추어야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

2. 대규모 데이터 누적 및 빅데이터 분석: 10¹² 프레임

HBM의 수율(Yield) 관리와 공정 최적화를 위해서는 단일 검사 시점의 결과뿐만 아니라, 장기간 축적된 데이터를 통한 통계적 분석이 매우 중요합니다. 현재 차세대 검사 시스템은 누적 10¹² 프레임에 달하는 방대한 양의 이미지 및 검사 데이터를 저장하고 관리할 수 있는 데이터 인프라를 요구하고 있습니다.

이러한 대규모 데이터 누적은 다음과 같은 목적을 위해 활용됩니다.

- **공정 이상 징후 탐지(Anomaly Detection):** 누적된 10¹² 프레임의 데이터를 시계열적으로 분석함으로써, 특정 공정 단계에서 발생하는 미세한 패턴 변화를 포착하고 불량 발생하기 전 사전 예방하는 스마트 팩토리(Smart Factory) 구현의 기초가 됩니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **불량 원인 역추적(Root Cause Analysis):** 검사 데이터를 분석하여 공정상의 불량 원인을 역추적함으로써, 고객사의 수율 향상에 직접적으로 기여하는 데이터 분석 솔루션으로 진화할 수 있습니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **AI 모델 고도화:** 누적된 방대한 양의 양질의 데이터는 AI 알고리즘의 학습 데이터셋(Training Dataset)으로 활용되어, 검사의 정밀도와 판정 정확도를 지속적으로 향상시키는 선순환 구조를 만듭니다.

결론적으로, HBM 검사 장비의 경쟁력은 단순히 미세한 결함을 찾는 것을 넘어, 10^{^9} EPS라는 극한의 처리 속도와 10¹² 프레임이라는 거대한 데이터 규모를 얼마나 안정적이고 효율적으로 제어할 수 있는냐에 달려 있습니다. 이는 하드웨어의 물리적 성능과 AI 소프트웨어의 연산 능력이 완벽하게 통합되어야만 가능한 영역입니다.

신호 무결성 및 통계적 판정 알고리즘

HBM(High Bandwidth Memory)의 적층 구조가 고도화됨에 따라, 검사 장비가 포착해야 하는 신호의 품질과 이를 판정하는 알고리즘의 정밀도는 단순한 영상 인식을 넘어 통계적 신뢰성을 확보해야 하는 단계에 진입하였습니다. 특히 수천 개의 TSV(Through Silicon Via)와 미세한 Micro-bump, 그리고 차세대 Hybrid Bonding 접합부를 검사할 때는 신호 대 잡음비(Signal-to-Noise Ratio, SNR)를 극대화하고, 축적된 데이터로부터 실제 결함의 위치와 크기를 수학적으로 추정하는 과정이 필수적입니다.

1. SNR 기반의 신호 무결성(Signal Integrity) 분석

HBM 검사 공정에서 광학 센서 또는 초음파 센서를 통해 수집되는 신호는 미세한 물리적 결함(Void, Crack, Delamination)에 의해 왜곡됩니다. 이때 검사 시스템의 성능을 결정짓는 가장 핵심적인 지표는 SNR입니다. 본 보고서에서 정의하는 SNR은 신호 전력(P_s)과 잡음 전력(P_n)의 비로 정의됩니다.

$$SNR = \frac{P_s}{P_n}$$

HBM의 적층 단수가 높아질수록 신호가 투과해야 하는 매질의 두께가 증가하며, 이로 인해 산란(Scattering) 및 흡수(Absorption)에 의한 잡음(P_n)이 급격히 상승합니다. 만약 P_n이 임계치를 초과하여 SNR이 낮아지면, 실제 결함

신호가 배경 잡음에 묻혀 검출 한계(10^{-6}) 미만의 미세 결함을 놓치는 '미검(Under-kill)' 현상이 발생합니다. 따라서 고성능 Pulser/Receiver를 적용하여 에너지 당 해상도를 확보하고, Ps를 극대화하는 하드웨어적 설계가 선행되어야 합니다 [출처: koreascience.kr].

2. 통계적 추정 및 수학적 판정 로직

검사 데이터는 연속적인 스트림 형태의 벡터 v 로 수집됩니다. 수집된 벡터 v 로부터 개별 픽셀 또는 특정 영역의 물리적 특성을 산출하기 위해 통계적 추정법을 사용합니다.

2.1. 평균(X) 및 추정량(x)의 활용

검사 대상 영역(ROI, Region of Interest) 내에서 수집된 신호 값들의 산술 평균 X 를 산출하여 해당 영역의 기저 상태(Baseline)를 설정합니다. 이후, 특정 지점에서의 결함 유무를 판단하기 위해 실제 물리량을 나타내는 추정량 x 를 계산합니다.

$$\hat{x} = E[X | \text{Observation}]$$

여기서 x 는 관측된 데이터로부터 도출된 결함의 크기, 깊이 또는 위치에 대한 최적의 추정치입니다. 검사 알고리즘은 계산된 추정량 x 와 설정된 설계 규격(Spec) 사이의 편차를 분석하여, 이 값이 허용 오차 범위 내에 있는지 확인합니다.

2.2. 결함 판정 알고리즘 (Decision Logic)

최종적인 합격/불합격 판정은 확률론적 모델에 기반합니다. 측정된 x 가 통계적 유의 수준 내에서 정상 범주에 속하는지, 아니면 결함으로 간주할 만큼의 유의미한 편차를 보이는지를 판단하여 다음과 같이 표기합니다.

- **판정 ✓ (Pass):** x 가 설계 규격 및 통계적 신뢰 구간 내에 존재하며, SNR이 충분하여 신호의 신뢰성이 확보된 경우.
- **판정 ✕ (Fail):** x 가 임계치(Threshold)를 벗어나거나, v 의 변동성이 커서 결함이 확실시되는 경우.

3. 고속 데이터 처리를 위한 벡터 연산 및 최적화

HBM 검사 장비는 10^9 EPS(Exams Per Second) 수준의 초고속 처리량과 10^{-2} 프레임에 달하는 누적 데이터를 처리해야 합니다. 이를 위해 모든 검사 데이터는 다차원 벡터 v 로 구조화되어 병렬 연산 엔진(GPU/FPGA)으로 전달됩니다.

벡터 v 에 대한 연산은 단순한 스칼라 비교가 아닌, 공간적 상관관계(Spatial Correlation)를 고려한 행렬 연산으로 수행됩니다. 이는 픽셀 피치 $3.5 \mu\text{m}$ 수준의 미세한 해상도에서 인접 픽셀 간의 신호 연속성을 파악하여, 단순 노이즈와 실제 결함(Defect)을 구분하는 데 결정적인 역할을 합니다. 특히, AI 기반의 Deep Learning 알고리즘은 이러한 벡터 데이터의 특징점(Feature)을 추출하여, 기존 Rule-based 방식이 해결하지 못했던 과검(Over-kill) 문제를 획기적으로 개선하고 있습니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

신호 및 통계 기반 검사 역량 분석

	하드웨어 솔루션	알고리즘/소프트웨어	기대 효과
신호 분석 기술	● 핵심	●	○
통계적 판정	○	● 핵심	●
데이터 처리	●	○	● 핵심
AI 통합	● 핵심	● 핵심	● 핵심

Cressem · 결론론 렌더

그림 3. 신호 및 통계 기반 검사 역량 분석

4. 결함 검출의 정량적 신뢰성 확보

결론적으로, HBM 적층 검사의 신뢰성은 다음의 세 가지 요소가 유기적으로 결합될 때 완성됩니다.

첫째, 높은 SNR을 유지하기 위한 고성능 광학/초음파 엔진의 물리적 성능.

둘째, x와 X를 활용하여 미세한 변동을 잡아내는 정밀한 통계적 모델링.

셋째, 방대한 벡터 v 데이터를 실시간으로 처리하여 10^{12} 프레임의 누적 데이터 속에서도 결함의 패턴을 식별해내는 고속 연산 능력입니다.

이러한 기술적 토대는 HBM4 이후 도입될 Hybrid Bonding 공정에서 요구되는 초미세 간극 측정 및 접합 품질 검사를 수행하기 위한 핵심 기반 기술이 될 것입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

차세대 검사 솔루션: AI 비전 및 광학 엔진

HBM(High Bandwidth Memory)의 적층 단수가 증가하고 Hybrid Bonding(하이브리드 본딩)과 같은 초미세 접합 기술이 도입됨에 따라, 기존의 Rule-based(규칙 기반) 검사 방식은 물리적 한계에 직면하고 있습니다. 차세대 검사 솔루션의 핵심은 단순한 결함의 유무를 판단하는 것을 넘어, 고속으로 유입되는 방대한 데이터 속에서 미세 결함과 정상적인 노이즈를 정밀하게 구분해내는 **AI 비전(AI Vision)** 기술과 이를 뒷받침하는 **고속 광학 엔진(High-speed Optical Engine)**의 결합에 있습니다.

1. AI 기반 머신 비전(AI-Driven Machine Vision) 및 결함 분류

전통적인 검사 알고리즘은 사전에 정의된 임계값(Threshold)을 기준으로 결함을 판정합니다. 그러나 HBM의 구조가 복잡해질수록 공정 변수에 의한 미세한 패턴 변화나 표면 거칠기(Roughness)가 결함으로 오인되는 **과검(Over-kill)** 문제가 심각해집니다. 이는 생산 수율(Yield)을 저하시키는 결정적인 요인이 됩니다.

이를 해결하기 위해 도입된 **Deep Learning 기반 결함 분류(Deep Learning-based Defect Classification)** 기술은 다음과 같은 차별점을 가집니다.

- **미세 결함과 노이즈의 정밀 구분:** AI 알고리즘은 수만 장의 양품 및 불량 데이터를 학습하여, 단순한 광학적 노이즈나 공정상 발생하는 미세한 흔적(Artifact)을 정상 범위로 인식합니다. 이를 통해 과검률을 획기적으로 낮추고, 실제 불량(Real Defect)에 대한 검출력을 극대화합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **지능형 데이터 분석 및 역추적:** 단순히 불량을 찾는 단계에서 나아가, 검사 데이터를 분석하여 공정상의 불량 원인을 역추적하는 **Root Cause Analysis(원인 분석)** 솔루션을 제공합니다. 이는 고객사의 수율 향상에 직접적으로 기여하는 스마트 팩토리 구현의 핵심 기술입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].
- **적응형 학습(Adaptive Learning):** 공정 조건이 변화함에 따라 발생하는 새로운 형태의 결함 패턴을 지속적으로 학습하여 검사 모델을 업데이트함으로써, 공정 변화에 유연하게 대응합니다.

2. 고속 광학 엔진(High-speed Optical Engine)의 역할

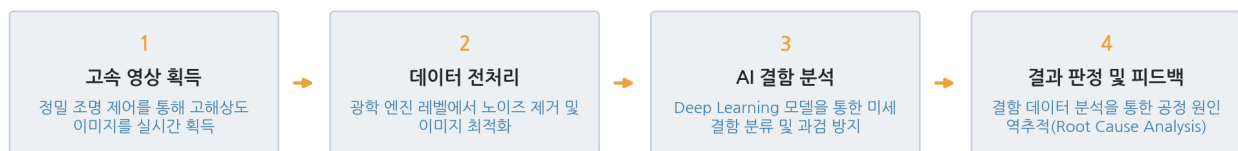
AI 알고리즘이 아무리 정교하더라도, 이를 구동하기 위한 원천 데이터인 영상 데이터가 실시간으로 고해상도·고속으로 공급되지 않는다면 검사 시스템은 병목 현상에 빠지게 됩니다. 따라서 **고속 광학 엔진**은 검사 장비의 **Tact Time(생산 주기)**를 결정짓는 핵심 하드웨어 요소입니다.

- **고해상도 카메라 및 정밀 조명 제어:** HBM의 미세한 Bump 및 TSV 구조를 관찰하기 위해서는 초고해상도 카메라와 더불어, 결함의 입체적 특성을 부각할 수 있는 정밀한 **조명 제어(Lighting Control)** 기술이 필수적입니다. 이는 결함의 대비(Contrast)를 극대화하여 AI 엔진이 판단하기 용이한 양질의 데이터를 생성합니다.
- **데이터 처리량 최적화:** 초당 수십 기가비트(Gbps)에 달하는 영상 데이터를 지연 없이 처리하기 위해, 광학 엔진은 하드웨어 레벨에서의 전처리(Preprocessing) 기능을 수행합니다. 이는 AI 알고리즘의 연산 부하를 줄여 전체 시스템의 처리 효율을 높입니다.
- **실시간 검사 구현:** 고속 광학 엔진은 생산 라인의 속도에 맞춰 실시간으로 이미지를 획득하고 처리함으로써, 검사 공정이 전체 제조 공정의 속도를 저하시키지 않도록 보장합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

3. AI 비전 및 광학 엔진의 통합 시너지

차세대 검사 장비는 하드웨어인 광학 엔진과 소프트웨어인 AI 비전이 유기적으로 통합된 **통합 솔루션(Integrated Solution)** 형태를 띕니다. 고속 광학 엔진이 초당 수많은 프레임을 획득하면, AI 엔진이 이를 즉각적으로 분석하여 결함 여부를 판정하는 구조입니다. 이러한 통합 기술력은 HBM4와 같은 차세대 공정에서 요구되는 극한의 정밀도와 생산성을 동시에 만족시킬 수 있는 유일한 대안으로 평가받고 있습니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

AI 비전 기반 차세대 고속 검사 프로세스



Cressem · 결정론 렌더

그림 4. AI 비전 기반 차세대 고속 검사 프로세스

결론 및 기술적 시사점

HBM(High Bandwidth Memory) 시장이 AI 가속기의 폭발적 수요와 맞물려 급격히 성장함에 따라, 반도체 패키징 기술은 단순한 적층을 넘어 초미세 접합 기술로 진화하고 있습니다. 본 보고서에서 분석한 바와 같이, 현재의 검사 기술은 픽셀 피치 3.5 μm 및 검출 한계 10^{-6} 수준의 정밀도를 요구하며, 향후 HBM4 및 그 이후의 차세대 공정에서는 더욱 가혹한 기술적 요구사항이 전개될 것으로 전망됩니다.

특히 HBM4 단계부터 본격적으로 도입될 Hybrid Bonding(구리 직접 접합) 기술은 기존의 Micro-bump 방식보다 훨씬 높은 정밀도의 검사를 요구합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf]. Hybrid Bonding은 범프(Bump) 없이 금속 패드 간을 직접 연결하므로, 접합부의 미세한 오정렬(Misalignment)이나 초미세 Void(공극)가 전체 수율에 치명적인 영향을 미칩니다. 따라서 차세대 검사 장비는 나노급 위치 정밀도 스테이지와 실시간 양방향 광학(Real-time bidirectional optics) 기술을 결합하여, 극한의 정밀도를 확보해야 합니다 [출처: Trends in Metrology and Inspection for HBM Hybrid Bonding].

향후 검사 장비 기술 로드맵의 핵심 과제는 다음과 같이 요약할 수 있습니다.

1. **Hybrid Bonding 대응 초정밀 계측:** 기존의 광학 검사를 넘어, 하이브리드 본딩 공정의 오버레이(Overlay) 분석과 고속 표면 지형(Surface Profiling) 분석 기술이 필수적입니다 [출처: Hbm 하이브리드 본딩을 위한 계측 및 검사 최신 기술 동향].

2. **AI 기반의 지능형 검사(AI-Driven Inspection):** 10^9 EPS에 달하는 초고속 데이터 처리 환경에서, 단순 Rule-based 방식을 탈피하여 Deep Learning을 통해 미세 결함과 정상 노이즈를 구분함으로써 과검(Over-kill)률을 획기적으로 낮추는 AI 통합 솔루션이 핵심 경쟁력이 될 것입니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

3. **데이터 기반의 수율 최적화:** 단순히 불량률 검출하는 단계를 넘어, 누적된 10^{12} 프레임의 데이터를 분석하여 공정상의 결함 원인을 역추적(Root Cause Analysis)할 수 있는 스마트 팩토리 구현 역량이 요구됩니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

결론적으로, 크레셈(CRESSEM)은 HBM4로 이어지는 기술 전환기에 대응하기 위해 고정밀 광학 엔진과 AI 비전 알고리즘을 결합한 Customized Inspection System 개발에 집중함으로써, 차세대 반도체 패키징 공급망 내에서 대체 불가능한 기술적 우위를 확보해야 합니다 [출처: 분석_크레셈CRESSEM20260509001.pdf].

참고 자료

1. [Hbm 하이브리드 본딩을 위한 계측 및 검사 최신 기술 동향](<https://dSPACE.kci.go.kr/handle/kci/2337916>)
2. [HBM 검사장비 과제 | Trillion Startech](<https://www.trillion-st.com/projects/hbm.html>)
3. [Hbm 하이브리드 본딩을 위한 계측 및 검사 최신 기술 동향](<https://dSPACE.kci.go.kr/handle/kci/2337916?show=full>)
4. [하이브리드 본딩이 바꾸는 Hbm 기술 원리: Cmp 공정, 장비, 장단점 ...](<https://m.blog.naver.com/techref/224092548152>)
5. [PDF A Development of a Robust Computer Vision-based Framework for Metrology and Inspection ...](<http://journal.auric.kr/AURICOPENtemp/RDOC/ieie02/ieiejsts202510003.pdf>)
6. [JSTS - Journal of Semiconductor Technology and Science](<https://jsts.org/jsts/XmlViewer/f447016>)
7. [PDF Trends in Ultra-High Density Hybrid Bonding Stack Equipment Technology for High ...](<https://koreascience.kr/article/JAKO202512954005015.pdf>)
8. [PDF Achieving accurate 3D defect detection and failure analysis in advanced packaging](<https://documents.thermofisher.com/TFS-Assets/MSD/Application-Notes/helios-hydra-pfib-3d-reconstructions-en.p>)

df)

9. [Hbm 하이브리드 본딩을 위한 계측 및 검사 최신 기술 동향 ...](<https://koreascience.kr/article/JAKO202502939620383.page?lang=ko>)
10. [Trends in Metrology and Inspection for HBM Hybrid Bonding -Journal of the ...](<https://www.koreascience.or.kr/article/JAKO202502939620383.page>)
11. [HBM Leads The Way To Defect-Free Bumps - Semiconductor Engineering](<https://semiengineering.com/hbm-leads-the-way-to-defect-free-bumps/>)
12. [PDF Trends in Metrology and Inspection for HBM Hybrid Bonding](<https://koreascience.or.kr/article/JAKO202502939620383.pdf>)
13. ieiejsts202510003.pdf (사내 자료)
14. JAKO202512954005015.pdf (사내 자료)
15. helios-hydra-pfib-3d-reconstructions-en.pdf (사내 자료)
16. JAKO202502939620383.pdf (사내 자료)
17. pdfHBMHighBandwidt20260508002.pdf (사내 자료)
18. pdfHBMHighBandwidt20260508001.pdf (사내 자료)
19. 매뉴얼HBM검사및테스트공정가이드라인20260509001.pdf (사내 자료)
20. 분석_크레셈CRESSEM20260509001.pdf (사내 자료)
21. pdf_인하대학교컴퓨터공학과배승환20260509001.pdf (사내 자료)
22. ProfessorSeungHwanBaeReport.pdf (사내 자료)
23. pdf1서론HBM시장의패러다임변화20260508001.pdf (사내 자료)